

KRMILNIK ELEKTROLUMINISCENTNEGA PRIKAZALNIKA

Stane Solar, Marjan Jenko, Vlasta Kregar

KLJUČNE BESEDE: elektroluminiscenčni prikazalniki, krmilno vezje, LDMOS tranzistorji, integrirano vezje

POVZETEK: Podane so zahteve za krmilnik prikazalnika in snovno geometrijske lastnosti LDMOS tranzistorjev za izpolnitev zahtev.

THE ELECTROLUMINESCENCE DISPLAY DRIVER

KEYWORDS: electroluminescent display, driver circuits, LDMOS transistors, integrated circuits

ABSTRACT: The characteristics, which the driver has to have, are presented and the material and geometrical data to obtain the aimed characteristics are described.

UVOD

Razvoj integriranih vezij je še vedno usmerjen k večjim stopnjam integracije, v zadnjem času pa tudi k združitvi logičnega in močnostnega ali visokonapetostnega dela v enem integriranem vezju. Take združbe označujemo kot "Smart Power" integriranega vezja. Ta vezja bi bila tržno zanimiva že s postavitvijo prve elektrane, tehnologija pa je morala dozoreti do take stopnje, da je ta vezja sploh mogoče narediti in to dovolj poceni, da ob njihovih siceršnjih prednostih pred rešitvami z diskretnimi elementi le-te z novimi vezji ekonomsko upravičljivo lahko nadomestimo in presežemo.

Prehod od logičnih do "inteligentnih močnostnih" vezij zahteva predvsem znanje o doseganju čim večjih prebojnih napetosti ob čim manjših upornostih stikalnih gradnikov vezja in znanje o izolacijskih strukturah za močnostne ali visokonapetostne elemente.

Vodilni razvijalci in izdelovalci takih vezij so Siliconix, Harris, GE-RCA, IR, Motorola, Ixys v ZDA, SGS, Siemens, Bosch v Evropi, Hitachi, Toshiba na Japonskem. Široko dosegljivega znanja praktično ni in v Iskri Mikroelektroniki smo začeli z delom na visokonapetostnih in močnostnih strukturah v začetku lanskega leta. Krmilnik elektroluminiscenčnega prikazalnika nam je bil dober cilj za preizkus zamišljenih in sprocesiranih LDMOS tranzistorjev zaradi napetostnih zahtev in sovpadanja interesa za Iskro Avtoelektriko, Tovarno žarnic po takem krmilniku.

PRAKTIČNA IZVEDBA

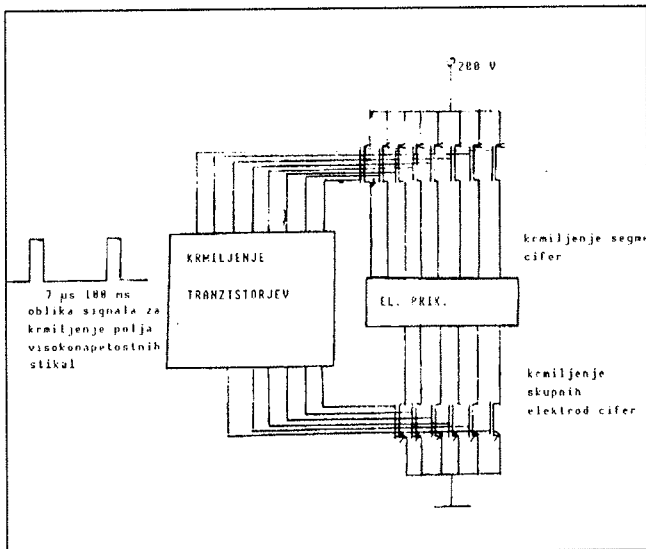
Ob snovanju številčnih, številčno črkovnih in matričnih debeloplastnih in tankoplastnih elektroluminiscenčnih prikazalnikov, ki jih vzbujamo z enosmerno in izmenično napetostjo, smo morali zasnovati še potrebno vzbujalno in krmilno elektroniko. Obe vrsti prikazalnikov, debelo in tankoplastni, se lahko zgradijo za vzbujanje z izmenično napetostjo najboljše sinusne oblike ali z enosmerno pul-

zno napetostjo. V osnovi je elektroluminiscenčni prikazalnik kondenzator, katerega dielektrik je elektroluminiscenčna snov (Informacije MIDEM 4/87) katera se vzbuja z visoko napetostjo razreda dvesto voltov. Za vzbujanje enosmernih prikazalnikov potrebujemo napetostne impulze dvesto voltov, časovne dolžine tri do sedem mikrosekund, z osvežitveno frekvenco dvesto do tisoč Hertsov in za vzbujanje izmeničnih prikazalnikov učinkovito napetost stodvajset do stoosemdeset voltov frekvence štiristo do pet tisoč Hertsov.

V prvi vrsti snujemo krmilno vzbujalne naprave za enosmerne debeloplastne prikazalnike, za katere smo ugotovili, da jih je najustrezneje vzbujati s konstantnim tokom, ker tako za nekaj časovnih razredov podaljšamo življenjsko dobo z dometom med deset tisoč do dvajset tisoč urami neprekinjenega obratovanja. Ker je kapacitivnost segmenta v razredu sto do tisoč pikofaradov, odvisno od njegove površine, potrebujemo visokonapetostna hitra stikala s tokovno zmogljivostjo do sto miliamperov. Hitra stikala morajo biti prirejena za vzbujanje iz petvoltne krmilne logike, kar zahteva nizke pragovne napetosti visokonapetostnih tranzistorskih stikal.

Vzbujanje večmestnega številčnega, številčno črkovnega ali matričnega debeloplastnega in enosmernega prikazalnika poteka podobno; v vseh primerih so segmenti transparentni in električno prevodni iz indij-kositrovega oksida, skupna elektroda pa je iz aluminija. Skupne elektrode posameznih številčk ali znakov se vključujejo prek visokonapetostnih tranzistorskih stikal na negativni pol napajalne napetosti, segmenti številčk, črk ali znakov se vključujejo prek druge vrste visokonapetostnih tranzistorskih stikal na pozitivni pol napajalne napetosti. Shematski prikaz vzbujanja je prikazan na sliki 1.

Za uresničitev te zamisli potrebujemo visokonapetostna stikala tipa P in N, s skupnim virom z osmimi visoko-



Slika 1: Shematski prikaz vzbujanja elektroluminescentnih prikazalnikov.

napetostnimi izhodi na skupni tabletki in medsebojno izolirana tranzistorska stikala tipov p in n s šestimi visokonapetostnimi stikali na skupni tabletki za realizacijo tokovnih virov. Za vzbujanje matričnih prikazalnikov uporabljamo več osnovnih enot stikal s skupno elektrodo in z izoliranimi visokonapetostnimi stikali. Prva polja stikal vsebujejo po šestnajst stikal na eni tabletki, razmišljamo pa o polju dvaintridesetih stikal na eni tabletki.

Na prvem testnem vezju, namenjenem evaluaciji obnašanja posameznih tranzistorjev, smo oblikovali strukture VDMOS, LDMOS, VIGBT, LIGBT.

VDMOS - Vertical Double diffused Metal Oxide Semiconductor je vertikalni visokonapetostni tranzistor, katerega smiselnost se pokaže, ko želimo dosežati velike tokove, saj je tokovna zmogljivost tranzistorja v prvi aproksimaciji odvisna le od tega, koliko identičnih celic načrtamo drugo poleg druge. V našem testnem vezju smo oblikovali tranzistorje s približno dva tistoč petsto celicami in dosegli tokove do štiri ampere. Ta struktura ne ustreza za integracijo z nizkonapetostno logiko.

LDMOS - Lateral DMOS je lateralni visokonapetostni tranzistor. Ta geometrija ni namenjena multipliciranju in tako doseganju tokov v razredu amperov, je pa namenjena integraciji z nizkonapetostno logiko, saj jo relativno enostavno izoliramo od logičnega dela, saj substrata s tranzistorjem električno ne obremenjujemo.

VIGBT - Vertical Insulated Gate Bipolar Tranzistor uporabljamo podobno kot VDMOS in tudi tu tranzistor predstavlja skupek paralelno vezanih celic. Izkoriščamo modulacijo bazne prevodnosti bipolarnega tranzistorja kot posledico močne injekcije minorjev v bazo, katere posledica je povečana koncentracija baznih majorjev, kar predstavlja večjo bazno prevodnost od običajne prevodnosti plasti, ki je omejena z minimalno debelino in maksimalnim dopiranjem za doseganje želene prebojne napetosti. Tranzistor je krmiljen napetostno; na površino, enaki VDMOS tranzistorju pa dosežemo do desetkrat

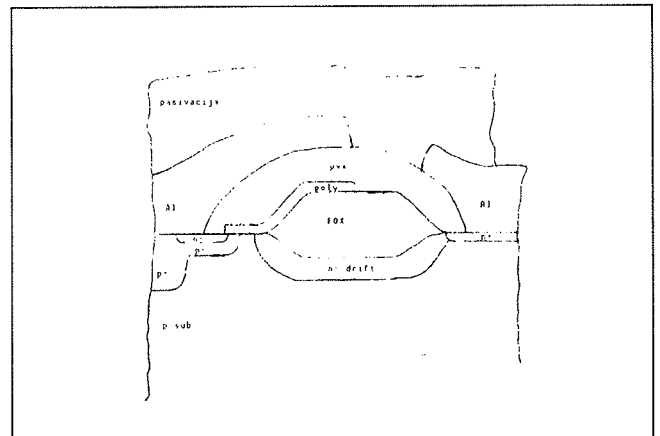
večje tokove kot pri VDMOS strukturi. Struktura za integracijo z nizkonapetostno logiko ne ustreza, saj je substrat napetostno in tokovno obremenjen. Ugašanje tranzistorja je bistveno počasnejše kot pri DMOS tranzistorju, saj je pogojeno z rekombinacijo nosilcev v ob izklopu električno plavajoči bazi.

LIGBT - Lateral IGBT deluje po enakih načelih kot vertikalni tranzistor. Substrata ne obremenjuje, ustreza za integracijo z logiko, ne pa za intenzivno paralelno povezovanje.

Za prereze posameznih tranzistorjev glej MIDEM 3/87, članek 4.

Zaradi integracije vseh osmih tranzistorjev na enem vezju, zaradi neobčutljivosti na tiristorski efekt, relativno skromnih tokovnih zahtev in preklonov v razredu mikrosekund smo se odločili za stikala LDMOS.

Prečni prerez n-kanalne LDMOS strukture kaže slika 2.



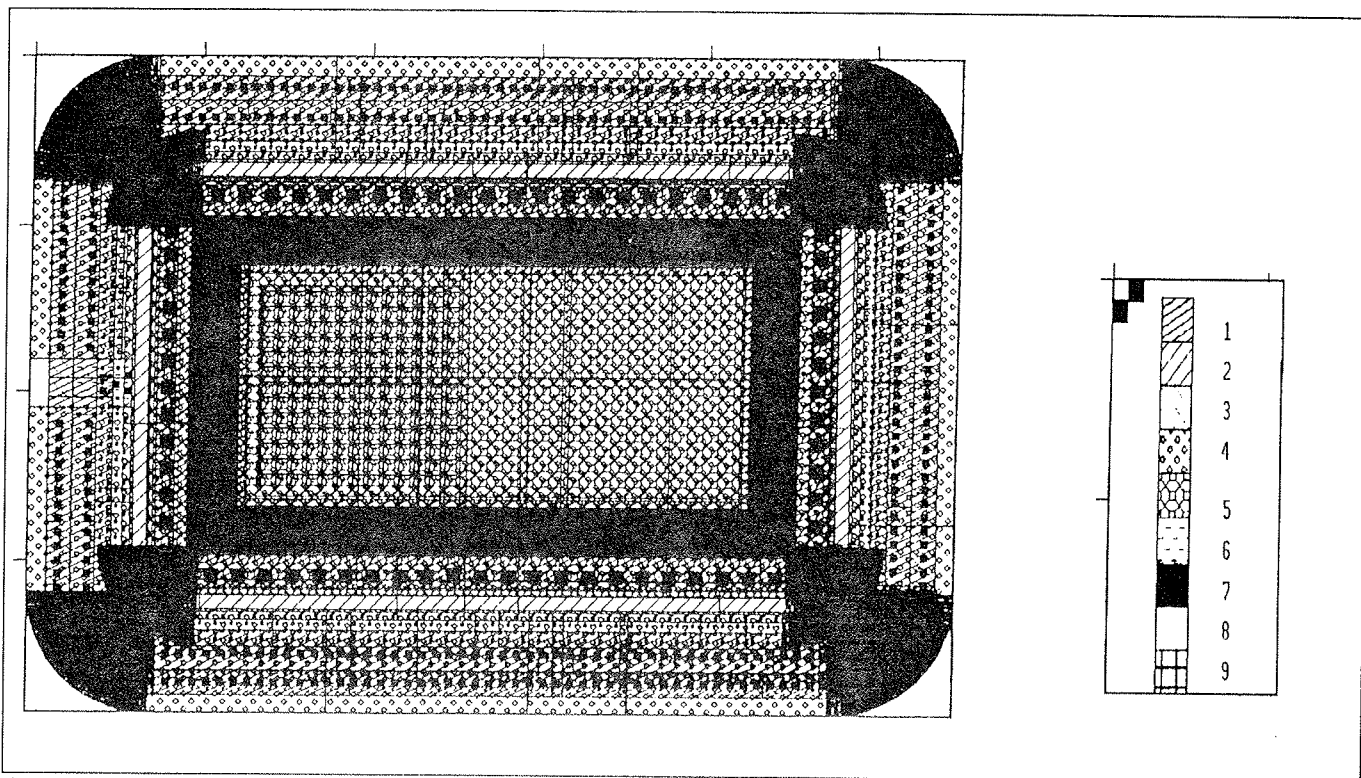
Slika 2: Prečni prerez n-kanalne LDMOS strukture

Aktivni kanal predstavlja p-plast pod krmilno elektrodo (dva in pol do tri mikrone dolžine - razlika med lateralno difuzijo n+ plasti - od tod tudi ime DMOS - double diffused), n- področje med koncem aktivnega kanala in ponorom je plast, ki omogoča visoke prebojne napetosti, psub pod krmilno elektrodo poleg p+ zaenkrat preprečuje možnost punch through preboja skozi področje aktivnega kanala.

Struktura se od običajnih inčič LDMOS tranzistorjev razlikuje v dveh stvareh: (plasti so označene za n-kanalni tranzistor).

1. Področje MOS kanala obsega p- in psub področji. Prvo definira pragovno napetost (močneje dopirano), drugo preprečuje puščanje tranzistorja in onemogoča punch through preboj. Slabost takega pristopa je večja površina krmilne elektrode, kar pa za preklope v razredu mikrosekund ni problem.

2. n- za doseg večjih prebojnih napetosti je narejen z implantacijo. Uporabljena rezina nima epitaksijskega n' nanosa, kateri vezja bistveno podraži. Tudi pri našem tranzistorju je uporabljen resurf princip, katerega bistvo



Slika 3: Geometrija n kanalnega LDMOS tranzistorja

je, da se z naraščanjem zaporne napetosti vzpostavi osiromašeno področje po vsej n-plasti, preden pride do preboja in tako zaokroženi robovi n- področja ne predstavljajo geometrijske ovire pri doseganju višjih prebojnih napetosti.

Vertikalni pogled na n- kanalni tranzistor kaže slika 3.

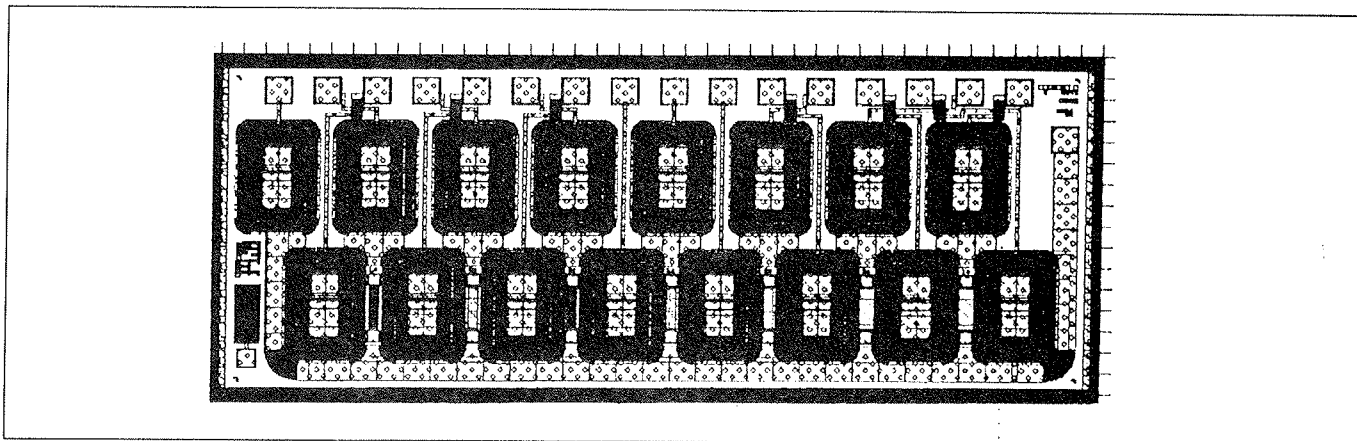
Pomen posameznih mask:

- * 1. maska za definiranje debelega oksida
- * 2. n- drift implantacija
- * 3. implantacija n+ otoka
- * 4. n+ polisilicijeva krmilna elektroda
- * 5. zaščita ponora pri implantaciji p+ otoka
- * 6. implantacija vira, ponora in krmilne elektrode

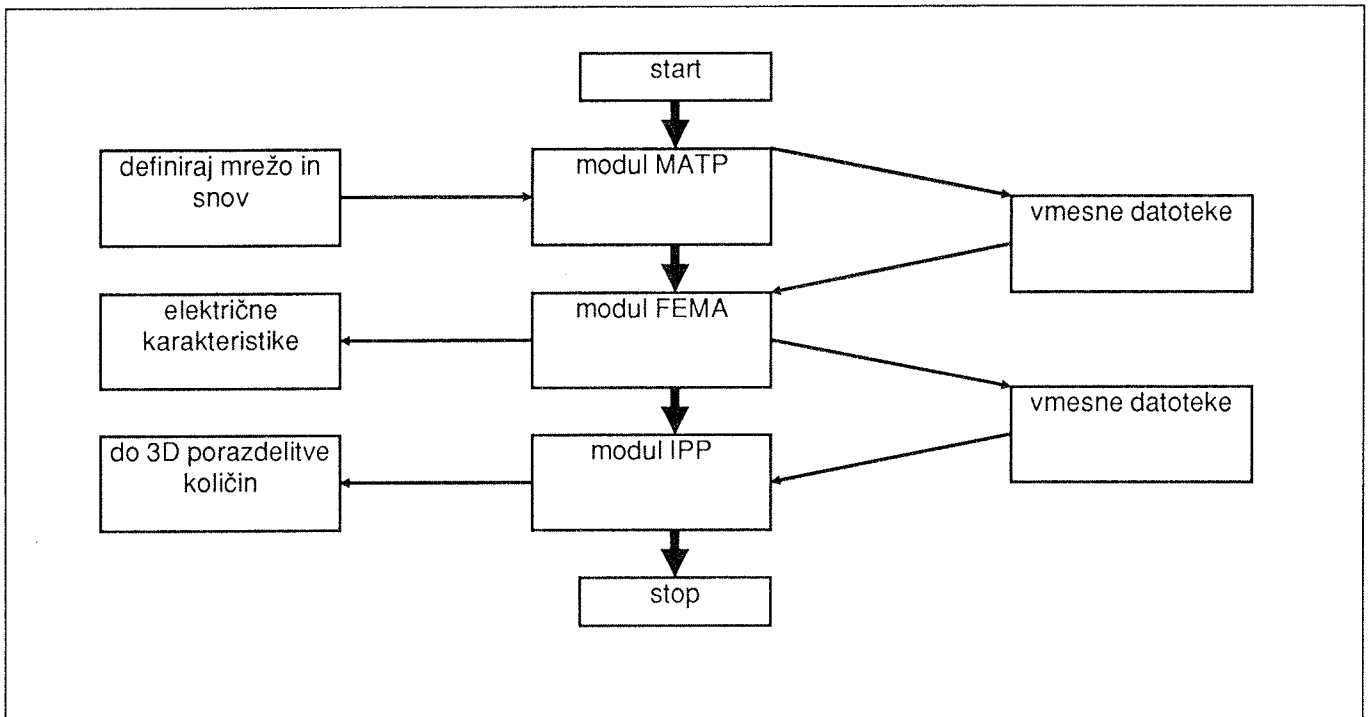
- * 7. kontaktna maska
- * 8. metalna maska
- * 9. maska za bondirne blazinice

Topologija n kanalnega vezja je razvidna s slike 4, p kanalno vezje je geometrijsko identično.

Strukturo smo optimizirali za doseganje želene prebojne napetosti dvestopetdeset voltov ob čim večji prevodnosti odprtega stanja ob danih dimenzijah s programskim paketom HALVFEM, katerega obširnost približno ponazarja slika 5. (206/5). Geometrije smo narisali na doma narejenem paketu EDGDB.



Slika 4: Topologija seta šestnajstih n kanalnih tranzistorjev



Slika 5: Blokovna shema programa HALVFEM

ZAKLJUČEK

Iz teorije pričakovani rezultati so se v praksi v celoti izpolnili. Tisoč urno preizkušnjo (hitri test) sta prikazalnik in krmilnik prestala brez odpovedi. Tržno zrel krmilnik mora vsebovati oba seta tranzistorjev, kar bi bilo moč narediti že v prvi fazi, vendar smo v prvi iteraciji rajši varčevali pri številu posameznih mask in tako naredili dve ločeni komplementarni vezji z enim setom mask in logiko za krmiljenje posameznih tranzistorjev, del kot stikala, del kot tokovne vire, za kar je potrebno še razviti take izolacijske strukture, ki dobro izolirajo in, ki jih lahko naredimo z modificiranimi koraki našega standardnega 5u procesa. Ta naloga nas čaka, zahtevnost le-te je primerljiva z dosedaj opravljenim delom.

LITERATURA

1. Poročilo SNRR IME za Matičev sklad 1. kvartal 1989
2. B. Jayant Baliga, Modern Power Devices, Wiley 1987
3. Halvfem 7.5 Users Manual

mag. Stane Solar,
Iskra Avtoelektrika,
mag. Marjan Jenko, dipl.ing.
Iskra Mikroelektronika,
Vlasta Kregar, dipl.ing.
Iskra Kibernetika,
vsi trenutno v Iskra Mikroelektronika,
Stegne 15 d, 61000 Ljubljana

Prispelo: 31.10.89

Sprejeto: 21.11.89