

# DINAMIKA IZHODNEGA SIGNALA PRI KASKADNI OBLIKI IZVEDBE NEREKURZIVNIH DIGITALNIH SIT

Rudolf Babič

Univerza v Mariboru, Fakulteta za elektrotehniko, računalništvo in informatiko

**Ključne besede:** sistemi digitalni, DSP obdelava signalov digitalna, FIR filtri digitalni nerekurzivni s trajanjem omejenim odziva pulznega, filtri digitalni stopenj višjih, oblike kaskadne, aritmetika porazdeljena, aritmetika porazdeljena modificirana, PBG dobit pasu propustnega, izvedbe praktične, rezultati praktični

**Povzetek:** V prispevku je prikazana problematika dinamike izhodnega signala pri izvedbi nerekurzivnih digitalnih sit višjih stopenj v kaskadni obliki s klasično in modificirano porazdeljeno aritmetiko. Modificirana oblika porazdeljene aritmetike temelji na unipolarnem vhodnem signalu. Zaradi ugodnejšega normiranja delnih vsot koeficientov omogoča povečanje dinamičnega območja izhodnega signala. Zaradi manjših stopenj kaskadnih struktur smo uspeli zmanjšati potrebno pomnilniško strukturo in s tem tudi zmanjšanje aparturne kompleksnosti digitalnega sita. Modificirana oblika porazdeljene aritmetike s simetričnim zapisom delnih vsot koeficientov je uporabna tako v osnovni kot v kaskadni realizacijski strukturi. Povečanje dinamičnega območja izhodnega signala je pomembno predvsem pri v kaskadni realizacijski strukturi. Rezultati so prikazani za nizkoprepustna sita s 15, 31 in 41 koeficienti v izvedbi z eno, dvema in tremi kaskadnimi strukturami. S simulacijo digitalnega sita smo analizirali vplive različnega števila kaskadnih struktur in vplive kvantizacije na parametre frekvenčnega odziva in predvsem na dinamično območje izhodnega signala.

## The Dynamics of the Output Signal in the Cascade Form Implementation of FIR Digital Filters

**Keywords:** digital systems, DSP, Digital Signal Processing, FIR irrecurive digital filters, Finite-duration Impulse Response irrecurive digital filters, higher order digital filters, cascade forms, distributed arithmetic, modified distributed arithmetic, PBG, PassBand Gain, practical realizations, practical results

**Abstract:** Finite impulse response (FIR) digital filters represent an integral part of digital systems in several applications. Since usual multipliers in digital filters represent complex hardware structure which consume power, and execution time, the distributed arithmetic or ROM accumulator structure for practical implementation of the inner product of two vectors is sometimes the way to overcome this problems /7, 10/. The exponential growth in the memory requirements in higher order FIR digital filters is pointed out and the higher order sections cascade structure is proposed as solution to this problem. An important advantage of this structure is that the total memory requirements can be reduced at the same speed of operation as in basic distributed arithmetic structure. In this paper the implementation of FIR digital filters of high order in cascade form with higher order cascade sections using distributed arithmetic is described and dynamic range of the output signal is analyzed. The proposed structure of cascade form with higher order cascade sections is a compromise between direct form realization and conventional cascade form with cascade sections of first, second and fourth order /3/. Beside the basic distributed arithmetic structure the modified distributed arithmetic structure is proposed. The modified distributed arithmetic structure is based upon an unipolar presentation of the input signal in the basic distributed arithmetic structure. With this modification the enlargement of dynamic range of the output signal in comparison with the basic distributed structure is obtained, and allows also the hardware complexity reduction due to better normalization of partial sums of products. With additional use of the symmetrical presentation of the partial sums of products the memory for saving the pre-calculated sums of products was halved and required memory for storing the precalculated partial sums of products was also reduced. We have shown, that the modified distributed arithmetic structure is applicable also in the higher order cascade structure of the FIR digital filter implementation, where the enlargement of the pass band gain is very useful.

The comparable simulation results for lowpass FIR digital filters with 15, 31 and 41 coefficients are shown with emphasis to the passband gain calculation of filters implemented in one, two, and three higher order sections cascade structure and with different quantization steps of hardware complexity.

The cascade form realization of FIR digital filter structure has a low passband gain. This is the result of great pass band ripples of the frequency responses of the individual cascade sections, and because of the preventing of the overflow problem inside the cascade sections. When we deal with distributed arithmetic mechanization the sum of partial products must be scaled down to prevent overflow in the arithmetic logic unit. Because of this property, there is an additional decrease in passband gain, which depend on the number of cascade sections. The values of passband gain (PBG) are given in table 3 for the basic distributed arithmetic structure and in the table 4 for the modified distributed arithmetic structure respectively. The number of cascade sections has a direct influence on the dynamical range of the digital filter structure. In our case of digital filter complexity, only two or three cascade sections can be proposed. The pass band gain then remain in the upper half of the output signal range or is not smaller than -6 dB. The most degradation of the output range are noticed at 31 tap digital filter, implemented in three cascade sections. With the proposed modified distributed arithmetic mechanization the (PBG)=0.687, or -3.2 dB is obtained, while with basic distributed arithmetic this value is twenty times lower, (PBG)=0.033 or -29,5 dB.

From the presented results we can conclude that the proposed modified distributed arithmetic structure make an improvement to the dynamic range of output signal. It is of great importance, that in restricted hardware solutions, in FPGA realization of such digital systems for example, it is also possible to obtain the same frequency response performances in cascade form as in the basic distributed arithmetic structure.

## 1. Uvod

Nerekurzivna digitalna sita predstavljajo integralni del digitalnih sistemov v najrazličnejših aplikacijah, ki jih najdemo pri razpoznavanju, analizi in sintezi signalov, pri prenosu in komprimiranju signalov, v telekomunikacijah, pri komunikacijah med človekom in strojem na najrazličnejših nivojih ter še marsikje. Pri tem sta zelo pomembni veji digitalne obdelave signalov digitalno filtriranje in spektralna analiza. Z vse zmogljivejšimi integriranimi vezji pri različnih načrtovalskih pristopih postaja tudi izvedba sistemov za digitalno obdelavo signalov vedno bolj kompleksna. V prispevku je opisana kaskadna oblika izvedbe digitalnega sita s kaskadnimi strukturami višjih stopenj v izvedbi s klasično in modificirano porazdeljeno aritmetiko. Porazdeljena aritmetika predstavlja izvedbo prenosne funkcije digitalnega sita z operacijo seštevanja in odštevanja vnaprej izračunanih vseh možnih delnih vsot koeficientov shranjenih v pomnilniku tipa EPROM ali ROM brez uporabe običajnih množilnikov.

Slaba stran nerekurzivnih digitalnih sit se kaže v potrebi po sorazmerno visoki stopnji sita za doseg večjega slabljenja v zapornem frekvenčnem pasu in strmejšega prehoda iz prepustnega v zaporni frekvenčni pas. Če želimo v zapornem frekvenčnem področju doseči dušenje 60 dB, je pri različnih širinah prehodnega frekvenčnega področja  $f_z - f_p$  potrebno uporabiti sita s 25 do 45 koeficienti /1/. Že pri izvedbi sita s takšnim številom koeficientov, postane uporaba klasične strukture porazdeljene aritmetike problematična zaradi eksponentne rasti velikosti potrebnega naslovnega prostora pomnilnika s številom koeficientov  $N$  digitalnega sita, ki je določen z  $2^N$ . Za sito s 15 koeficienti potrebujemo v osnovni strukturi pomnilnik z velikostjo  $2^{15}$  naslovov oziroma pomnilnik z 32K besedami. Pri sitih višjih stopenj, ko je  $N > 30$ , dosega ta že okroglo vrednost  $10^9$  naslovov. To je za praktične aplikacije tudi danes daleč prevelika številka. Zato so prisotna prizadevanja za zmanjšanje naslovnega vektorja. Enostavni način zmanjšanja potrebnega števila pomnilnika je možen pri simetričnih delnih vsotah koeficientov /2/. Vendar s tem postopkom naslovni prostor le razpolovimo, pravo izboljšanje pa bomo dosegli s kaskadno izvedbo digitalnega sita /3, 4/. Pri tem velikost stopenj posameznih kaskadnih struktur določimo glede na aparaturno kompleksnost digitalnega sistema, posebej glede na velikost pomnilnikov za shranjevanje delnih vsot koeficientov v posameznih kaskadah. Uporaba kaskadnih struktur višjih stopenj pripelje do kompromisne rešitve /5/. Pri natančni aritmetiki se sicer ohranjajo vse prednosti osnovne izvedbe, pri upoštevanju praktičnih omejitev pri uporabi klasične porazdeljene aritmetike pa dosežemo precej slabše rezultate. Najprej je prisoten vpliv kvantizacije glede na omejeno aparaturno kompleksnost izvedbene strukture, potem pa še potreba po vnaprejšnjem normiranju delnih vsot koeficientov v vsaki kaskadni strukturi zaradi preprečevanja prelivanja vmesnih rezultatov. Zaradi slednjega se bistveno zmanjša ojačenje v prepustnem frekvenčnem področju. Pri določeni aparaturni kompleksnosti digitalnega sita se to neposredno odraža na zmanjšanju dinamike izhodnega signala.

Prikazali bomo, da modificirana porazdeljena aritmetika omogoča ugodnejše normiranje delnih vsot koeficientov in s tem povečano dinamično območje izhodnega signala. Poleg modificirane porazdeljene aritmetike so za primerjavo prikazani še rezultati za klasično porazdeljeno aritmetiko.

## 2. Kaskadna oblika izvedbe digitalnega sita

Kaskadna oblika je znana oblika izvedbe digitalnih sit, ki se običajno uporablja pri nerekurzivnih sitih predvsem zaradi enostavnejše izvedbe in manjše občutljivosti frekvenčnega odziva v zapornem frekvenčnem področju na spremembe koeficientov. To je izrazito prisotno pri splošni kaskadni obliki, ki je sestavljena iz elementarnih kaskadnih struktur prve, druge in četrte stopnje. Vendar takšna oblika ni primerena za praktično izvedbo. Prisotne so tri osnovne pomanjklivosti /6/:

- splošna kaskadna oblika je sestavljena iz prevelikega števila kaskadnih struktur.
- pri aparaturni izvedbi z uporabo aritmetike s stalno decimalno vejico je zaradi potrebe po normiranju maksimalnega ojačenja prisotno močno zmanjšanje skupnega ojačenja kaskadne oblike v prepustnem frekvenčnem področju. Zaradi tega lahko postane razmerje signal šum popolnoma nesprejemljivo za praktično uporabo.
- pri frekvenčno selektivnih digitalnih sitih se pojavlja velika občutljivost na spremembe koeficientov oziroma vplivov kvantizacije v prehodnem frekvenčnem področju. To povzročajo predvsem prenosne funkcije tistih struktur, ki so v prepustnem frekvenčnem področju določene z ničlami izven kroga enote v z ravnini. Pri tem ugotovimo, da takšne strukture nimajo nizkoprepustnih frekvenčnih odzivov, čeprav gre za izvedbo nizkoprepustnega sita.

Zaradi teh pomanjklivosti je splošna kaskadna oblika izvedbe digitalnih sit s končnim trajanjem impulznega odziva bolj teoretična rešitev, ki se pri aparaturni izvedbi sooča z velikimi težavami zaradi vplivov kvantizacije. Tudi uporaba porazdeljene aritmetike teh pomanjklivosti ne zmanjšuje, čeprav bi se zaradi majhnih stopenj osnovnih struktur v največji možni meri zmanjšale potrebe po pomnilniških kapacitetah.

Z upoštevanjem lastnosti osnovne in splošne kaskadne oblike se ponuja kompromisna rešitev izvedbe digitalnega sita v kaskadni povezavi struktur višjih stopenj. Te dobimo z ustrezno združitvijo struktur prve, druge in četrte stopnje /4/. Ugotovili smo, da se s tem vse tri pomanjklivosti splošne kaskadne povezave v veliki meri odpravijo. Predvsem pa je pomembno dejstvo, da dosežemo v kaskadni obliki izvedbe in v strukturi porazdeljene aritmetike enake hitrosti odzivov kot v direktni obliki, s tem da glede na manjše stopnje kaskadnih struktur zlahka uskladimo potrebe po pomnilniških kapacitetah za shranjevanje delnih vsot koeficientov.

### 3. Modificirana porazdeljena aritmetika

Za nerekurzivno digitalno sito zvezo med izhodnim  $y(n)$  in vhodnim signalom  $x(n)$  najpogosteje zapišemo s konvolucijsko enačbo v obliki:

$$y(n) = \sum_{k=0}^{N-1} h(k)x(n-k) \quad (1)$$

V enačbi je s  $h(k)$ ,  $k = 0, 1, \dots, N-1$  označena končna sekvenca  $N$  koeficientov impulznega odziva nerekurzivnega digitalnega sita stopnje  $N-1$  in  $x(n-k)$   $N$  časovnih otipkov vhodnega signala. Izhodni signal  $y(n)$  predstavljamo v binarni obliki z  $B_y$  biti. Vhodni signal  $x(n)$  je običajno omejen v intervalu med  $-1$  in  $+1$  in ga v binarni obliki predstavimo z dvojiškim komplementom:

$$x(n) = -b_0(n) + \sum_{i=1}^{B_x-1} b_i(n)2^{-i} \quad (2)$$

V enačbi (2) predstavlja  $B_x$  število bitov za zapis  $n$ -te vrednosti vhodnega signala  $x(n)$ ,  $b_i(n)$  so binarne spremenljivke vhodnega signala  $x(n)$ , ki zavzamejo vrednosti 0 ali 1. Pri tem  $b_0(n)$  predstavlja predznak in  $b_{B_x-1}(n)$  najmanj uteženi bit z utežno vrednostjo  $2^{-(B_x-1)}$ .

Modificirana porazdeljena aritmetika /2/ temelji na unipolarni predstavitvi vhodnega signala zapisanega v dvojiškem komplementu. S takšnim zapisom vhodnega signala se izognemo odštevanju zadnje delne vsote v klasični porazdeljeni aritmetiki in tako tudi zmanjšamo kompleksnost vezja. Vhodni signal  $x(n)$  predstavimo v binarni obliki z

$$x(n) = \sum_{i=0}^{B_x-1} b_i(n)2^{-i} \quad (3)$$

Omejen je v polodprtem intervalu  $[0, 2)$ . Trenutno izhodno vrednost izhodnega signala na unipolarni vhodni signal dobimo z upoštevanjem izrazov (1) in (3) v obliki

$$y(n) = \sum_{i=0}^{B_x-1} \left[ \sum_{k=0}^{N-1} h(k)b_i(n-k) \right] 2^{-i} = \sum_{i=0}^{B_x-1} d v_i(n) 2^{-i} \quad (4)$$

Z  $d v_i(n)$  so označene delne vsote koeficientov, ki jih v strukturi porazdeljene aritmetike imenujemo tudi vmesni rezultati, saj njihove vrednosti predstavljajo vmesni korak pri izračunu  $y$ . Za en izračun izhodne vrednosti potrebujemo toliko delnih vsot koeficientov, kot je število bitov spremenljivke  $x$ . Izraz (4) predstavlja mehanizem delovanja modificirane porazdeljene aritmetike. Za izračun izhodne vrednosti sta potrebni le operaciji seštevanja in množenja z  $2^{-i}$ ,

ki se preprosto izvajata s pomikom vsebine v aritmetično logični enoti za  $i$  – bitov v desno. Izkaže se, da je v tem primeru tudi izhodni signal unipolaren in premaknjen iz izhodišča za konstantno vrednost  $K_y$ , ki jo dobimo z zapisom konvolucijske vsote za  $y(n)$ .

$$y(n) = \sum_{k=0}^{N-1} h(k)[x(n-k)+1] = \sum_{k=0}^{N-1} h(k)x(n-k) + \sum_{k=0}^{N-1} h(k) = y(n) + K_y \quad (5)$$

Velikost konstante  $K_y$  je določena z vsoto koeficientov impulznega odziva digitalnega sita.

Če sedaj vpeljemo modificirane delne vsote koeficientov v obliki,

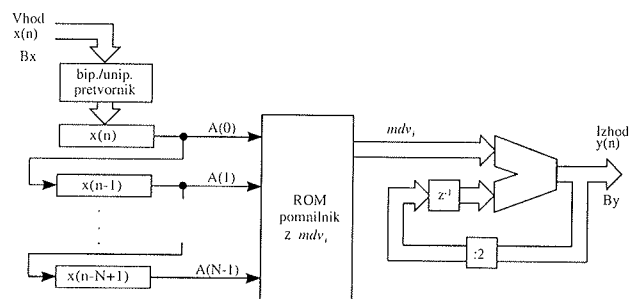
$$d v_m = d v_i - \frac{1}{2} \sum_{k=0}^{N-1} h(k) \quad (6)$$

bomo najbolj enostavno izničili konstantno vrednost v izhodnem signalu in dobili na izhodu spet bipolarno obliko signala. Po (6) so postale delne vsote tudi simetrične. Glede na en (5) je izhodna vrednost signala  $y(n)$  določena z

$$\sum_{i=0}^{B_x-1} d v_m 2^{-i} = y(n) - K_y = y(n) \quad (7)$$

Skupni vsoti delnih vsot koeficientov  $d v_i$  se odšteva vsota koeficientov impulznega odziva sita in izniči premaknitev, ki nastane zaradi unipolarnega zapisa vhodnega signala.

Na osnovi enačb (7) in (6) lahko narišemo izvedbo digitalnega sita v modificirani obliki porazdeljene aritmetike, ki je v primerjavi s klasično porazdeljeno aritmetiko nekoliko enostavnejša, saj se v aritmetično logični enoti izognemo odštevalni enoti. Struktura je prikazana na sliki 1.



Slika 1: Izvedba digitalnega sita v modificirani obliki porazdeljene aritmetike

Za razliko od delnih vsot koeficientov, ki so pri klasični porazdeljeni aritmetiki za nizkoprepustna sita izraženo pozitivne ali negativne vrednosti, so modificirane delne vsote koeficientov izračunane po enačbi (6) simetrične z nasprotnimi predznaki. V procesu normiranja delnih vsot koeficientov

je takšna razporeditev vrednosti ugodnejša, saj dosežemo posebej pri nizkoprepustnih sitih zapis večjih vrednosti v pomnilnik. To je osnova povečanja dinamičnega območja izhodnega signala.

Da čimbolje izkoristimo izhodno napetostno območje in hkrati preprečimo prekoračitve v izhodnem signalu, ki je omejen z  $B_a$  oziroma z  $B_y$  biti, normiramo modificirane delne vsote koeficientov glede na maksimalno in minimalno vrednost frekvenčnega odziva,

$$dvm_{normi} = dvm_i \frac{H(e^{j\omega})_{max} - H(e^{j\omega})_{min}}{2} \quad (8)$$

Zato moramo v postopku načrtovanja za izbrano digitalno sito določiti maksimalno,  $H(e^{j\omega})_{max}$  in minimalno vrednost frekvenčnega odziva,  $H(e^{j\omega})_{min}$ . Največja vrednost delne vsote koeficientov je tedaj enaka 1, najmanjša pa -1.

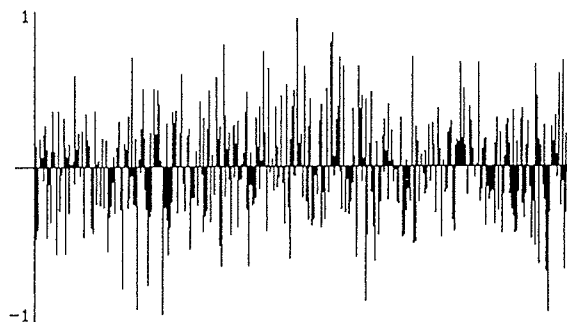
#### 4. Uporaba modificirane porazdeljene aritmetike pri izvedbi kaskadne oblike sita s strukturami višjih stopenj

Pri kaskadni izvedbi digitalnega sita se prej opisane razmere bistveno ne spremenijo. Izhodni signal je po vsaki kaskadi bipolarne narave in ga moramo pred povezavo na naslednjo kaskado ponovno pretvoriti v unipolarno obliko. Simetrične modificirane delne vsote koeficientov normiramo glede na maksimalno in minimalno vrednost frekvenčnega odziva za vsako kaskadno strukturo posebej. Pri aritmetiki z neomejeno natančnostjo bi izhodni signal po vsaki kaskadi ohranjal enak nivo. V praktičnih razmerah pa se nivo izhodnega signala iz kaskade v kaskado le zmanjšuje.

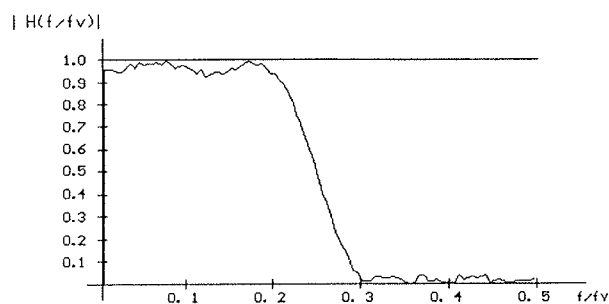
Izvedbo digitalnega sita v kaskadni obliki v strukturi klasične in modificirane porazdeljene aritmetike smo simulirali na bitnem nivoju in tako zajeli tudi vplive kvantizacije. Z 32 biti smo predstavili referenčno izvedbo sita; za zapis vhodnega signala, delnih vsot koeficientov, aritmetično logične enote ter izhodnega signala pa smo uporabljali 8 do 16 bitov. Frekvenčne odzive in osnovne parametre frekvenčnih odzivov, kot so ojačenje v prepustnem frekvenčnem področju (PBG), slabljenje v zapornem frekvenčnem področju (SBA) in dušenje sita (A), smo dobili z diskretno Fourierjevo transformacijo (DFT) odziva sita na belošumni signal na vhodu. Pri spreminjanju števila otipkov vhodnega signala, smo dobili zadovoljive rezultate že s 500 otipki. V nadaljevanju je prikazan pregled zanimivejših rezultatov parametrov frekvenčnih karakteristik za nerekurzivna digitalna sita s 15, 31 in 41 koeficienti, ki smo jih izvedli v kaskadni obliki z eno, dvema in tremi strukturami. Poleg modificirane porazdeljene aritmetike je podana primerjava za klasično porazdeljeno aritmetiko /7/.

Na naslednjih slikah so v grafični obliki predstavljeni simulacijski poteki frekvenčnih odzivov. Slika 2 prikazuje časovni potek dela vhodnega belošumnega signala, ki smo ga

uporabljali za izračun frekvenčnih spektrov z DFT. Njegov frekvenčni spekter ter spekter izhodnega signala iz nizkoprepustnega digitalnega sita s 15 koeficienti pa je pri upoštevanju vplivov kvantizacije vhodnega signala z  $B_x = 12$  biti, delnih vsot koeficientov z  $B_{dv} = 8$  biti in aritmetično logične enote z  $B_a = 32$  biti prikazan na sliki 3.

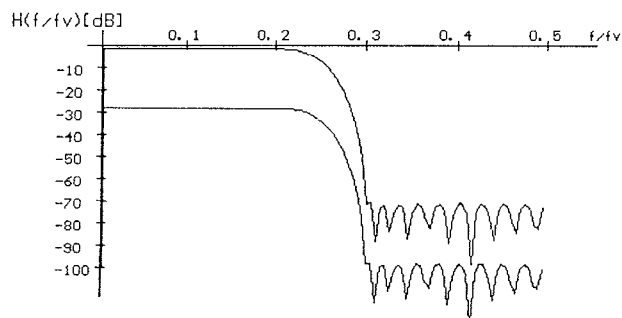


Slika 2: Časovni potek dela vhodnega belošumnega signala



Slika 3: Frekvenčni spekter vhodnega in izhodnega signala za nizkoprepustno digitalno sito s 15 koeficienti pri  $B_x = 12$ ,  $B_{dv} = 8$  in  $B_a = 32$

Na sliki 4 sta prikazani frekvenčni karakteristiki referenčnega nizko prepustnega sita z  $N = 41$  koeficienti v izvedbi s tremi kaskadnimi strukturami v klasični in modificirani porazdeljeni aritmetiki. Referenčno ojačenje se pri uporabi modificirane porazdeljene aritmetike v prepustnem pasu sicer zniža na vrednost  $PBG = 0.874$  ali  $-1.16$  dB, kar pa je v primerjavi s  $PBG = 0.04$  ali  $-27.9$  dB pri klasični porazdeljeni aritmetiki skoraj zanemarljivo. Z modificirano porazdeljeno aritmetiko dosežemo kar dvajset kratno izboljšanje ojačenja v prepustnem frekvenčnem področju. Podobno izboljšanje ojačenja v prepustnem frekvenčnem področju smo dosegli tudi pri situ z 31 koeficienti, le da je bilo referenčno ojačenje z modificirano porazdeljeno aritmetiko precej manjše,  $PBG = 0.687$ . Osnovni nivo ojačenja je precej odvisen od prenosne funkcije digitalnega sita in od optimalne določitve koeficientov za posamezno kaskadno strukturo /4/.



Slika 4: Frekvenčni karakteristiki referenčnega nizko prepustnega sita z  $N=41$  koeficienti v izvedbi s tremi kaskadnimi strukturami v klasični (spodaj) in modificirani (zgoraj) porazdeljeni aritmetiki

V tabeli 1 in 2 sta prikazana parametra frekvenčnih odzivov (PBG) z absolutnimi in logaritemskimi vrednostmi in (A) v logaritemskem merilu za sito z 31 koeficienti, izvedeno v treh kaskadnih strukturah, za klasično in modificirano porazdeljeno aritmetiko z upoštevanjem vplivov kvantizacije vhodnega signala  $B_x$ , delnih vsot koeficientov  $B_{dv}$  in aritmetično logične enote  $B_a$ .

Tabela 1: Vrednosti ojačenja v prepustnem frekvenčnem področju (PBG) in dušenje sita (A) z  $N=31$  koeficienti za klasično porazdeljeno aritmetiko pri različnih stopnjah kvantizacije

$B / PBG$	$ PBG $	(PBG) [dB]	A [dB]
$B_x = B_{dv} = B_a = 32$	0.033	-29.574	57.413
$B_x = 10$	0.033	-29.631	27.433
$B_x = 12$	0.033	-29.587	37.492
$B_x = 16$	0.033	-29.574	55.088
$B_{dv} = 10$	0.033	-29.537	34.090
$B_{dv} = 12$	0.033	-29.581	44.156
$B_{dv} = 16$	0.033	-29.574	56.180
$B_a = 10$	0.038	-28.426	12.143
$B_a = 12$	0.033	-29.571	27.371
$B_a = 16$	0.033	-29.575	48.532

Tabela 2: Vrednosti ojačenja v prepustnem frekvenčnem področju (PBG) in dušenje sita (A) z  $N=31$  koeficienti za modificirano porazdeljeno aritmetiko pri različnih stopnjah kvantizacije

$B / PBG$	$ PBG $	PBG [dB]	A [dB]
$B_x = B_{dv} = B_a = 32$	0.687	-3.263	57.413
$B_x = 10$	0.707	-3,013	47.531
$B_x = 12$	0.699	-3,106	54.457
$B_x = 16$	0.687	-3,246	57.437
$B_{dv} = 10$	0.676	-3,394	42.205
$B_{dv} = 12$	0.685	-3,292	50.502
$B_{dv} = 16$	0.867	-3,265	57.480
$B_a = 10$	0.867	-3,361	33.567
$B_a = 12$	0.692	-3,200	45.481
$B_a = 16$	0.696	-3,151	56.234

Kvantizacije vhodnega signala, delnih vsot koeficientov in aritmetično logične enote različno vplivajo na parametre frekvenčnih karakteristik. Iz rezultatov vidimo, da so spremembe praktično prisotne le pri dušenju. Poleg kvantizacije delnih vsot koeficientov ima največji vpliv kvantizacija aritmetično logične enote. Prikazani rezultati tudi potrjujejo prednosti modificirane porazdeljene aritmetike.

V tabelah 3 in 4 so zbrane vrednosti referenčnega ojačenja v prepustnem frekvenčnem področju (PBG) za nizkoprepustna sita s 15, 31 in 41 koeficienti v izvedbi z  $M=1, 2$  in 3 kaskadnimi strukturami za modificirano in klasično porazdeljeno aritmetiko.

Tabela 3: Vrednosti referenčnega ojačenja v prepustnem frekvenčnem področju (PBG) za nizkoprepustna sita s 15, 31 in 41 koeficienti v izvedbi z  $M=1, 2$  in 3 kaskadnimi strukturami za klasično porazdeljeno aritmetiko

ojačenje v prepustnem frekvenčnem področju (PBG) v [dB]			
$N / M$	$M=1$	$M=2$	$M=3$
$N=15$	-7.71	-	-
$N=31$	-8.15	-19.4	-29.57
$N=41$	-8.2	-18.81	-27.94

**Tabela 4:** Vrednosti referenčnega ojačenja v prepustnem frekvenčnem področju (PBG) za nizkoprepustna sita s 15, 31 in 41 koeficienti v izvedbi z  $M=1, 2$  in  $3$  kaskadnimi strukturami za modificirano porazdeljeno aritmetiko

ojačenje v prepustnem frekvenčnem področju (PBG) v [dB]			
$N / M$	$M=1$	$M=2$	$M=3$
$N=15$	-0.09	–	–
$N=31$	-0.64	-1.95	-3.26
$N=41$	-0.79	-1.08	-1.16

V tabelah 5, 6 in 7 so zbrane vrednosti dušenja ( $A$ ) za sita s 15, 31 in 41 koeficienti, ko so izvedena v eni, dveh in treh kaskadnih strukturah. Ločeno so v tabeli 5 zbrani simulacijski rezultati za referenčno izvedbo sit pri 32 bitni kvantizaciji celotne strukture, vpliv 16 bitne kvantizacije aritmetično logične enote je v tabeli 6 upoštevan za klasično porazdeljeno aritmetiko, v tabeli 7 pa še za modificirano porazdeljeno aritmetiko.

**Tabela 5:** Vrednosti dušenja ( $A$ ) za referenčna sita

dušenje ( $A$ ) v [dB]			
$N / M$	$M=1$	$M=2$	$M=3$
$N=15$	32.44	–	–
$N=31$	57.41	57.41	57.41
$N=41$	69.31	69.31	69.31

**Tabela 6:** Vrednosti dušenja ( $A$ ) za sita v klasični porazdeljeni aritmetiki pri  $B_a = 16$  bitov

dušenje ( $A$ ) v [dB]			
$N / M$	$M=1$	$M=2$	$M=3$
$N=15$	32.43	–	–
$N=31$	56.7	56.93	48.53
$N=41$	64.43	60.11	49.60

**Tabela 7:** Vrednosti dušenja ( $A$ ) za sita v modificirani porazdeljeni aritmetiki pri  $B_a = 16$

dušenje ( $A$ ) v [dB]			
$N / M$	$M=1$	$M=2$	$M=3$
$N=15$	32.45	–	–
$N=31$	57.05	56.40	56.23
$N=41$	66.58	67.05	65.04

S primerjavo številčnih vrednosti vidimo, da se tudi pri dušenju digitalnega sita kažejo prednosti modificirane po-

razdeljene aritmetike, saj je vpliv kvantizacije precej manjši. Za sito z  $N=41$  koeficienti in z  $M=3$  kaskadnimi strukturami je pri 16 bitni kvantizaciji v primerjavi s klasično porazdeljeno aritmetiko razlika v dušenju kar 15.44 dB.

## 5. Zaključek

Uporaba kaskadne oblike izvedbe nerekurzivnih digitalnih sit s kaskadnimi strukturami višjih stopenj pripelje do kompromisa, pri čemer se pri aritmetiki z neomejeno natančnostjo sicer ohranjajo vse prednosti teoretične rešitve, pri praktični izvedbi, ko moramo upoštevati omejeno aparaturno kompleksnost strukture in s tem omejeno natančnost, pa so prisotna znatna odstopanja. Uporaba klasične porazdeljene aritmetike pri tem ni nikakršna izjema. Zaradi potrebe po normiranju delnih vsot koeficientov v vsaki kaskadni strukturi posebej, se zelo zmanjša ojačenje v prepustnem frekvenčnem področju in s tem izkoriščenost izhodnega napetostnega območja. Pri omejeni in vnaprej določeni aparaturni kompleksnosti digitalnega sita se to odraža na zmanjšanju dinamike izhodnega signala. Najbolj enostavno jo sicer lahko povečamo z večjo aparaturno kompleksnostjo. Vsak dodatni bit v digitalni strukturi sicer prinese izboljšanje za 6 dB, vendar takšna rešitev pri večjem zmanjšanju ojačenja v prepustnem frekvenčnem področju ni vedno mogoča.

V našem primeru smo dosegli povečanje dinamičnega območja izhodnega signala z uporabo modificirane oblike porazdeljene aritmetike. Modificirana porazdeljena aritmetika in z njo unipolarni zapis vhodnega signala sloni na normiranju in simetriranju delnih vsot koeficientov glede na vnaprej določeno maksimalno vrednost izhodnega signala. Hkrati smo z njo dosegli poenostavitev aritmetične enote, simetrični zapis delnih vsot koeficientov pa omogoča prepolovitev potrebnega števila pomnilniških lokacij in še dodatno zmanjšanje pomnilniškega prostora. Pogoj za povečanje dinamičnega območja posamezne kaskade je povsem izpolnjen tedaj, kadar imamo opravka z izrazito pozitivnimi ali izrazito negativnimi delnimi vsotami koeficientov. To je značilno za nizkoprepustna sita oziroma za kaskade z nizko prepustno frekvenčno odvisnostjo.

Rezultati, ki smo jih dobili s pomočjo simulacije na bitnem nivoju, so prikazani za nizkoprepustna sita s 15, 31 in 41 koeficienti. Poudarek je bil na določitvi ojačenja v prepustnem frekvenčnem področju in določitvi dušenja v zapornem frekvenčnem področju glede na izvedbo sit v eni, dveh in treh kaskadnih strukturah z upoštevanjem vseh vplivov kvantizacije. Poleg modificirane porazdeljene aritmetike so za primerjavo prikazani tudi rezultati za klasično strukturo porazdeljene aritmetike. Število kaskadnih struktur ima neposredni vpliv na dinamično območje izhodnega signala. Izhodno napetostno območje, oziroma ojačenje v prepustnem frekvenčnem področju je odvisno od prenosne funkcije digitalnega sita, od števila kaskadnih struktur in od optimalne določitve koeficientov za posamezno kaskadno strukturo. Pri uporabljenih stopnjah digitalnih sit je kaskadna oblika uporabna za dve do tri kaskadne struk-

ture. Tedaj se izhodno napetostno območje ne zniža pod polovico referenčne vrednosti (-6 dB). Največje znižanje smo zabeležili pri situ z 31 koeficienti v izvedbi s tremi kaskadnimi strukturami. Dokaj neodvisno od uporabljene stopnje kvantizacije je ojačenje v prepustnem frekvenčnem področju pri modificirani porazdeljeni aritmetiki ( $PBG$ )=0.687 oziroma - 3.2 dB, medtem ko je pri klasični porazdeljeni aritmetiki le ( $PBG$ )=0.033 oziroma -29,5 dB.

Z modificirano porazdeljeno aritmetiko in kaskadno obliko rešitve smo pokazali, da predstavlja postopek modificirane porazdeljene aritmetike privlačno pot za izvedbo digitalnih sit tudi takšnih stopenj, ki jih v osnovni strukturi porazdeljene aritmetike ne moremo izvesti. To je pomembno za izvedbo digitalnih sit s programirnimi logičnimi vezji /8/.

## 6. Literatura

- /1/ K. Ichige, M. Iwaki, R. Ishii, "Accurate Estimation of Minimum Filter Length for Optimum FIR digital filters", IEEE Transaction on Circuits and Systems-II: Analog and Digital signal processing, VOL. 47, no.10, October 2000
- /2/ R. Babič, B. Jarc, "Uporaba modificirane oblike porazdeljene aritmetike za osnovno in kaskadno izvedbo digitalnih sit", Inf. MIDEM, 29 (1999), št. 3, str. 136-142
- /3/ R. Babič, M. Solar in B. Stiglic, "High Order FIR Digital Filter Realization in Distributed Arithmetic", Proceedings, MELECON 91, Ljubljana, Vol. I, pp. 367-370.
- /4/ R. Babič, "Posebnosti porazdeljene aritmetike pri izvedbi nerekurzivnih digitalnih sit", Doktorska disertacija, Univerza v Mariboru, Tehniška fakulteta Maribor, Elektrotehnika, Računalništvo in Informatika, oktober 1991
- /5/ L. R. Rabiner and B. Gold, "Theory and Application of Digital Signal Processing", Prentice-Hall Inc., 1975.
- /6/ A. V. Oppenheim and R. W. Schaffer, "Digital Signal Processing", Prentice-Hall, Inc., 1975.
- /7/ Š. Maučec, "Dinamika izhodnega signala pri kaskadni obliki izvedbe nerekurzivnih digitalnih sit s porazdeljeno aritmetiko", Diplomsko delo, Fakulteta za elektrotehniko, računalništvo in informatiko, Maribor, 1996
- /8/ Davorin Osebik, Boris Kostanjevec, Bojan Jarc, Mitja Solar, Rudolf Babič, "Izvedba nerekurzivnega digitalnega sita s programirljivim poljem logičnih vezij v strukturi porazdeljene aritmetike", Inf. MIDEM, 27 (1997) št. 3, str. 195-202
- /9/ C. H. Wei, J.J. Lou, "Multimemory Block Structure for Implementing a Digital Adaptive Filter Using Distributed Arithmetic", IEE Proceedings G, Electronics Circuits and Systems, Vol. 133, Pt. G, No. 1, pp. 19-26, Feb. 1986
- /10/ Stanley A. White, "Applications of Distributed Arithmetic to Digital Signal Processing: A Tutorial Review", IEEE ASSP Magazine, pages 4-19, Jul. 1989

Doc. dr. Rudolf Babič

Univerza v Mariboru, Fakulteta za elektrotehniko,  
računalništvo in informatiko,  
Smetanova 17, 2000 Maribor  
e-mail: rudolf.babic@uni-mb.si

Prispelo (Arrived): 23.07.2001

Sprejeto (Accepted): 20.08.2001