

Univerza v Ljubljani
Fakulteta za elektrotehniko

Kosta Kovačič

**Integriran mikrosistem za brezkontaktno identifikacijo in
beleženje**

Doktorska disertacija

Ljubljana, 2010

Univerza v Ljubljani
Fakulteta za elektrotehniko



Kosta Kovačič
Mentor:izr. prof. dr. Anton Pleteršek

**Integriran mikrosistem za brezkontaktno identifikacijo in
beleženje**

Doktorska disertacija

Ljubljana, 2010

Kazalo vsebine

1 Okrajšave.....	9
Povzetek.....	11
Abstract.....	12
2 Uvod.....	13
3 Stanje tehnike.....	16
3.1 Avtomatična identifikacija.....	16
3.2 RFID.....	18
3.2.1 Zgodovina razvoja RFID sistemov.....	18
3.2.2 Lastnosti RFID sistemov.....	19
3.2.3 Pasivni 13,56 MHz RFID sistemi.....	22
3.2.4 ISO 15693.....	27
3.2.5 RFID značke s senzorji.....	32
3.3 Podatkovni sledilniki.....	34
3.3.1 Analogno digitalni pretvorniki.....	35
3.3.1.1 Bliskovni (flash) pretvorniki.....	36
3.3.1.2 Pretvorniki s postopnim približevanjem (successive approximation).....	37
3.3.1.3 Algoritmčni pretvorniki.....	37
3.3.1.4 Cevovodni pretvorniki (pipeline).....	38
3.3.1.5 Integracijski pretvorniki.....	38
4 Integriran mikrosistem za brezkontaktno identifikacijo in beleženje.....	40
4.1 Struktura mikrosistema.....	40
4.1.1 RF AE – radijsko frekvenčna analogna enota.....	41
4.1.1.1 Usmernik.....	43
4.1.1.2 Napetostni omejevalnik.....	43
4.1.1.3 Regulator napetosti.....	45
4.1.1.4 Demodulator.....	45
4.1.1.5 Izločevalnik (rekonstruktor) urinega signala.....	46
4.1.1.6 Bandgap referenca.....	47
4.1.1.7 Bremenski modulator.....	47
4.1.2 RF DE – radijsko frekvenčna digitalna enota.....	48

4.1.2.1 Dekodirnik.....	49
4.1.2.2 Sprejemni oblikovalnik (RX framer).....	50
4.1.2.3 Enota za izvajane ukazov.....	51
4.1.3 Napajalni sklop.....	52
4.1.3.1 Enota za izbiro napajanja.....	53
4.1.3.2 Bandgap napetostna referenca in POR.....	55
4.1.3.3 Napetostni dvojilnik.....	56
4.1.3.4 Časovnik.....	56
4.1.3.5 Generator enosmernih tokov.....	58
4.1.4 Merilna enota.....	58
4.1.4.1 Krmilno vezje.....	59
4.1.4.2 Temperaturni senzor.....	60
4.1.4.3 Vmesnik za zunanje senzorje.....	60
4.1.4.4 Analogni multiplekser.....	61
4.1.4.5 Analogno digitalni pretvornik.....	61
4.1.4.6 Oscilator.....	62
4.2 Podrobni opisi sklopov in algoritmov.....	64
4.2.1 Zagotavljanje mikro porabe.....	64
4.2.2 Meje zniževanja porabe pri analognih vezij.....	68
4.2.3 Vpliv zniževanja napajalne napetosti.....	70
4.2.4 Razvoj optimiranih sklopov.....	72
4.2.4.1 Napetostni dvojilnik.....	72
4.2.4.2 Časovno distribuirano vključevanje funkcij.....	74
4.2.4.3 Enota za izbiro napajanja.....	77
4.2.5 Zajemanje senzorskih podatkov.....	83
4.2.5.1 Integrirani temperaturni senzor.....	83
4.2.5.2 Bandgap napetostna referenca.....	88
4.2.5.3 Bandgap napetostna referenca v merilni enoti.....	92
4.2.5.4 Analogno digitalni pretvornik.....	95
4.2.5.5 Vzorčenje in pretvorba temperaturene napetosti.....	103
4.2.5.6 Vezje za zajemanje signalov zunanjih senzorjev.....	105
4.2.6 Napredne funkcije beleženja.....	109
4.2.6.1 Gosto beleženje.....	110

4.2.6.2	Beleženje in števci podatkovnih točk izven meja.....	112
4.2.6.3	Zaščita podatkov.....	115
4.3	Rezultati meritev in sklep.....	117
4.3.1	Meritve temperaturnih lastnosti analognih funkcij.....	119
4.3.2	Meritve sipanja temperaturne pretvorbe.....	126
4.3.3	Meritve kalibracije temperaturnega koeficienta bandgap vira.....	128
4.3.4	Sklep.....	130
5	Izvirni znanstveni prispevki.....	133
	Zahvala.....	134
	Izjava.....	135
6	Literatura.....	136

Kazalo ilustracij

Slika 1:	Avtomatična identifikacija.....	17
Slika 2:	1-bitna RFID značka.....	19
Slika 3:	Več bitna RFID značka za 13,56 MHz področje.....	19
Slika 4:	RFID značka za identifikacijo živali, ki deluje na področju 135 kHz.....	20
Slika 5:	RFID značka za mikrovalovno področje.....	21
Slika 6:	Ekvivalentno vezje magnetno sklopljenih tuljav.....	23
Slika 7:	Ekvivalentno vezje magnetno sklopljene antene izpraševalnika in antene RFID značke.....	24
Slika 8:	Polnovalni usmernik s tranzistorji.....	26
Slika 9:	Polnovalni usmernik s Schotty diodami.....	27
Slika 10:	Osnovno Manchester kodiranje, Manchester kodiranje z enim podnosilcem in Manchester kodiranje z dvema podnosilcema.....	29
Slika 11:	Trčenje odgovorov RFID značk.....	29
Slika 12:	Zaznavanje trčenja s kršitvijo kodiranja bitov v primeru Manchester kodiranja s podnosilcem.....	30
Slika 13:	Odgovarjanje značk v časovnih oknih v primeru ukaza Inventory.....	31
Slika 14:	Blokovna shema integriranega mikrosistema za brezkontaktno identifikacijo in beleženje(SAL).....	41

Slika 15: Blokovna shema radijsko frekvenčne analogne enote.....	42
Slika 16: Časovni potek signalov v demodulacijskem vezju.....	46
Slika 17: Blokovna shema radijsko frekvenčne digitalne enote.....	48
Slika 18: SOF in EOF simboli za kodirno shemo "1 out of 256" in "1 out of 4".....	49
Slika 19: Diagram prehajanja stanj enote za izvrševanje ukazov.....	52
Slika 20: Blokovna shema napajalnega sklopa integriranega vezja.....	53
Slika 21: Blokovna shema enote za izbiro napajanja.....	54
Slika 22: Napajalna napetost in POR signal.....	55
Slika 23: Blokovna shema časovnika.....	57
Slika 24: Blokovna shema merilne enote.....	59
Slika 25: Sistemski oscilator.....	62
Slika 26: Primera tankoplastnih tiskanih baterij.....	64
Slika 27: Krivulja praznjenja baterije TBT 1.5-25-AL pri različnih temperaturah in konstantnem toku 130 μ A.	65
Slika 28: Kapaciteta baterije TBT 1.5-25-AL v odvisnosti od bremenskega toka.....	66
Slika 29: Meritev padca izhodne napetosti baterije TBT 1.5-25-AL pri simuliranem poteku algoritma za beleženje.....	67
Slika 30: Izsek simuliranega poteka algoritma za beleženje.....	68
Slika 31: Shema napetostnega dvojilnika.....	72
Slika 32: Simulacija napetostnega dvojilnika - prikazani so procesni robovi pri bremenskem toku 5 μ A in napajanju 1,1 V.....	73
Slika 33: Simulacija vklopa integriranega vezja ob RFID ukazu za meritev temperature.....	74
Slika 34: Algoritem za vklop mikrosistema ob zaznavi RF polja.....	76
Slika 35: Algoritem za vklop mikrosistema ob prekinitvi časovnika.....	77
Slika 36: Blokovna shema preklopnika izvora napajanja.....	78
Slika 37: Potek izbire napajanja pri nezadostni baterijski napetosti.....	80
Slika 38: Potek izbire napajanja pri zadostni baterijski napetosti.....	81
Slika 39: Shema preklopnika izvora napajanja.....	82
Slika 40: Napetost prevodno polariziranih spojem emitor-baza dveh bipolarnih tranzistorjev in njuna razlika.....	83
Slika 41: Integrirani temperaturni senzor.....	84
Slika 42: Simulacija temperaturnega senzorja v odvisnosti od temperature in tolerance integriranih uporov.....	87

Slika 43: Referenčni viri v [4].....	90
Slika 44: Primer bandgap generatorja.....	91
Slika 45: Referenčni vir napetosti z izhodno napetostjo 460mv v sistemu SAL.....	93
Slika 46: Izhodna napetost bandgap napetostne reference v odvisnosti od temperature toleranc integriranih uporov.....	94
Slika 47: Simulacija nastavljanja referenčne napetosti za AD pretvornik.....	95
Slika 48: Levo - pretvornik z dvojnimi naklonom, kjer je faza s konstantno periodo integriranje referenčne napetosti.....	96
Slika 49: Potek integracijske napetosti analogno digitalnega pretvornika z dvojnimi naklonom.....	97
Slika 50: Shema analognega dela analogno digitalnega pretvornika z dvojnimi naklonom.....	98
Slika 51: Potek integracijske napetosti v izboljšanem analogno digitalnem pretvorniku z dvojnimi naklonom.....	99
Slika 52: Simulacija analogno digitalnega pretvornika pri normalnih delovnih pogojih.....	100
Slika 53: Simulacija analogno digitalnega pretvornika pri prenizki referenčni napetosti.....	101
Slika 54: Časovna simulacija izhodne napetosti temperaturnega senzorja z umetno vgrajeno napetostjo ničanja in toleranco integriranih uporov.....	103
Slika 55: Simulacija vzorčenja temperaturne napetosti.....	104
Slika 56: Analogni multiplekser z vzorčevalnikom.....	105
Slika 57: Shema vezja za zajemanje zunanjih senzorjev.....	106
Slika 58: Simulacija algoritma za avtomatično nastavitve ojačanja (AGC).....	107
Slika 59: Prekinitveno vezje v SFE.....	108
Slika 60: Simulacija prekinitvenega vezja s kapacitivnim zunanjim senzorjem.....	109
Slika 61: Meje in pasovi.....	113
Slika 62: Način beleženja temperature in časa z uporabo mej – zaradi preglednosti je prikazanih samo nekaj točk.....	114
Slika 63: Beleženje prehodov mej.....	114
Slika 64: Tiskano vezje uporabljeno za merive mikrosistema SAL.....	117
Slika 65: Fotografija RFID izpraševalnika uporabljenega pri meritvah.....	117
Slika 66: Grafično okolje, ki je bilo razvito za testiranje funkcionalnosti beleženja.....	118
Slika 67: Izhodna napetost temperaturnega senzorja v prvem integriranem vezju.....	120
Slika 68: Nelinearnost temperaturnega senzorja v prvem integriranem vezju.....	120
Slika 69: Temperaturna odvisnost bandgap napetosti v prvem integriranem vezju.....	121
Slika 70: Temperaturna nelinearnost bandgap napetost v prvem integriranem vezju.....	121

Slika 71: Rezultat pretvorbe temperature v digitalno vrednost pri prvem integriranem vezju.....	123
Slika 72: Nelinearnost analogno digitalne pretvorbe temperature pri prvem integriranem vezju....	123
Slika 73: Izhodna napetost temperaturnega senzorja v drugem integriranem vezju.....	124
Slika 74: Nelinearnost temperaturnega senzorja v drugem integriranem vezju.....	124
Slika 75: Temperaturna odvisnost bandgap napetosti v drugem integriranem vezju.....	124
Slika 76: Temperaturna nelinearnost bandgap napetost v drugem integriranem vezju.....	125
Slika 77: Rezultat pretvorbe temperature v digitalno vrednost pri drugem integriranem vezju.....	125
Slika 78: Nelinearnost analogno digitalne pretvorbe temperature pri drugem integriranem vezju..	126
Slika 79: Absolutna vrednost temperature izmerjena z 8 mikrosistemi SAL.....	127
Slika 80: Nelinearnost pretvorbe temperature pri 8 mikrosistemih SAL.....	128
Slika 81: Meritev bandgap napetosti pred kalibracijo.....	129
Slika 82: Meritev bandgap napetosti po kalibraciji.....	129
Slika 83: Meritev bandgap napetosti pri treh kalibracijskih kodah.....	130
Slika 84: Fotografija izdelanega testnega integriranega vezja (levo) in njegova geometrija (desno)	131

Kazalo tabel

Tabela 1: Podatkovne hitrosti značk skladnih z ISO 15693 standardom.....	28
Tabela 2: Zgradba „Custom“ ukazov v ISO 15693.....	32
Tabela 3: Tabela RFID ukazov definiranih v integriranem vezju.....	50
Tabela 4: Oblika začetnega časa.....	111
Tabela 5: Gosti način beleženja z integriranim senzorjem temperature.....	111
Tabela 6: Gosti način beleženja z integriranim senzorjem in zunanjiimi senzorji.....	112
Tabela 7: Način beleženja izven meja.....	113
Tabela 8: Gesla za zaščito pred branjem in pisanjem.....	115
Tabela 9: Rezultati meritev prvega integriranega vezja.....	119
Tabela 10: Rezultati meritev drugega integriranega vezja.....	122

1 Okrajšave

<i>RFID</i>	brezkontaktna identifikacija (Radio Frequency Identification)
<i>H</i>	magnetna poljska jakost
<i>B</i>	gostota magnetnega pretoka
Φ	magnetni pretok
Ψ	skupni magnetni pretok v tuljavi
<i>L</i>	induktivnost
<i>R</i>	upornost
<i>C</i>	kapacitivnost
ϵ_0	konstanta električnega polja
μ_0	konstanta magnetnega polja
ω	krožna frekvenca
<i>I</i>	tok
<i>U</i>	napetost
f_c	nosilna frekvenca
<i>CMOS</i>	tehnologija za izdelavo integriranih vezij s P- in N- MOSFET tranzistorji (Complementary Metal Oxide Silicon)
<i>MOSFET</i>	tranzistor z izoliranimi vrati (Metal Oxide Silicon Field Effect Transistor)
<i>ISO</i>	mednarodna organizacija za standardizacijo (International Standard Organisation)
<i>LSb</i>	najmanj pomemben bit (Least Significant bit)
<i>MSb</i>	najpomembnejši bit (Most Significant bit)
<i>SOF</i>	simbol za začetek komunikacijskega okvira (Start Of Frame)
<i>EOF</i>	simbol za konec komunikacijskega okvira (End Of Frame)
<i>CRC</i>	Cyclic redundancy check

Integriran mikrosistem za brezkontaktno identifikacijo in beleženje

SAL integriran mikrosistem za brezkontaktno identifikacijo in beleženje (Smart Active Label)

SoC integriran sistem (SoC – System on Chip)

Povzetek

V doktorski disertaciji je predstavljen integriran mikrosistem (SoC) za uporabo v RFID znački v aplikacijah podatkovnega sledenja. Ciljna aplikacija je sistem za sledenje in beleženje fizikalnih parametrov, ki lahko vplivajo na kakovost izdelkov. Tipično je mikrosistem lahko uporabljen v logistični verigi za dinamično določanje življenjske dobe farmacevtskih izdelkov, na osnovi temperaturnih podatkov.

Na kratko je predstavljeno stanje tehnike na področju avtomatične identifikacije in RFID tehnologije. Poudarek je namenjen standardu ISO 15693 in RFID značkam z integriranimi senzorji. Opisana je zgradba celotnega mikrosistema ter nekaterih gradnikov, ki predstavljajo novosti ali izboljšave na svojem področju. Poseben poudarek je namenjen načrtovanju integriranih vezij z nizko napajalno napetostjo in zelo majhno porabo. Podrobno je opisan način in sklop za merjenje temperature na siliciju in njene pretvorbe v digitalno vrednost. Ta vsebuje integriran temperaturni senzor, nizkonapetostni bandgap referenčni vir, sinhroni filter in analogno digitalni pretvornik z dvojnimi naklonom. Opisana je tudi nova zasnova vezja za zajemanje in vzbujanje analognih diskretnih senzorjev, s posebnim poudarkom na majhni porabi in veliki fleksibilnosti.

Predstavljeno je izboljšano vezje za izbiro napajalne napetosti baterijsko podprte RFID značke. Baterijsko podprte značke se napajajo iz baterije in iz elektromagnetnega polja. Energijo elektromagnetnega polja izkoriščajo za prenos podatkov, energijo baterije pa za napajanje dodatnih funkcij. Predstavljeni so napredni algoritmi beleženja podatkov, ki optimalno izkoristijo majhen pomnilniški prostor. Integrirano vezje ima več načinov beleženja podatkov, ki jih lahko uporabnik izkoristi za prilagoditev na ciljno aplikacijo. S tri nivojsko zaščito z gesli je zagotovljena tudi varnost podatkov, shranjenih na pomnilniku.

Abstract

This work presents an system on chip (SoC) for use in RFID data logging. The target application is a data logging systems of physical parameters, which can affect the quality of certain products. A typical application is medication transport and storage, as the life time of pharmaceutical products depends on temperature.

Presented is the state of the art in the field of RFID integrated circuits, especially in smart active labels and battery assisted tags. The complete micro system is discussed in general with a detailed description of the circuits and algorithms that represent a certain improvement in this field. Discussed are the problems and limitations that we face in the design of low voltage, low power integrated circuits. Presented is a detailed description of the subsystem for temperature measurement on silicon and the conversion to a digital value. This block is composed of an integrated temperature sensor, a bandgap voltage source, a synchronous filter and a dual slope AD converter. This solution can be used also with external analogue sensors with improved battery life time, because of the implemented algorithms for external sensor data acquisition.

An improved supply selection circuit with active switch control is presented. This system is used for supplying the integrated circuit, either from the rectified RF voltage, or from the battery. The advantage of the presented circuit is a low power consumption, low voltage drop and the ability to use the system in fully passive RFID tags. The optimal usage of the integrated EEPROM block is achieved by improved data logging functions with limits and out of limits counters. The data integrity of the stored sensor data is achieved with a 3-level password system with read and write protection.

2 Uvod

Kvaliteta in življenjska doba raznovrstnih izdelkov, od hrane, pijače, do farmacevtskih izdelkov, je odvisna od temperature. Za prevoz in skladiščenje teh izdelkov so uporabljeni razni prijemi, od temperaturno izoliranih zabojnikov, do hladilnikov. V primeru, da kateri od teh pristopov odpove, se lahko le-ti pokvarijo. Nekateri izdelki ne spremenijo optičnih ali mehanskih lastnosti z degradacijo (sprememba barve ali viskoznosti). Zato ni možno neposredno preveriti, ali se jim je življenjska doba že iztekla. V teh primerih lahko beleženje temperature med skladiščenjem in transportom prepreči nastanek večje škode. Sistem lahko pravočasno obvesti uporabnika o stanju izdelka. Poleg tega lahko pokaže na točno mesto v verigi, kjer je prišlo do poškodbe. Takšen sistem, združen s sistemom avtomatske identifikacije, vnaša dodatno varnost v logistiko pokvarljivih izdelkov. Omogoča tudi dinamično izračunavanje življenjske dobe izdelkov.

Naprave, ki shranjujejo temperaturo, čas in druge parametre, se že dalj časa uporabljajo pri skladiščenju in transportu, vendar njihova cena ni dovolj nizka za široko uporabo. Imenujemo jih podatkovni sledilniki (data logger). Uporabljajo se predvsem za sledenje fizikalnih pogojev transporta pri medicinskih izdelkih, ki lahko povzročijo izgubo življenja ali zastrupitve (zdravila, kri, organi,...). Ideja sledenja fizikalnih pogojev izhaja iz dejstva, da se ob skladiščenju in transportu lahko zgodijo nepričakovane stvari. Sledenje in podatkovni sledilniki vnašajo dodatno varnostno funkcijo in tudi pokažejo na samo mesto težave v verigi. Običajno so sestavljeni iz raznih elementov, kot so mikrokrmilniki, diskretni senzorji, integrirani senzorji, A/D pretvorniki, napetostne reference in regulatorji ter krmilniki kontaktne ali brezkontaktno komunikacije.

Razširjenost RFID sistemov v industriji je glavna prednost, da smo se odločili za razvoj komunikacijskega podvezja na podlagi enega od RFID standardov. Zaradi velike razširjenosti pričakujemo tudi hitrejšo vpeljavo našega sistema. Osnovni namen RFID tehnologije za brezžičen prenos podatkov je identifikacija posameznega izdelka. Način izmenjave podatkov med izpraševalnikom in značko je za uporabnika zelo intuitiven, saj zadostuje da se uporabnik samo približa izpraševalniku (ali obratno) in identifikacija in morebiten prenos podatkov se bo izvršil avtomatično. Ker prenos podatkov temelji na že obstoječem RFID standardu, bo vpeljava dodatne funkcionalnosti v obstoječe sisteme enostavna. Uporabnik bo moral le dopolniti programsko

opremo. Za podjetja, ki RFID tehnologije ne uporabljajo, pa bo razširjena funkcionalnost le dodaten motiv, za uvajanje tehnologije.

Prednost RFID tehnologije je tudi zmožnost delovanja značk brez lastnega vira energije, ali tako imenovano pasivno delovanje. Pasivna značka prejme energijo iz elektromagnetnega polja, ki ga ustvari izpraševalnik. Elektromagnetno valovanje se na anteni pretvori v izmenično napetost, katero integrirano vezje značke usmeri v enosmerno napetost. Ta pristop omogoča nizko proizvodno ceno RFID značk. Ker za delovanje ne potrebujejo baterije, so lahko popolnoma ulite v plastično ohišje. Življenjska doba in zanesljivost se občutno povečata, saj nima raznih gibljivih delov in pokrovčkov.

Opisano pasivno delovanje bo vgrajeno v integriranem vezju, ki je predmet te disertacije. Tako bo možno, poleg delno aktivne značke, izdelati tudi čisto pasivno RFID značko brez baterije in s temperaturnim senzorjem. Ta pristop predstavlja tudi prednost pri delno aktivni znački. Z uporabo pasivnega RFID načina prenosa podatkov je po izteku življenjske dobe baterije še vedno možno prebrati shranjene podatke iz trajnega spomina.

Končen izdelek v obliki značke, bo vključeval integrirano vezje, plastičen substrat z anteno in tankoplastno baterijo. Zasnovan je tako, da se bo lahko uporablja za različne izdelke, zato je potrebno omogočiti spreminjanje nekaterih parametrov. Ker imamo na siliciju na razpolago le omejen prostor, je tudi prostor za shranjevanje podatkov omejen. Zato mora biti perioda vzorčenja nastavljiva. Nastavljiva perioda vzorčenja nam omogoča izbrati optimalno razmerje med celotnim časom delovanja in časovno ločljivostjo. Naslednji nastavljiv parameter je način shranjevanja podatkov, ki nam omogoča stiskanje samih temperaturnih podatkov. Za zgoščevanje podatkov so uporabljene temperaturne meje, katere lahko določi uporabnik. Integrirano vezje bo shranilo le podatke o temperaturi in času, kjer so izpolnjeni določeni pogoji. Prav tako pomemben parameter je zakasnitev pred beleženjem, ki omogoča uporabniku, da inicializira značko v nekem trenutku, dejansko merjenje in shranjevanje podatkov pa se bo pričelo šele po določeni zakasnitvi.

Na integriranem vezju je tudi vmesnik za zunanje senzorje, ki omogoča izgradnjo bolj kompleksnih sistemov za sledenje, kjer se lahko beležijo tudi druge veličine poleg temperature. Vmesnik za zunanje senzorje omogoča priključitev največ 2 senzorjev hkrati, lahko pa zajema tudi diferencialne signale iz uporovnega mostička. Posebna funkcija za proženje beleženja je tako imenovano prekinitveno delovanje, kjer zajemanje in shranjevanje podatkov sproži nek dogodek na vhodih

vmesnika za zunanje senzorje. Tako lahko tudi uporabimo senzorje veličin, ki imajo pulzen značaj, kot je na primer pospešek (na primer detektor udarcev). Prekinitveno delovanje ima prednost pri beleženju dogodkov, ki so zelo redki, saj ni potrebe da je zajemanje periodično proženo s števcem, ampak se zajemanje sproži samo, kadar je to za res potrebno.

Eden glavnih namenov raziskav v okviru te disertacije je bila rešitev problema visoke proizvodne cene podatkovnih sledilnikov. Nizka cena bi namreč omogočila širjenje uporabe tehnologije podatkovnih sledilnikov tudi v prehrabeno industrijo in industrijo pijač. Rešitev smo dosegli z integracijo praktično vseh funkcij podatkovnega sledilnika na integrirano vezje. Zunaj integriranega vezja potrebujemo le še anteno in napajalni vir. Integrirano vezje je lahko uporabljeno tudi v popolnoma pasivnih RFID značkah z integriranim ali zunanjim senzorjem.

V tretjem poglavju doktorske disertacije je predstavljeno stanje tehnike. Natančneje stanje tehnike na področju radijsko frekvenčne identifikacije in podatkovnih sledilnikov. V četrtem poglavju je predstavljen integriran mikrosistem za brezkontaktno identifikacijo in beleženje. Vsi sklopi integriranega vezja, njihov namen in kratki opisi delovanja, so v podpoglavju 4.1. Podrobni opisi sklopov, ki predstavljajo novosti na tem področju so v podpoglavju 4.2. V podpoglavju 4.3 so predstavljeni rezultati meritev in sklep. Izvirni znanstveni prispevki so v petem poglavju.

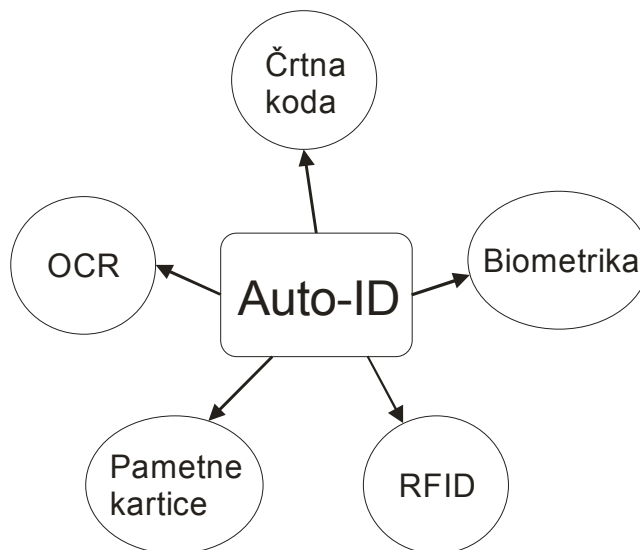
3 Stanje tehnike

Poglavje pojasnjuje kaj je radio-frekvenčna identifikacija in podaja trenutno stanje tehnike na tem področju.

3.1 *Avtomatična identifikacija*

Tehnologija brezkontaktne identifikacije spada v skupino avtomatične identifikacije. Področje avtomatične identifikacije se ukvarja s problemom avtomatične prepoznave oseb ali predmetov. Za jedro sistema se običajno uporabi nek računalniški sistem. To je lahko običajen mikrokrmilnik, ali pa tudi obsežna računalniška mreža z bazo podatkov. Avtomatično identifikacijo delimo na pet podskupin:

- črtna koda,
- optično prepoznavanje znakov (OCR),
- biometrika – prepoznavanje bioloških značilnosti (prstni odtis, razpoznavanje značilnosti oči, razpoznavanje obrazov, razpoznavanje govora ...),
- pametne kontaktne kartice (bančne kartice z integriranim vezjem, kartica zdravstvenega zavarovanja, ...),
- RFID – brezkontaktna identifikacija.



Slika 1: Avtomatična identifikacija

Od zgoraj naštetih podskupin je najbolj razširjena črtna koda, ki je dandanes uporabljena že na skoraj vsakem industrijskem izdelku. V črtni kodi je 'shranjenih' le nekaj informacij. Običajno je zapisana država izvora, proizvajalec in koda artikla. Ko je črtna koda enkrat izpisana, je ni možno več spreminjati. Potrebno jo je nadomestiti z novo. Težave se pojavijo tudi v umazanih okoljih in v okoljih, kjer ni vidne povezave med kodo in čitalnikom kode.

Optično prepoznavanje znakov se najširše uporablja v bančnih sistemih, saj ima vsak plačilni nalog (npr. na posebni položnici) natisnjeno informacijo tudi v znakih za strojno prepoznavo. Prav tako se množično uporablja na poštah za avtomatično sortiranje pošiljk in pisem. V bančnih sistemih se uporabljajo znaki iz nabora OCR-A (ISO 1073-1:1976), ki je že nekaj časa sprejet kot mednarodni standard.

Biometrika se uporablja v različnih sistemih za kontrolo dostopa, saj se prepoznavajo edinstvene značilnosti človeškega telesa, kot na primer prstni odtisi, šarenica, značilnosti obraza, značilnosti govora, ipd. Velika raznolikost in spremenljivost teh značilnosti predstavlja oviro pri množični uporabi teh sistemov.

Pametne kontaktne kartice so v širši uporabi pri plačevanju, saj imajo praktično vse bančne in kreditne kartice vključeno tudi integrirano vezje. Glavni namen uporabe integriranega vezja je otežiti ponarejanje kartic, zato ta integrirana vezja vsebujejo podvezja za kriptografijo. Ta

integrirana vezja so sestavljena iz napajalnega bloka, mikroračunalnika, trajnega pomnilnika, komunikacijskega vmesnika in vmesnika za enkripcijo in dekripcijo.

3.2 RFID

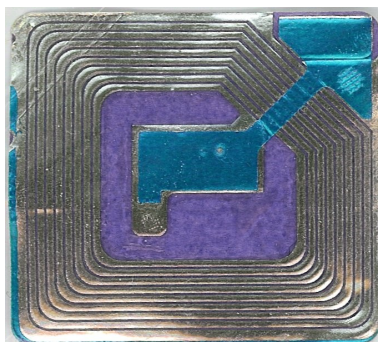
3.2.1 Zgodovina razvoja RFID sistemov

Prevladuje mnenje [6], da korenine RFID tehnologije segajo v 2. svetovno vojno. Z razvojem radarja v letu 1935, pod vodstvom Roberta Alexandra Watson-Watta, so zemeljske obrambne sile dobile možnost daljinskega zaznavanja približujočih letal. Vendar se je pojavila težava identifikacije med sovražnimi in lastnimi letali, ki so se vračale iz misij. V ta namen so pripadniki britanskih enot razvili poseben manever, ko so se vračali na domača letališča. Ko so dosegli domet radarskih sistemov so zasukali letala, kar je spremenilo reflektirani radarski signal. Spremembo reflektiranega signal so zaznali operaterji radarjev in tako identificirali britanska letala.

Pod vodstvom Roberta Alexandra Watson-Watta so britanske letalske sile razvile prvi aktivni identifikacijski sistem letal (IFF – Identify Friend or Foe). Na vsako britansko letalo so namestili radijski oddajnik, ki je začel pošiljati radijski identifikacijski signal, takoj ko je zaznal prisotnost radarskega signala. Moderni RFID sistemi uporabljajo enak sistem. Izpraševalnik pošlje signal znački, kateri jo zbudi. Nato značka reflektira prejeti signal (pasivni sistemi) ali pošlje lasten signal (aktivni sistemi).

Radarska in radijsko frekvenčna tehnologija je po drugi svetovni vojni hitro napredovala. Znanstveniki v Združenih državah Amerike, Evropi in na Japonskem so raziskovali možnosti daljinske identifikacije objektov s pomočjo elektromagnetnega valovanja. Nekatera podjetja so komercializirala tehnologijo v obliki sistemov proti kraji (EAS – Electronic Article Surveillance), ki se uporablja še danes. V ta namen se uporabljajo 1-bitne značke, kjer je bit lahko vključen ali

izključen (slika 2). Ob nakupu izdelka, ki ima pritrjeno značko za zaščito proti kraji, se bit izključi. Ob poskusu kraje izdelka se bit v znački ne izključi, kar zazna izpraševalnik ob vratih, ki sproži akustični alarm.



Slika 2: 1-bitna RFID značka

Značke z več biti pomnilnika so se razširile v komercialno uporabo z razvojem tehnologije izdelave integriranih vezij.



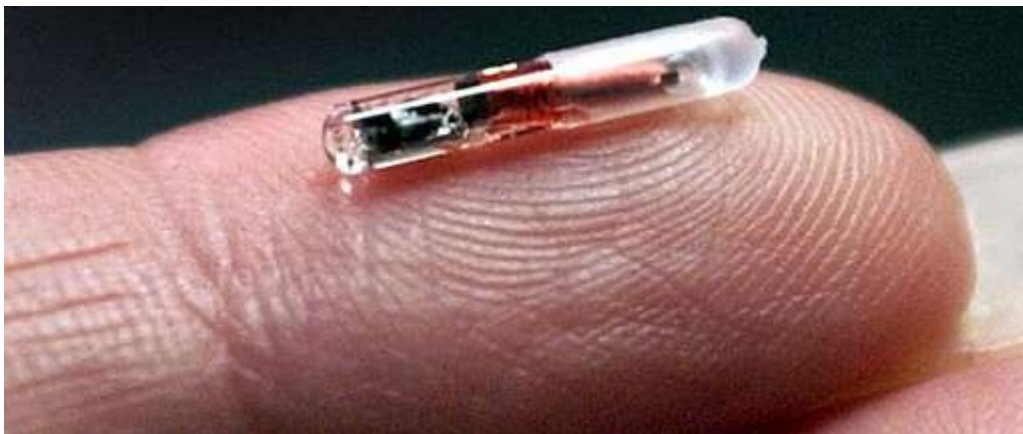
Slika 3: Več bitna RFID značka za 13,56 MHz področje

3.2.2 Lastnosti RFID sistemov

RFID sisteme, glede na lastnosti, razvrščamo v različne skupine. RFID značke se lahko napajajo iz elektromagnetnega polja, ki ga ustvarja izpraševalnik, ali pa iz lastnega vira napajanja (na primer iz baterije). Sistemom, kjer se značka napaja iz lastnega vira, pravimo aktivni sistemi, sistemom kjer z

značko brez lastnega vira napajanja pa pasivni sistemi. Aktivni sistemi imajo običajno večji domet, saj lahko značka ustvari lastno elektromagnetno polje za pošiljanje podatkov, medtem ko pri pasivnih sistemih značke pošiljajo podatke z bremensko modulacijo ali z modulacijo radarskega preseka. Pasivne sisteme lahko dodatno razvrstimo med full duplex, half duplex in sekvenčne sisteme. Pri full in half duplex RFID sistemih se prenos energije in prenos podatkov dogaja hkrati. Pri sekvenčnih sistemih imamo posebej fazo polnjenja kondenzatorja v znački in posebej fazo, ko značka pošilja podatke z modulacijo lastnega RF polja, podobno kot pri aktivnih sistemih. Full duplex sistemi omogočajo hkraten prenos podatkov od izpraševalnika do značke in nazaj. Half duplex sistemi omogočajo v določenem časovnem prenos podatkov trenutku le v eno smer, torej od izpraševalnika k znački ali nazaj.

Glede na velikost trajnega pomnilnika delimo RFID sisteme na 1-bitne in več bitne. 1-bitni sistemi imajo v bistvu samo funkcijo, da izpraševalniku sporočijo ali so v RFID polju ali ne. Zato ne potrebujejo elektronskega pomnilnika in tudi ne integriranega vezja. Proizvodnja takšnih značk je zelo poceni in jih najdemo praktično v vseh trgovskih varnostnih sistemih za preprečevanje kraje. Več bitni sistemi pa nasprotno potrebujejo elektronski pomnilnik in integrirano vezje, ki lahko interpretira izpraševalnikove ukaze in pošilja podatke. Zaradi tega je izdelava značk dražja.

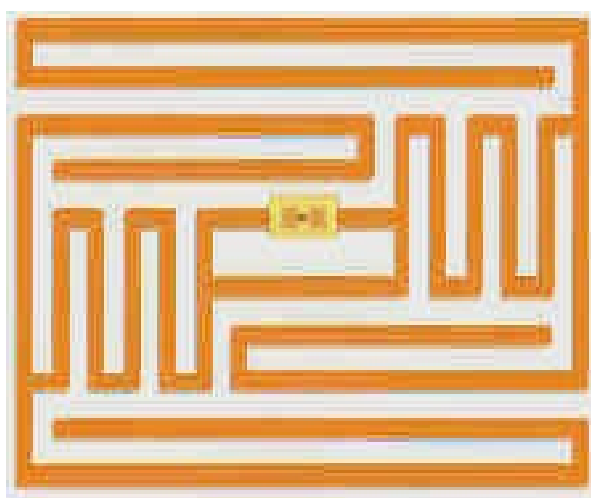


Slika 4: RFID značka za identifikacijo živali, ki deluje na področju 135 kHz

Trajni pomnilnik je lahko zapisljiv ali ne. Zato lahko RFID sisteme dalje delimo na zapisljive in nezapisljive. Značke z nezapisljivim pomnilnikom imajo običajno shranjeno le serijsko številko, ki se zapiše v proizvodnem procesu in je naknadno ni možno spreminjati. Značke z zapisljivim pomnilnikom običajno uporabljajo tehnologije kot so EEPROM, Flash in v zadnjem času FRAM. Zaradi zmožnosti zapisa uporabniških podatkov se zelo fleksibilne, vendar pa pri vpisu podatkov

porabijo več energije, kar jim zmanjša doomet.

Enota za procesiranje ukazov izpraševalnika je lahko implementirana s končnim avtomatom prehajanja stanj ali pa z mikrokrmilnikom. Prednost implementacije s končnim avtomatom prehajanja stanj je predvsem ta, da lahko z ustreznimi metodami načrtovanja dosežemo zelo nizko porabo in velik doomet. Mikrokrmilniške značke pa imajo prednost, da lahko program spreminjamo in ga v celoti prilagodimo zahtevam določene aplikacije. Ta tip značk se uporablja predvsem v sistemih z višjo varnostjo, kjer je potrebna tudi enkripcija podatkov.



Slika 5: RFID značka za mikrovalovno področje

RFID sistemi v glavnem delujejo v treh frekvenčnih pasovih: nizke frekvence (135 kHz), visoke frekvence (13,56 MHz) in ultra visoke frekvence (900 MHz, 2,5 GHz). Sistemi, ki delujejo v pasu 135 kHz, so predvsem razširjeni v področju identifikacije živali in v sistemih za imobilizacijo avtomobilov. Zaradi nizke nosilne frekvence je hitrost prenosa podatkov omejena. Predvsem pa je draga izdelava anten za značke, ker je za dosego resonančne frekvence potrebno izdelati tuljavo z veliko ovoji. Izdelava značk za 13,56 MHz pas je veliko cenejša, saj je potrebna antena z le par ovoji. Antene je tako možno izdelati masovno z majhno toleranco na plastičnem substratu (plastičnemu substratu z anteno pravimo inlay). Zaradi višje nosilne frekvence je tudi hitrost prenosa podatkov lahko višja. 135 kHz in 13,56 MHz sistemi delujejo na principu magnetnega sklopa, torej delujejo enako kot zračni transformator. Antena je narejena iz tuljave in kondenzatorja, ki tvorita nihajni krog z nihajno frekvenco, katera je enaka nosilni frekvenci. To je predvsem posledica dejstva, da je velikost električno pravilne antene za tako nizke frekvence prevelika. Na

sistemih v ultra visokih frekvencah je možno narediti antene v obliki dipola, saj je valovna dolžina pri 900 MHz samo še 33,33 cm, torej je dolžina dipola 16,66 cm. Z določenimi tehnikami je velikost antene možno še zmanjšati. Predvsem je prednost ta, da ne potrebujemo več tuljave, kjer za izdelavo nujno potrebujemo substrat z obojestranskim nanosom prevodnega materiala, in kontakt med obema stranema. Antene za ultra visoke frekvence je tako možno izdelati z enostransko tehnologijo, ki značke za ta frekvenčni pas bistveno poceni.

3.2.3 Pasivni 13,56 MHz RFID sistemi

Za 13,56 MHz frekvenčni pas smo se odločili zaradi ustrezno hitrega prenosa podatkov, dovolj dobrega dometa ter zaradi splošne razširjenosti teh sistemov pri identifikaciji predmetov. Odločili smo se za implementacijo mednarodnega standarda ISO 15693 s preskušeno infrastrukturo.

Izpraševalnik ustvarja magnetno polje frekvence 13,56 MHz, ki se uporablja za prenos energije in prenos podatkov. Antena izpraševalnika in antena značke sta magnetno sklopljeni. Obe anteni sta v bistvu tuljavi, za kateri lahko izračunamo induktivnost po enačbi 1.

$$L = \frac{\Psi}{I} = \frac{N \cdot \Phi}{I} = \frac{N \cdot \mu \cdot H \cdot A}{I}, \quad (1)$$

Za primer, kjer je premer vodnika d zanemarljiv v primerjavi s premerom prevodne zanke D ($d/D < 0.0001$) lahko zapišemo poenostavljeno enačbo za induktivnost enega ovoja:

$$L = N^2 \mu_0 \frac{D}{2} \cdot \ln\left(\frac{D}{d}\right), \quad (2)$$

Kadar je v bližini prve zanke, skozi katero teče tok I_1 druga zanka, bo del magnetnega pretoka prve zanke tekel tudi skozi drugo zanko. Dve zanki sta tako sklopljeni z delnim pretokom Ψ_{21} . Velikost delnega magnetnega pretoka je odvisna od velikosti prevodnih zank, medsebojne oddaljenosti in od magnetnih lastnosti vmesnega prostora. Podobno kot induktivnost prevodne zanke lahko izrazimo tudi medsebojno induktivnost M_{21} v odvisnosti od zanke 1 enačbi 3.

$$M_{21} = \frac{\Psi_{21}(I_1)}{I_1} = \oint_{A_2} \frac{B_2(I_1)}{I_1} \cdot dA_2, \quad (3)$$

A_2 – površina prevodne zanke 2.

Sklopljenost dveh električnih vezij je fizikalni princip na katerem temeljijo magnetno sklopljeni

RFID sistemi. Če privzamemo homogeno magnetno polje lahko medsebojno induktivnost M_{21} izrazimo kot:

$$M_{21} = \frac{B_2(I_1) \cdot N_2 \cdot A_2}{I_1} = \frac{\mu_0 \cdot H(I_1) \cdot N_2 \cdot A_2}{I_1}, \quad (4)$$

Jakost magnetnega polja $H(I_1)$ v oddaljenosti x od sredine prevodne zanke lahko zapišemo kot:

$$H_1 = \frac{N_1 \cdot I_1 \cdot R_1^2}{2\sqrt{(R_1^2 + x^2)^3}}, \quad (5)$$

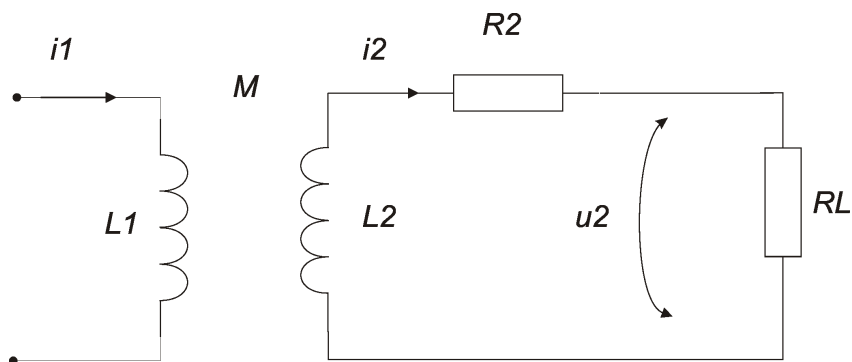
Če sedaj še zamenjamo A_2 z $R_2^2 \pi$ dobimo enačbo za odvisnost medsebojne induktivnosti od razdalje med obema prevodnima zankama:

$$M_{21} = \frac{\mu_0 \cdot N_1 \cdot R_2^2 \cdot N_2 \cdot R_1^2 \cdot \pi}{2\sqrt{(R_1^2 + x^2)^3}}, \quad (6)$$

Vidimo torej, da je medsebojna induktivnost dveh tuljav odvisna od razdalje med njima, njune velikosti ter od števila ovoje v obeh tuljavah. V praksi se uporablja tudi koeficient sklopljenosti k , ki izraža sklopljenost dveh prevodnih zank neodvisno od njihovih geometrijskih lastnosti:

$$k = \frac{M}{\sqrt{L1 \cdot L2}}, \quad (7)$$

Velikost koeficienta sklopljenosti se giblje med 0 in 1, kjer vrednost 0 pomeni, da sta tuljavi popolnoma razsklopljeni. Vrednost 1 pa pomeni, da sta tuljavi popolnoma sklopljeni, torej skozi obe teče enak magnetni pretok Φ .



Slika 6: Ekvivalentno vezje magnetno sklopljenih tuljav

Vsaka sprememba magnetnega pretoka Φ ustvari inducirano električno polje E_i , kar opisuje Faradejev zakon:

$$u_i = \oint E_i \cdot ds = -\frac{d\Psi(t)}{dt}, \quad (8)$$

Slika 6 prikazuje ekvivalentno vezje magnetno sklopljenih tuljav, kjer L_1 predstavlja oddajno anteno izpraševalnika, L_2 pa anteno značke. R_2 je parazitna upornost navitja antene na znački, medtem ko R_L predstavlja breme integriranega vezja. Za poenostavljeno analizo je namesto nelinearnega bremena, ki ga v realnosti predstavlja integrirano vezje, vzeto linearno breme.

Inducirano napetost na sponkah integriranega vezja lahko torej zapišemo kot:

$$u_2 = \frac{d \Psi_2}{d t} = M \frac{d i_1}{d t} - L_2 \frac{d i_2}{d t} - i_2 R_2 \quad , \quad (9)$$

Pri sinusni obliki tokov i_1 in i_2 zapišemo enačbo v kompleksni obliki:

$$u_2 = j \omega M \cdot i_1 - j \omega L_2 \cdot i_2 - i_2 R_2 \quad , \quad (10)$$

Prvi člen v enačbi 10 predstavlja vpliv medsebojne induktivnosti, drugi člen vpliv lastne induktivnosti antene izpraševalnika, tretji člen pa vpliv izgub v navitju antene. Če v enačbi 10 zamenjamo i_2 z u_2/R_2 dobimo:

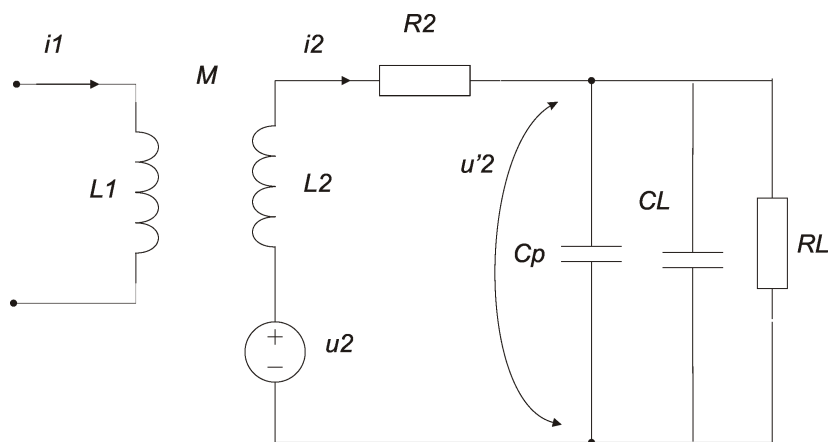
$$u_2 = \frac{j \omega M \cdot i_1}{1 + \frac{j \omega L_2 + R_2}{R_L}} \quad , \quad (11)$$

S tem določimo vrednost inducirane napetosti v skrajnih točkah:

$$R_L \rightarrow \infty : u_2 = j \omega M \cdot i_1$$

$$R_L \rightarrow 0 : u_2 \rightarrow 0$$

Energijo za delovanje pridobi značka z usmerjanjem izmenične napetosti, ki se inducira na anteni. Za boljši izkoristek antene značke se običajno paralelno k tuljavi doda kondenzator, da tvorita paralelni nihajni krog (slika 7).



Slika 7: Ekvivalentno vezje magnetno sklopljene antene izpraševalnika in antene RFID značke

Resonančna frekvenca antene RFID značke se izračuna po enačbi:

$$f_0 = \frac{1}{2\pi\sqrt{(L_2 \cdot C_2)}} , \quad (12)$$

Pri čemer je $C_2 = C_p + C_L$.

Kadar se v tuljavi inducira napetost u_2 lahko napetost na sponkah integriranega vezja u'_2 določimo po enačbi (2).

$$u'_2 = \frac{u_2}{1 + (j\omega L_2 + R_2) \cdot \left(\frac{1}{R_L} + j\omega C_2 \right)} , \quad (13)$$

Sedaj lahko zamenjamo inducirano napetost z $u_2 = j\omega M \cdot i_1 = \omega k \sqrt{(L_1 \cdot L_2)}$ in dobimo odvisnost napetosti u'_2 od medsebojne induktivnosti izpraševalnika in značke.

$$u'_2 = \frac{j\omega M \cdot i_1}{1 + (j\omega L_2 + R_2) \cdot \left(\frac{1}{R_L} + j\omega C_2 \right)} , \quad (14)$$

$$u'_2 = \frac{j\omega k \sqrt{(L_1 \cdot L_2)} \cdot i_1}{1 + (j\omega L_2 + R_2) \cdot \left(\frac{1}{R_L} + j\omega C_2 \right)} , \quad (15)$$

Iz tega lahko izpeljemo realno obliko:

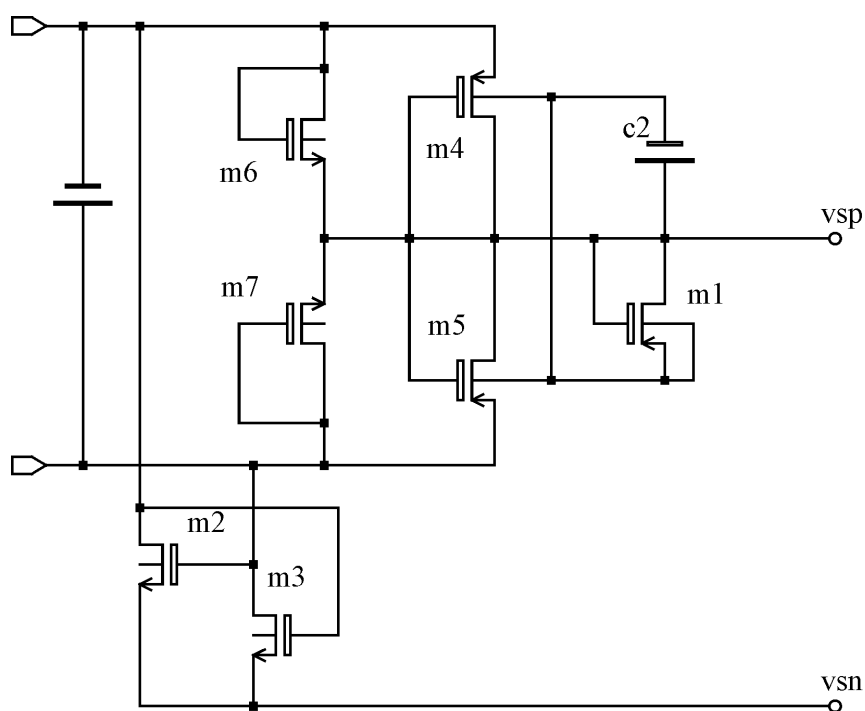
$$u'_2 = \frac{\omega k \sqrt{(L_1 \cdot L_2)} \cdot i_1}{\left(\frac{\omega L_2}{R_L} + \omega R_2 C_2 \right)^2 + \left(1 - \omega^2 L_2 C_2 + \frac{R_2}{R_L} \right)^2} , \quad (16)$$

V sistemih, ki delujejo na nosilni frekvenci 13,56 MHz, je kapacitivnost C_2 tako majhna, da je lahko v celoti sestavljena iz integriranega kondenzatorja, ki je priključen med antenske sponke integriranega vezja ter iz parazitnih kapacitivnosti. Kvaliteta nihajnega kroga Q se določi po enačbi 17.

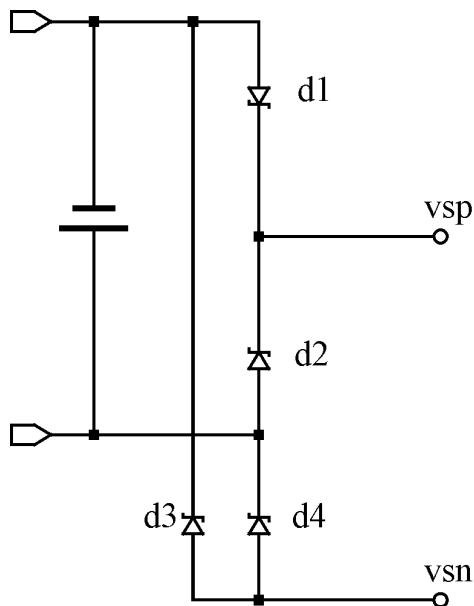
$$Q = \frac{1}{R_2 \cdot \sqrt{\left(\frac{C_2}{L_2}\right) + \frac{1}{R_L} \cdot \sqrt{\left(\frac{L_2}{C_2}\right)}}} = \frac{1}{\frac{R_2}{\omega L_2} + \frac{\omega L_2}{R_L}}, \quad (17)$$

V 13,56 MHz značkah je običajno uporabljen polnovalni usmernik, ki je tipično narejen iz tranzistorjev (slika 8). Lahko je tudi narejen iz Schotty diod (slika 27), če to omogoča uporabljena tehnologija.

Prenos podatkov, od izpraševalnika proti znački, se vrši z amplitudno modulacijo z indeksom od 10% do 30%, ali pa z amplitudno modulacijo z indeksom 100% (OOK – On Off Keying). Prenos podatkov v drugo smer (od značke do izpraševalnika), se vrši z bremensko modulacijo, kar pomeni da značka spreminja breme v odvisnosti od modulacijskega signala. Spreminjanje bremena se na izpraševalniku izkazuje kot amplitudna modulacija.



Slika 8: Polnovalni usmernik s tranzistorji



Slika 9: Polnovalni usmernik s Schottky diodami

3.2.4 ISO 15693

ISO 15693 je eden izmed mednarodnih standardov za tehnologijo RFID s srednjim dometom (vicinity) Največji domet je nekje med 1 m in 1,5 m. Nosilna frekvenca za prenos energije in podatkov je $13,56 \text{ MHz} \pm 7 \text{ kHz}$. Antena izpraševalnika in antena značke sta magnetno sklopljeni. Za prenos podatkov, od izpraševalnika proti znački, se uporablja amplitudna modulacija z indeksom 10 % do 30 % ali amplitudna modulacija z indeksom 100 % (OOK – On Off Keying).

Magnetna poljska jakost (H) v katerem mora značka delovati je definirana od 0,15 A/m do 5 A/m. Proizvajalec izpraševalnikov pa mora tudi zagotoviti, da je magnetno polje, v specificiranem volumnu, znotraj teh omejitev.

Za kodiranje bitov v prenosu podatkov, od izpraševalnika proti znački, je uporabljena pulzno pozicijska modulacija (PPM). Predpisani sta modulacijski shemi, ki jih morajo biti zmožne dekodirati značke. Prva je 1 od 256, kjer je vrednost enega byta zakodirana s pozicijo enega pulza širine $9,44 \mu\text{s}$ znotraj okna dolžine 4,883 ms. Okno je razdeljeno na 256 časovnih razdelkov po $18,88 \mu\text{s}$, kar rezultira v podatkovni hitrosti 1,65 kbit/s. Drug tip PPM modulacije je 1 od 4, kjer

pozicija enega pulza kodira 2 bita. Znotraj časovnega okna 2 bitov ($75,52 \mu\text{s}$) so določene 4 možne pozicije pulza širine $9,44 \mu\text{s}$, kjer vsaka pozicija pomeni 00, 01, 10 ali 11. Rezultirajoča podatkovna hitrost v tem primeru je $26,48 \text{ kbit/s}$.

Komunikacija, od izpraševalnika proti znački, je organizirana v okvire, kjer se vsak okvir začne z začetnim simbolom (SOF – Start Of Frame) in konča s končnim simbolom (EOF – End Of Frame). Integriteta prenosa podatkov je zaščitena s 16-bitnim CRC.

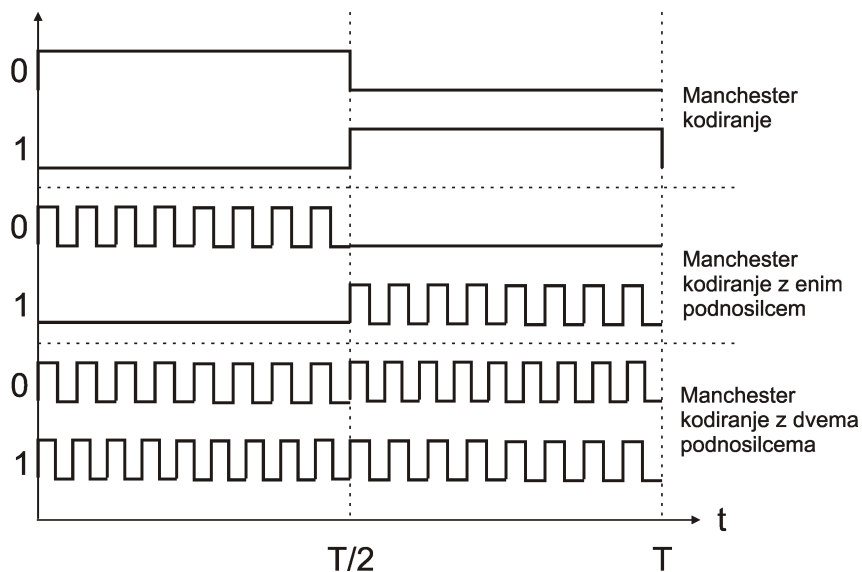
Prenos podatkov, od značke proti izpraševalniku, se vrši z bremensko modulacijo nosilca, ki ga generira izpraševalnik. Nosilna frekvenca se modulira z dodajanjem bremena, kjer se uporablja dodatna frekvenca podnosilca. Uporabljena je lahko samo ena podnosilna frekvenca ($423,75 \text{ kHz}$ oz. $f_c/32$) ali dve podnosilni frekvenci ($423,75 \text{ kHz}$ oz. $f_c/32$ in $484,28 \text{ kHz}$ oz. $f_c/32$). Predpisane so 4 možne podatkovne hitrosti, ki so navedene v Tabeli 1.

Podatkovna hitrost	En podnosilec	Dva podnosilca
Nizka	$6,62 \text{ kbit/s}$ ($f_c/2048$)	$6,67 \text{ kbit/s}$ ($f_c/2032$)
Visoka	$26,48 \text{ kbit/s}$ ($f_c/512$)	$26,69 \text{ kbit/s}$ ($f_c/508$)

Tabela 1: Podatkovne hitrosti značk skladnih z ISO 15693 standardom

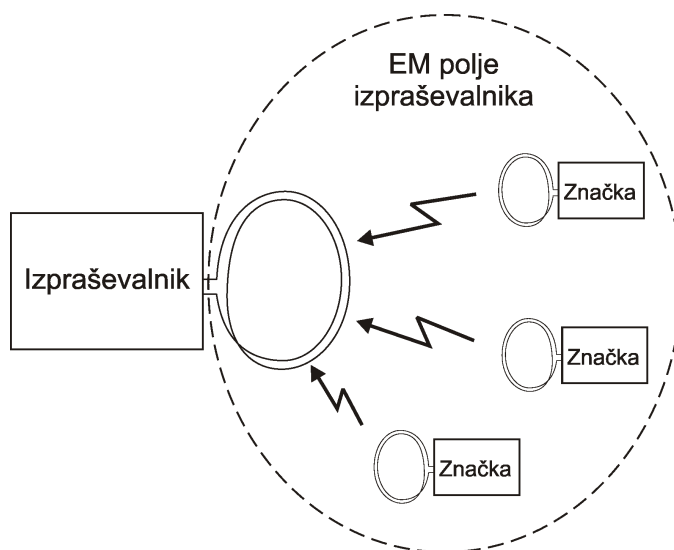
Za kodiranje bitov je uporabljena Manchester modulacija, kjer je perioda bita razdeljena na dve polperiodi. V osnovni Manchester modulacijski shemi je logična 0 definirana kot visok nivo v prvi polperiodi in nizek nivo v drugi polperiodi, logična 1 pa kot nizek nivo v prvi polperiodi in visok nivo v drugi polperiodi (Slika 10).

V ISO 15693 standardu, ki uporablja kodiranje s podnosilcem, imamo polperiodo, kjer s prisotnim podnosilcem in polperiodo, brez podnosilca. V primeru modulacije z dvema podnosilcema pa polperiodo, kjer je prvi podnosilec in polperiodo, kjer je drugi podnosilec. Podobno kot pri prenosu podatkov od izpraševalnika proti znački, imamo tudi pri prenosu podatkov od značke proti izpraševalniku podatke organizirane v komunikacijske okvire, kjer se vsak okvir začne z SOF in konča z EOF. Integriteta podatkov je tudi v tem primeru zagotovljena s 16-bitnim CRC.



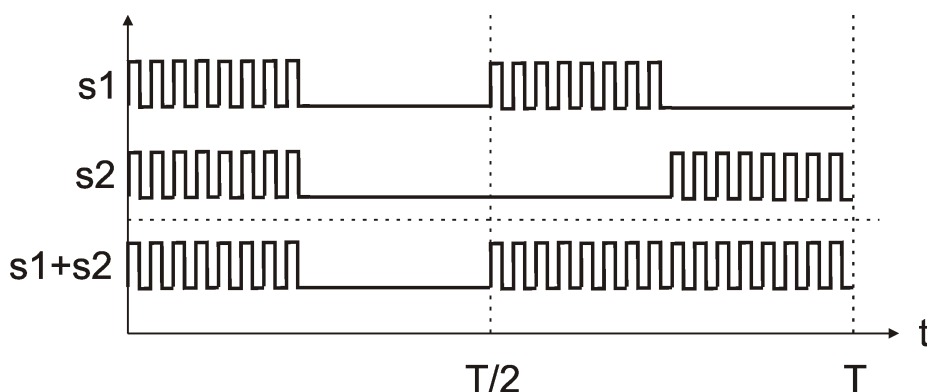
Slika 10: Osnovno Manchester kodiranje, Manchester kodiranje z enim podnosilcem in Manchester kodiranje z dvema podnosilcema

ISO 15693 standard predvideva možnost razreševanja trčenja. Zaradi narave srednjega dometa je verjetnost, da je v magnetnem polju izpraševalnika več značk hkrati, zelo velika. Do trčenja RFID značk pride, kadar hkrati pošljejo odgovor vse, ki so v dometu izpraševalnika (Slika 11). Za razreševanje trčenja sta potrebna dva koraka. V prvem koraku je potrebno trčenje prepoznati, v drugem koraku pa je potrebno, z določenim algoritmom, odgovore značk časovno razporediti tako, da v nekem trenutku pošilja odgovor samo ena kartica.



Slika 11: Trčenje odgovorov RFID značk

Trčenje se ugotavlja na podlagi kršitve pravil o kodiranju bitov ali na podlagi napačno izračunanega CRCja. Pri uporabi kodiranja podatkov z enim podnosilcem, je razpoznavanje trčenja enostavno, saj velja pravilo, da mora biti vsaj 1 bitna polperioda brez prisotnosti podnosilca. Kadar pošilja ena značka simbol 0 in druga simbol 1, bo izpraševalnik zaznal prisotnost podnosilca v obeh polperiodah (Slika 12).

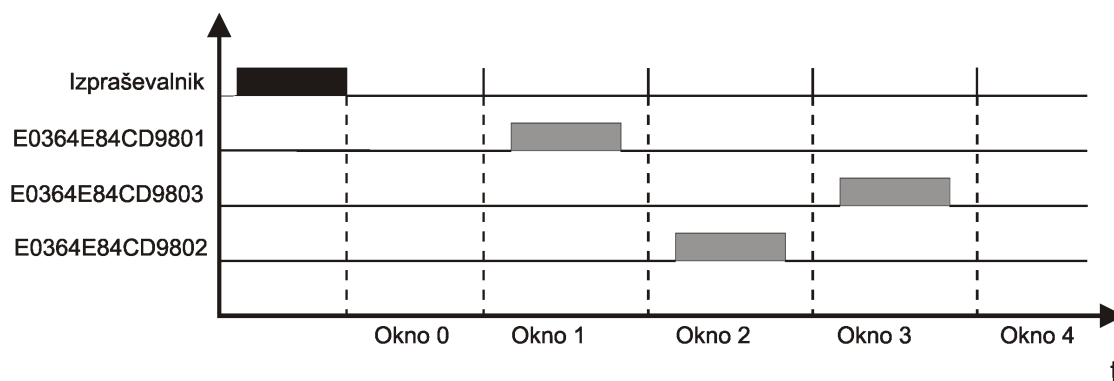


Slika 12: Zaznavanje trčenja s kršitvijo kodiranja bitov v primeru Manchester kodiranja s podnosilcem

V primeru ko, izpraševalnik ugotovi trčenje, mora le-to razrešiti z algoritmom za razreševanje trčenja. V ISO 15693 standardu se trčenje razrešuje s časovnimi okni, kjer se zagotovi, da v enem časovnem oknu odda odgovor le ena značka. Predpisana je le minimalna dolžina trajanja okna, ki je enaka zakasnitvi odgovora značke. Poln nadzor nad končno dolžino okna ima izpraševalnik, ki na začetku časovnega okna pošlje poseben simbol (frame delimiter). Značke lahko svoje odgovore razporedijo po časovnih oknih le pri ukazu Inventory, ko odgovorijo s svojo edinstveno identifikacijsko številko (UID). Ukaz Inventory lahko ima od enega do 16 časovnih oken. Vsako časovno okno je oštevilčeno, prvo nosi številko 0, zadnje pa 15. Značke pošljejo svoj odgovor v tisti številki časovnega okna, ki je enako zadnjim 4 bitom njenega UID (Slika 13). To zagotavlja določeno verjetnost, da se bodo značke lepo razporedile po časovnih oknih in se trčenje ne bo ponovilo.

V zgoraj opisanem algoritmu za razreševanje trčenja je seveda tudi možno, da pride do trčenja znotraj določenega časovnega okna, ko imata dve znački enako vrednost zadnjih štirih bitov UID. V takšnem primeru izpraševalnik ponovno pošlje ukaz Inventory. Tokrat z dodano informacijo (masko) o številki časovnega okna znotraj katerega je prišlo do trčenja. Na tako oblikovan ukaz bodo odgovorile samo tiste značke, katerih zadnji štirje biti so enaki vrednosti maske. Številka

časovnega okna, v katerem mora določena značka poslati svoj odgovor, se v tem primeru določi na podlagi naslednjih štirih bitov UID, torej biti 4 do 7. Če pride pri tem Inventory ukazu z masko spet do trčenja, se maska razširi na 8 bitov, številka časovnega okna pa se določi po naslednjih štirih bitih UID, torej biti od 8 do 11. Postopek se ponavlja dokler izpraševalnik ne razpozna vseh značk znotraj svojega dometa.



Slika 13: Odgovarjanje značk v časovnih oknih v primeru ukaza Inventory

Spomin ISO 15693 značk je lahko dolg največ 256 besed. Beseda ima lahko dolžino 1 do 32 bytov, kar predstavlja največji možen spomin ISO 15693 značk 8 kB, oz. 64 kbit. Veliki proizvajalci integriranih vezij za RFID značke se večinoma odločajo za širino besede s 4 byti (na primer Texas Instruments, NXP, Infineon,...). Značke imajo lahko implementirano katerokoli število spominskih besed (od 1 do 256), velikost spomina pa je določena glede na aplikacijo. Nekaterim aplikacijam zadostuje že samo UID. V tem primeru so podatki o nosilcu kartice, oziroma predmetu shranjeni v podatkovni bazi, do katere ima dostop vsak izpraševalnik v sistemu. Lahko pa so ti podatki tudi shranjeni na znački, za katere pa potrebujemo določeno število spominskih lokacij.

Standard predvideva možnost nepovratnega zaklepanja posameznih lokacij z zastavicami, ki so prav tako shranjene v trajnem spominu. Če se določena lokacija zaklene (zastavica za zaklepanje se postavi na 1), ta ostane nepreklicno zaklenjena, saj standard nima specificiranega nobenega ukaza za odklepanje le-teh. Zaklepaje lokacij se uporablja v primerih, ko želimo podatke zaščititi pred spreminjanjem.

ISO 15693 standard ima definirana dva obvezna ukaza in 13 neobveznih ukazov. Vsak proizvajalec ISO 15693 značk mora zagotoviti, da značka zna izvesti vsaj oba obvezna ukaza. Standard predvideva tudi „custom“ ukaze, ki jih proizvajalec določi sam.

Obvezna ukaza sta „Inventory (s kodo 0x01)“ in „Stay Quiet“ (0x02), ki sta potrebna za uspešno razpoznavanje edinstvene identifikacijske številke značke in za izpeljavo algoritma za razreševanje trčenja. Neobvezni ukazi so: „Read Single Block“ (0x20), „Write Single Block“ (0x21), „Lock Block“ (0x22), „Read Multiple Blocks“ (0x23), „Write Multiple Blocks“ (0x24), „Select“ (0x25), „Reset To Ready“ (0x26), „Write AFI“ (0x27), „Lock AFI“ (0x28), „Write DSFID“ (0x29), „Lock DSFID“ (0x2A), „Get System Information“ (0x2B), in „Get Multiple Blocks Security Status“ (0x2C). Za „custom“ ukaze, določene s strani proizvajalcev, so rezervirane kode od 0xA0 do 0xDF. Zaradi teh „custom“ ukazov je ISO 15693 standard fleksibilen in omogoča dodatne funkcionalnosti, o katerih sam standard ne govori.

Custom ukazi morajo biti sestavljeni podobno kot standardni ukazi. Vsak ukaz mora biti sestavljen v sledečem vrstnem redu: začetni simbol SOF, 8 bitov zastavic, koda ukaza, koda proizvajalca, parametri, 16-bitni CRC in na koncu simbol EOF. Pri „custom“ ukazih se poleg zgoraj naštetih polj, takoj za kodo ukaza, pošilja tudi koda proizvajalca značke.

SOF	Zastavice	Koda ukaza	IC Mfg koda	Parametri	CRC	EOF
	8 bitov	8 bitov	8 bitov	N*8 bitov	16 bitov	

Tabela 2: Zgradba „Custom“ ukazov v ISO 15693

3.2.5 RFID značke s senzorji

Na tržišču se že dlje časa pojavlja težnja po integraciji raznih senzorjev v integrirano vezjo za RFID značke. V patentni objavi [17] je predstavljena RFID značka s senzorjem za UHF področje. Značka je narejena iz laminiranega substrata, na katero je nanosena antena za integrirano vezje ter SAW (Surface Acoustic Wave) senzor. Opisana RFID značka nima lastnega napajanja, zato se napaja iz elektromagnetnega polja. Nosilna frekvenca za prenos energije in podatkov je 915 MHz, medtem ko SAW senzor deluje na področju 435 MHz. V bistvu gre za 2 čisto ločena sistema, ki sta nameščena na skupnem substratu. To seveda predstavlja oviro pri implementaciji takšnega sistema, saj je potrebno izdelati izpraševalnik, ki deluje na obeh frekvenčnih območjih in je zmožen

interpretirati podatke RFID značke, kot tudi podatke SAW senzorja. SAW senzorji delujejo na piezo električnem principu. Če kvarčni kristal mehanično obremenimo, se v kristalu pojavi električna napetost. Obratno seveda tudi velja: če kristal izpostavimo površinskemu naboju, se bo elastično deformiral. Izpraševalnik vzbudi SAW senzor tako, da pošlje visoko frekvenčni signal s kratkim trajanjem. Na anteni SAW senzorja se elektromagnetni impulz pretvori v površinski akustični val. Val nato potuje po substratu, kjer so nanesele refleksijske črte (običajno iz aluminija). Površinski val se delno odbije od refleksijskih črt in potuje nazaj k anteni, kjer se pretvori v visokofrekvenčni impulz. Del površinskega vala potuje naprej do naslednjih refleksijskih črt, kjer odbije kasneje. Število visokofrekvenčnih impulzov in časovna zakasnitev med njimi je odvisna od števila refleksijskih črt in njihove medsebojne oddaljenosti. Substrat, na katerem je nanesele antena in refleksijske črte, se lahko zaradi raznih fizikalnih parametrov deformira (temperatura, pritisk, pospešek) kar spremeni hitrost površinskega akustičnega vala. Sprememba hitrosti površinskega vala vpliva na zakasnitev oddanih visokofrekvenčnih impulzov. Meritev se zato izvede z merjenjem medsebojne zakasnitve impulzov.

V patentni objavi [12] je predstavljeno integrirano vezje RFID značke z integriranim senzorjem in brez lastnega napajanja. Integrirano vezje RFID značke vključuje poleg običajnih sklopov, tudi tako imenovani senzorski sistem. Celotni opisan sistem zajema še izpraševalnik, ki lahko periodično zahteva senzorske podatke, ali pa deluje na zahtevo nekega drugega sistema. Senzorski podatki se lahko samo shranijo v pomnilniku na RFID znački, ali pa se prenesejo k izpraševalniku. Patent ne predvideva funkcionalnosti beleženja podatkov in napajanja iz lastnega vira.

Patentna objava [16] opisuje vezje RFID značke s senzorji, dodatnim lastnim izvorom napajanja in možnostjo beleženja podatkov. Meritev integriranih senzorjev se izvaja periodično, podatki pa se shranijo v pomnilnik blizu serijske številke značke. Izpraševalniku je tako vedno dosegljiva le zadnja meritev, ki jo sprejme skupaj s serijsko številko značke. Integrirano vezje značke je po patentu sestavljeno iz dveh sklopov – iz aktivnega sklopa in iz pasivnega sklopa. Aktivni sklop je uporabljen za zajemanje, formatiranje in shranjevanje senzorskih veličin. Pasivni sklop pa je uporabljen za komunikacijo z izpraševalnikom. Beleženje senzorskih podatkov je narejeno na osnovi krožnega pomnilnika, kjer se stare vrednosti lahko prepíšejo z novimi. Poleg senzorskega podatka se mora shraniti tudi podatek o času. Izpraševalnik lahko s tem dobi informacijo o preteklih meritvah. Patent ne predvideva možnosti napajanja aktivnega sklopa iz elektromagnetnega polja, zaradi česar značka ne more delovati kot pasivna senzorska značka. Prav tako ne predvideva

dodatnih funkcionalnosti za beleženje, kot so meje in različni drugi načini beleženja.

Patent [14] splošno opisuje različne možnosti priključitve zunanjih senzorjev na pasivne RFID nalepke, ki ima dodan vmesnik za priključitev digitalnih in analognih senzorjev. Vendar pa je za komunikacijo z zunanjim elementom potrebna RF energija, kar pa pomeni, da zajemanje podatkov ni možno brez prisotnosti izpraševalnika. Ne predvideva prekinitvenega sistema zajemanja, zanesljivost zajemanja podatkov iz senzorjev je odvisna od RF energije (sklopa, razdalje značka-izpraševalnik).

Patent [19] opisuje sistem za zajemanje podatkov o gibanju (giroskop in pospeškometer). Sistem je narejen iz integriranega vezja RFID značke, ki se uporablja izključno za identifikacijo. Sistem za zajemanje senzorskih podatkov je narejen izven integriranega vezja. Za prenos senzorskih podatkov je uporabljen aktivni brezžični oddajnik.

Integrirano vezje MLX90129 ima dva sklopa priključkov za zunanje senzorje, ki pa so lahko le uporovni senzorji ali dva uporovna mostiča. Vhodno vezje senzorjev omogoča nastavitve ojačanja in napetosti ničanja, ne dela pa avtomatično in ne uporablja pred-nastavitve nivojev in proženja z prekinitvijo, kar bi predstavljalo varčevanje s pomnilnikom in varčevanje z energijo.

3.3 Podatkovni sledilniki

Na tržišču obstaja množica različnih podatkovnih sledilnikov, ki lahko shranjujejo podatke različnih senzorjev. So vseh velikosti in oblik, od miniaturiziranih sledilnikov v obliki USB ključev, do večjih škatel, z možnostjo priklopa večjega števila senzorjev. Nekateri se galvansko povežejo z računalniškimi sistemov za izpis podatkov, drugi imajo LED diode za prikaz različnih alarmov, spet tretji z grafičnimi zasloni za izris časovno-temperaturnih profilov. Nekateri podatkovni sledilniki imajo senzorje že vgrajene, drugi pa potrebujejo zunanje senzorje. Njihova cena je seveda odvisna od funkcionalnosti in fleksibilnosti, ki jo nudijo takšni podatkovni sledilniki in se giblje od 30 € do 1000 €. Cena 30 € na sledilnik na prvi pogled ne predstavlja velikega stroška. Vendar pa se strošek

pri množični uporabi drastično poveča (na primer označevanje mesnin v trgovskih sistemih).

Obstoječi podatkovni sledilniki so zgrajeni iz mikrokrmilnika, analognega vezja za obdelavo senzorjev, komunikacijskega vmesnika in analogno digitalnega pretvornika. Nekateri imajo enostaven sistem (na primer zelena in rdeča LED dioda), ki prikazuje, ali je parameter (na primer temperatura) znotraj specificiranih meja. Običajno imajo na ohišju gumb, s katerim sprožimo ali ustavimo sledenje podatkov. Za napajanje uporabljajo baterijo, večji podatkovni sledilniki, ki niso namenjeni za prenosne aplikacije, pa se lahko napajajo tudi iz omrežja.

Glavna slabost teh sistemov, poleg cene, je dejstvo, da predstavljajo dodaten gradnik, ki ni povezan z obstoječimi sistemi za identifikacijo. Uporabnik mora namreč posebej priklopiti podatkovni sledilnik v svoj sistem sledenja, kar pa predstavlja določeno oviro pri implementaciji.

Najprimerneje bi zato bilo, če bi lahko funkcionalnost sledenja fizikalnih veličin združili s sistemi za brezkontaktno identifikacijo. Tako bi z enotnim sistemom rešili problem avtomatične identifikacije proizvodov in sledenja fizikalnih veličin, kar je tudi glavna tema disertacije.

3.3.1 *Analogno digitalni pretvorniki*

Analogno digitalni pretvorniki (v nadaljevanju AD pretvorniki) so elektronska vezja, ki pretvarjajo zvezne signale iz analognega sveta v diskretni numerični svet. Tipično so to vezja, ki pretvorijo električne veličine (na primer napetost, tok ali frekvenca), v njihovo diskretno predstavitev. Najpomembnejše značilnosti analogno digitalnih pretvornikov so ločljivost, hitrost pretvorbe, integralna nelinearnost in diferencialna nelinearnost.

Ločljivost predstavlja najmanjšo spremembo vhodnega zveznega signala, ki povzroči spremembo izhodnega diskretnega signala za 1 korak, oziroma 1 LSb (Least Significant bit). To se izraža predvsem v številu izhodnih bitov pretvornika. Za napetostni AD pretvornik velja na primer enačba

[23]:

$$\Delta U = \frac{U_f}{2^N}, \quad (7)$$

ΔU – napetostna ločljivost,

U_f – vhodno napetostno območje,

N – število izhodnih bitov.

Hitrost pretvorbe je odvisna od pasovne širine uporabljenih analognih gradnikov (ojačevalniki in primerjalniki), kot tudi od zgradbe in tipa AD pretvornika. Hitrost pretvorbe se podaja v številu pretvorb na sekundo (samples per second).

Integralna nelinearnost nam pove, koliko lahko največ odstopa karakteristika AD pretvornika od idealne karakteristike. Idealna karakteristika se določi glede na premico, ki povezuje dve skrajni točki pretvorbe – kodo 0 in kodo N^2-1 . Integralna nelinearnost se običajno podaja kar v številu najmanjših korakov LSb.

Diferencialna nelinearnost je merilo za največje odstopanje dveh sosednjih korakov in je predvsem odvisna od tipa in zgradbe AD pretvornika.

3.3.1.1 Bliskovni (flash) pretvorniki

Flash analogno digitalni pretvorniki pretvorijo zvezni signal v diskretni signal v enem koraku, zaradi česa so najhitrejši med vsemi. Hitrost pretvorbe je odvisna od hitrosti vzorčenja in hitrosti analognih primerjalnikov. Običajno so zgrajeni iz 2^N-1 analognih primerjalnikov in uporovnega delilnika za referenčne napetosti. Posledično imajo veliko površino in porabijo veliko energije. Uporabljeni so predvsem pri pretvorbi visokofrekvenčnih signalov, praktično nikoli pa pri pretvorbi senzorskih veličin.

3.3.1.2 Pretvorniki s postopnim približevanjem (successive approximation)

Pretvorniki s postopnim približevanjem so zgrajeni iz enega analognega primerjalnika, digitalnega števec in digitalno analognega pretvornika (DA pretvornika). Na analogni primerjalnik je pripeljan vhodni signal in izhod iz DA pretvornika, izhod primerjalnika pa je povezan na digitalni števec. Digitalni števec neposredno krmili DA pretvornik. Tipično delujejo tako, da ob pričetku pretvorbe ponastavi števec na 0. Ob tem trenutku je izhod DA pretvornika najnižji in je na spodnji točki vhodnega področja AD pretvornika. Na izhodu primerjalnika je logična ničla, ki omogoči štetje števca navzgor. Ob štetju števca, se na izhodu DA pretvornika postopoma dviga analogni signal, ob vsakem urinem ciklu za 1 LSb. Od trenutka, ko izhodni signal DA pretvornika preseže vhodno analogno napetost, gre izhodni signal primerjalnika na logično enico in ustavi štetje. Izhod števca predstavlja končno vrednost pretvorbe. Takšen način pretvorbe porabi največ 2^N-1 urinih ciklov za 1 pretvorbo. Število potrebnih ciklov pa je odvisno od vrednosti vhodnega signala.

Število potrebnih ciklov je možno zmanjšati z drugačnim krmiljenjem DA pretvornika. V tem primeru ni uporabljen običajen števec, temveč krmilnik DA pretvornika. Izhodna vrednost DA pretvornika se ob pričetku pretvorbe postavi na sredinsko vrednost tako, da se MSb postavi na logično enico, medtem ko so ostali biti postavljeni na ničlo. V primeru, ko je vhodi signal na zgornji polovici vhodnega napetostnega področja, je izhod primerjalnika na logični enici in MSb DA pretvornika ostane na 1, v drugem primeru pa pade na 0. V naslednjem koraku se postavi drugi MSb DA pretvornika na 1 in spet se zgodi primerjava vhodne in referenčne napetosti. To se mora ponoviti toliko krat, kot ima AD pretvornik izhodnih bitov. Za eno pretvorbo je potrebnih N urinih ciklov, pri čemer število potrebnih ciklov ni odvisno od vrednosti vhodnega signala.

3.3.1.3 Algoritmični pretvorniki

Algoritmični pretvorniki delujejo na podoben princip, kot drugi tipi pretvornikov s postopnim približevanjem, vendar pa za pretvorbo ne potrebujejo DA pretvornika. Zgrajeni so iz vhodnega primerjalnika, odštevalnika, vezja za vzorčenje, in analognega množilnika z 2. Na prvi vhod primerjalnika je pripeljana referenčna napetost, ki je postavljena točno na polovici vhodnega

napetostnega območja. Na drugi vhod je pripeljan vzorec vhodne napetosti. V primeru, ko je vhodna napetost višja od referenčne, je izhodni signal primerjalnika 1, drugače je le-ta 0. To predstavlja MSb pretvorbe. Naslednji korak je odvisen od prejšnje primerjave. Če je bil rezultat primerjave enak 1, najprej odštejemo referenčno napetost od vhodne napetosti, nato pa pomnožimo rezultat z 2. V drugem primeru pa ne odštejemo referenčne napetosti ampak samo pomnožimo vhodno napetost z 2. Nato naredimo vzorec dobljene napetosti, katero spet pripeljemo na vhod primerjalnika napetosti in ponovimo cel postopek toliko krat, da dobimo želeno število bitov.

3.3.1.4 Cevovodni pretvorniki (pipeline)

Cevovodni pretvorniki so uporabljani pri pretvarjanju signalov višjih frekvenc. Podobno kot algoritmični pretvorniki potrebujejo za pretvorbo enega vzorca analognega signala N urinih ciklov. Vendar imajo to prednost, da je lahko v celotni strukturi pretvornika, ki je zgrajen iz zaporedno vezanih N enakih struktur, hkrati N vzorcev vhodnega signala. Efektivna hitrost pretvorbe je tako 1 urin cikel, kjer izhodni signal pretvornika zaostaja za vhodnim signalom za N urinih ciklov.

3.3.1.5 Integracijski pretvorniki

Integracijski pretvorniki so sestavljeni iz analognega integratorja, primerjalnika in števca. Poznamo dva glavna tipa integracijskih pretvornikov: pretvornik z enojnim naklonom (single slope) in pretvornik z dvojnimi nakloni (dual slope). Oba imata enako zgradbo, vendar različno krmiljenje. Pretvornik z enojnim naklonom ob začetku pretvorbe prične z integracijo vhodnega analognega signala. Običajno začne z izpraznjenim integracijskim kondenzatorjem. Izhod integratorja je povezan na pozitivno vhodno sponko primerjalnika, na negativno vhodno sponko pa je povezana referenčna napetost primerjalnika. Ob pričetku integracije se sproži tudi števec, ki šteje od ničle navzgor. Ko integracijska napetost preseže referenčno napetost primerjalnika, se spremeni izhod primerjalnika iz 0 na 1 in ustavi štetje. Izhodni podatek števca je tako digitalna vrednost vhodnega signala.

Analogni integrator je običajno zgrajen iz upora, kondenzatorja in operacijskega ojačevalnika. Strmina izhodne napetosti je odvisna od razlike vhodne in referenčne napetosti, upora in kondenzatorja:

$$\Delta U = \frac{U_i - U_r}{R \cdot C} , \quad (18)$$

Zaradi proizvodnih toleranc integriranih uporov in kondenzatorjev je ta način pretvorbe nepraktičen. Bolj primeren je drugi način, kjer sta na integratorju uporabljeni dve referenčni napetosti, od katerih pa je ena lahko kar masa. Na pozitivni vhod integratorja je priključena referenčna napetost U_{r1} . Na negativni vhod pa preko integracijskega upora enkrat vhodna napetost U_i , enkrat pa referenčna napetost U_{r2} . Ob pričetku integracije se na vhod priklopi vhodna napetost in izhod integratorja bo rasel. Ko bo števec preštel do svoje maksimalne vrednosti, bo integrator iz vhodne napetost preklopil na referenčno napetost U_{r2} , števec pa se bo obrnil in pričel s ponovnim štetjem. Sedaj bo izhod integratorja padel z referenčno strmino. Ko bo izhod integratorja padel pod referenčno napetost primerjalnika U_{pr} , se bo štetje ustavilo. Izhod števca bo tako digitalna vrednost vhodnega signala.

4 Integriran mikrosistem za brezkontaktno identifikacijo in beleženje

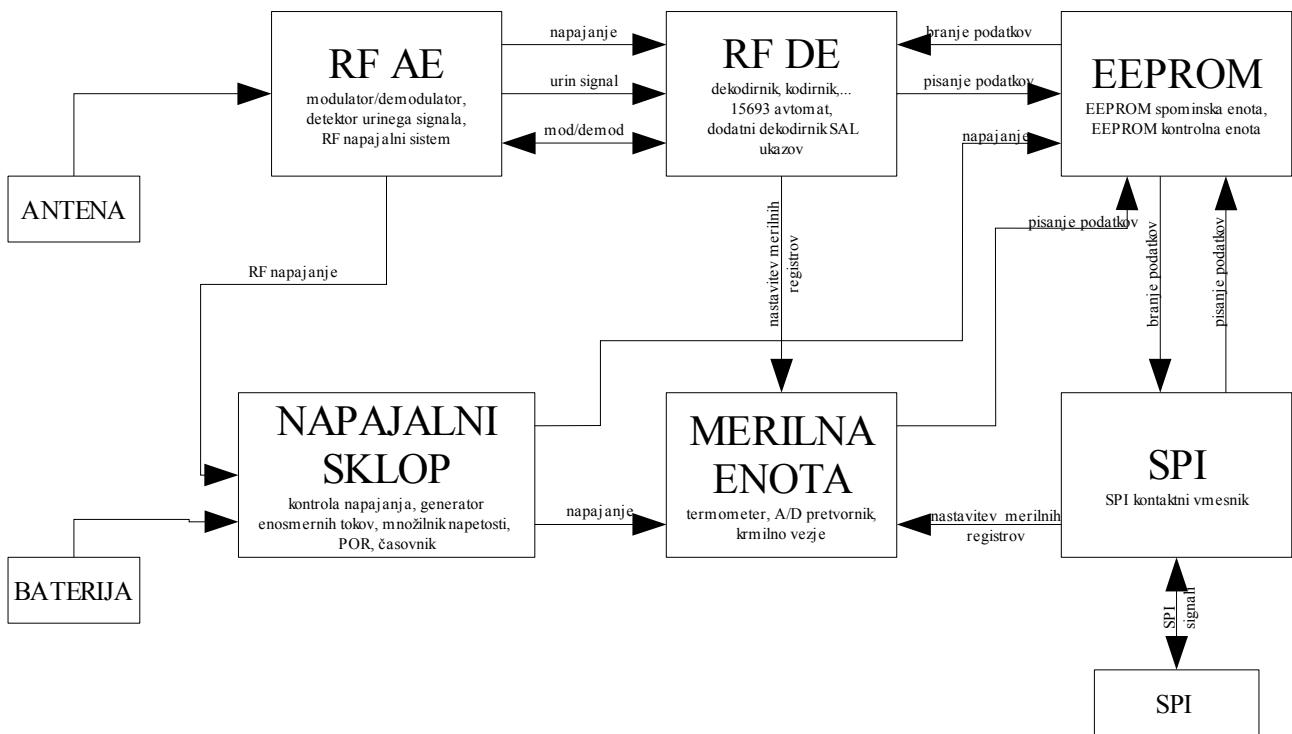
V poglavju je opredeljen razvoj novega mikrosistema SAL za beleženje in sledenje. Poglavje zajema raziskave, razvoj in izdelavo modelnih gradnikov ter algoritmov. Zajete so tako izboljšave dosedanjih slabosti posameznih funkcij, kot tudi raziskave in povsem nove rešitve za nadgradnjo funkcionalnosti sistema.

4.1 Struktura mikrosistema

Poglavje opredeljuje:

- RF AE – radijsko frekvenčna analogna enota
- RF DE – radijsko frekvenčna digitalna enota
- Napajalni sklop
- Merilna enota

Mikrosistem je sestavljen iz šestih glavnih enot. Za brezžično komunikacijo in brezžično napajanje skrbita radijsko frekvenčna analogna enota (RF AE) in radijsko frekvenčna digitalna enota (RF DE). Za zagotavljanje napajalne napetosti in izbiro napajalnega vira skrbi napajalna enota. Meritev temperature, meritev zunanjih senzorjev in analogno digitalna pretvorba se izvajajo v merilni enoti. Za komunikacijo z zunanjimi digitalnimi enotami, ko na primer mikrokrmilnikom, skrbi SPI sklop. Sistemski podatki, merilni podatki in uporabniški podatki so shranjeni v trajnem pomnilniku tipa EEPROM. Slika 14 prikazuje blokovno shemo integriranega mikrosistema za brezkontaktno identifikacijo in beleženje (SAL).



Slika 14: Blokovna shema integriranega mikrosistema za brezkontaktno identifikacijo in beleženje(SAL)

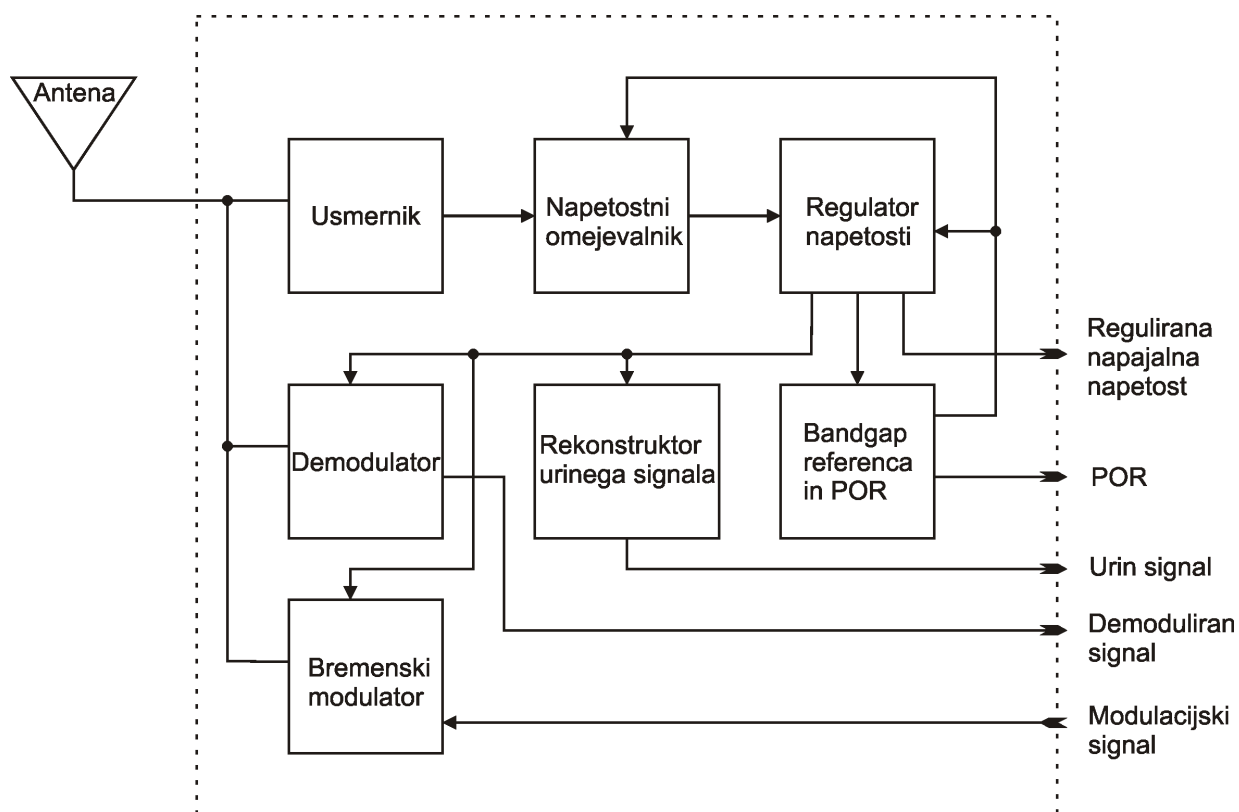
SAL ima dva napajalna vira in sicer baterijo (1,5 V ali 3 V) in brezžično RFID napajanje. Enoti RF AE in RF DE se napajata izključno iz RF napajalnega sistema, medtem ko se ostale enote lahko napajajo iz baterije ali iz RF napajalnega sistema. Za izbiro napajalnega vira skrbi posebna enota, ki aktivno izbira med virom napajanja, glede na nivoje napajalnih napetosti. Enota za aktivno izbiro napajanja bo podrobno predstavljena v nadaljevanju. Posledica različnih virov napajanja v sistemu so različni nivoji digitalnih signalov med enotami z različnimi napajalnimi napetostmi. Ta narekuje uporabo vezij za prilagoditev nivojev digitalnih signalov med bloki z različnimi napajalnimi napetostmi.

4.1.1 RF AE – radijsko frekvenčna analogna enota

RF AE je sestavljena iz sedmih osnovnih blokov (Slika 15):

1. Usmernik,

2. Napetostni omejevalnik,
3. Regulator napetosti,
4. Demodulator,
5. Rekonstruktor urinega signala,
6. POR vezja z bandgap referenco,
7. Modulator.



Slika 15: Blokovna shema radijsko frekvenčne analogne enote

Vsi bloki RF AE se napajajo iz RF usmernika, saj je delovanje RF AE potrebno le, kadar je značka v RF polju in s tem v dometu izpraševalnika. Elektromagnetno polje v ISO 15693 standardu ima frekvenco 13,56 MHz, zato mora biti usmernik sposoben usmerjati izmenično napetost s to frekvenco. Izhod usmernika je pripeljan na napetostni omejevalnik, ki skrbi, da usmerjena napetost ne preseže maksimalne napajalne napetosti, katera je določena za izbrano CMOS tehnologijo (5 V). Nato se usmerjena in omejena napetost pripelje na napetostni regulator, ki napaja vse ostale bloke.

Referenčna napetost za omejevalnik in regulator se generira z bandgap napetostno referenco, katera se sama napaja iz teh dveh blokov. Ker to predstavlja možno nestabilnost, oz. bistabilnost v sistemu, zato je potrebno zagotoviti, da ob vklopu napajanja (prihod značke v elektromagnetno polje) bandgap referenca sledi napajanju. Šele ko je napajalna napetost zadostna, se referenca postavi na pravilno vrednost. Amplitudno moduliran signal izpraševalnika se pretvori v digitalni signal na demodulatorju, ki se nato pripelje na dekodirnik (v RF DE enoti). Dekodirnik potrebuje za svoje delovanje tudi urin signal, ki se generira iz nosilne frekvence v rekonstruktorju urinega signala. Frekvenca 13,56 MHz se štiri krat deli v 3,39 MHz urin signal, kateri predstavlja sistemsko uro za RF DE enoto. Bremenski modulator pretvarja digitalni izhodni signal (podnosilec 424 kHz) v dodatno breme, ki se pozna kot amplitudna modulacija nosilca, katerega generira izpraševalnik.

4.1.1.1 Usmernik

V opisani izvedbi sistema je uporabljen polnovalni usmernik izmenične napetosti, ki je sestavljen iz štirih Schottky diod in šestih aktivno krmiljenih tranzistorjev (sliki 8 in 9). Integrirano vezje ima dva simetrična priključka za antensko navitje. Med njima je integriran 25 pF kondenzator, ki skupaj z induktivnostjo antene predstavlja resonančno vezje.

4.1.1.2 Napetostni omejevalnik

Napetostni omejevalnik zagotavlja, da usmerjena napetost ne preseže maksimalne dovoljene napetosti za uporabljeno tehnologijo. Zaradi paralelnega resonančnega vezja, katerega sestavljata induktivnost antene in vhodna kapacitivnost na antenskih kontaktih integriranega vezja, je inducirana napetost (brez omejevanja napetosti) lahko zelo velika. Amplituda inducirane napetosti je odvisna od kvalitete nihajnega kroga, katero pa določajo izgube. V primeru RFID značke so izgube v parazitnih elementih (serijska upornost navitja antene in kondenzatorja) in v sami porabi vezja. Zaradi zahtev po večjem dometu RFID sistemov, se teži k višji kvaliteti nihajnega kroga antene in manjši porabi integriranega vezja. Tako zagotovimo zadostno napajalno napetost tudi ob večji razdalji. Kadar pa značka pride bliže k izpraševalniku, torej v gostejše elektromagnetno polje,

lahko napetost zelo naraste. Zato je potrebno dviganje napetosti omejiti. Običajno se to naredi z zniževanjem kvalitete nihajnega kroga, tako da se povečuje tok, ki teče v vezje. V naši rešitvi imamo dvostopenjski krmiljeni omejevalnik napetosti. S prvo stopnjo zagotovimo hitro delovanje omejevalnika, z drugo stopnjo pa dovolj močno tokovno porabo. Energija se v tem primeru pretvarja v toploto.

Integrirano vezje se lahko precej segreje, če je v močnem elektromagnetnem polju. Za aplikacije, kjer je potrebno meriti temperaturo ob prisotnosti RFID izpraševalnika (predvsem pri pasivnih temperaturnih senzorjih) lahko to dejstvo postane velika ovira.

Pokazali sta se dve praktični rešitvi. Pri prvi rešitvi smo se osredotočili na to, kako odpraviti segrevanje integriranega vezja ob visoki inducirani napetosti. Rešitev se je pokazala v „deintegraciji“ elementa, ki troši odvečno energijo. Potrebovali bi torej zunanji tranzistor, krmiljen z enakim signalom, kot integrirani tranzistor. V praksi se je ta rešitev izkazala za nezaželeno, saj je ideja sistema, predstavljenega v disertaciji, da je celoten sistem integriran na enem čipu. Prav tako vsak dodatni zunanji element predstavlja višjo ceno končnega sistema.

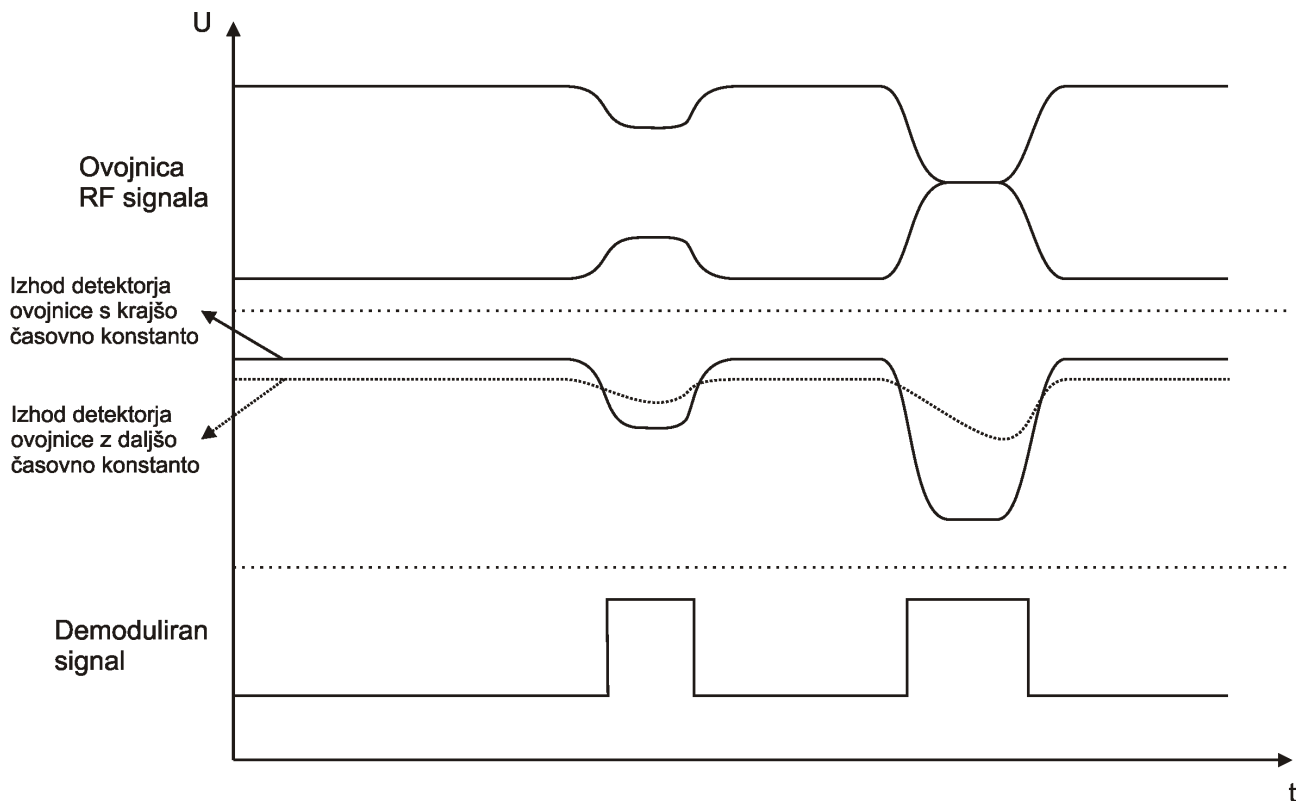
Pri drugi rešitvi smo se osredotočili na kompenzacijo dviga temperature zaradi toka v omejevalniku napetosti. Tukaj je potrebno meriti tok, ki teče v omejevalnik napetosti in ga na nek način upoštevati pri pretvorbi temperature. Hitro se pokaže, da to ni možno narediti univerzalno, saj je lahko integrirano vezje v končnem produktu vgrajeno v različna ohišja z različnimi masami in temperaturnimi prevodnostmi. Ob enakem toku, ki teče v omejevalnik napetosti, bo dvig temperature integriranega vezja različen zaradi različne mase in temperaturne prevodnosti. Ohišja z višjo maso se bodo počasneje segrevala, medtem ko se bodo ohišja z višjo temperaturno prevodnostjo hitreje hladila. Ostane nam le rešitev, da se poleg trenutne temperature, ki se izmeri s temperaturnim senzorjem, v odgovoru na izpraševalnikovo zahtevo po AD pretvorbi, pošlje tudi informacija o velikosti toka, kateri teče v omejevalnik napetosti. Tako bo vsak načrtovalec končnega sistema moral zagotoviti, da bo kompenzacija na podlagi oddanih informacij, izpeljana v izpraševalniku. Kompenzacija bo izračunana na podlagi meritev s konkretno izvedbo značke in bo za vsako ohišje drugačna.

4.1.1.3 Regulator napetosti

V RF AE enoti je uporabljen dvostopenjski napetostni regulator s tremi izhodi – dva 3,4 V in en 1,4 V izhod. Prvi izhod z napetostjo 3,4 V je uporabljen za napajanje zunanjih elementov, priključenih na integrirano vezje značke – to je lahko mikrokrmilnik, ki omogoča dodatno funkcionalnost sistema. Drugi izhod z napetostjo 3,4 V je uporabljen za napajanje analognih sklopov RF vezja (napajanje demodulatorja, bandgap reference, rekonstruktorja urinega signala in za napajanje modulatorja). 1,4 V izhod je uporabljen za napajanje RF DE enote, ki je čisto digitalno vezje, in je izbrana nižja napajalna napetost, zaradi znižanja porabe vezja.

4.1.1.4 Demodulator

Demodulator služi demoduliranju vhodnega RF signala, ki je amplitudno moduliran z indeksom 10% do 30%, ali 100%. V ta namen se uporabljata dva detektorja ovojnice, ki imata različni časovni konstanti. Izhod obeh detektorjev je pripeljan na vhod napetostnega primerjalnika. Na negativni vhod primerjalnika je pripeljan detektor z daljšo časovno konstanto, na pozitivni vhod pa detektor s krajšo časovno konstanto. Detektorja ovojnice sta načrtovana tako, da ima (ob konstantni amplitudi vhodnega RF signala) detektor z daljšo časovno konstanto nekoliko nižjo izhodno napetost. Tako je izhod iz primerjalnika, ob konstantni amplitudi RF signala, na logični ničli. Kadar se amplituda RF signala zmanjša zaradi modulatorskega signala, se izhodna napetost detektorja s krajšo časovno konstanto zniža hitreje, kot izhodna napetost detektorja z daljšo časovno konstanto. Tako signal na negativnem vhodu primerjalnika postane nižji od signala na pozitivnem vhodu in izhod iz primerjalnika je na logični enici (Slika 16).



Slika 16: Časovni potek signalov v demodulacijskem vezju

4.1.1.5 Izločevalnik (rekonstruktor) urinega signala

Za sinhronizacijo prenosa podatkov med značko in izpraševalnikom potrebujemo sinhronizacijski signal. Pri sistemih z nižjimi frekvencami nosilnega signala je to lahko nosilni signal sam. Pri sistemih z višjimi frekvencami (na primer 900 MHz) pa za to potrebujemo poseben sinhronizacijski simbol v modulacijski shemi. V opisanem vezju RFID značke je frekvenca nosilnega signala 13,56 MHz, zato je uporabljen izločevalnik urinega signala (clock extractor). Ta iz sinusnega nosilnega signala rekonstruira signal ure. Signal se nato deli štiri krat, zato ima izhodni urin signal frekvenco 3.39 MHz. Ta se uporablja za kodiranje in dekodiranje izpraševalnikovih ukazov. V popolnoma pasivnem delovanju pa je uporabljen kot glavni vir sistemske ure. Zaradi tega je skupna poraba vezja v pasivnem delovanju nekoliko nižja.

4.1.1.6 Bandgap referenca

Napetostna referenca, ki je uporabljena v RF AE enoti je narejena na osnovi bandgap principa – torej na energijski reži med prevodnim in valenčnim pasom v siliciju, ki je pri 0 K tipično 1,12 eV (kristalni Si ima tipično 1,12 eV, amorfni Si 1,75 eV, sicer pa je reža odvisna od koncentracije primesi). To je energija, ki jo potrebuje elektron, da preskoči iz zunanje elektronske orbite v medatomske prostor, in postane nosilec električnega naboja v polprevodniku.

V rešitvi je uporabljena enostavna vezava bandgap referenčnega vira z referenčno napetostjo 1,25 V. V RF AE enoti potrebujemo referenčno napetost le za omejevalnik napetosti, POR vezje in napetostni regulator – napetostna referenca za AD pretvorbo je narejena v merilni enoti RFID značke.

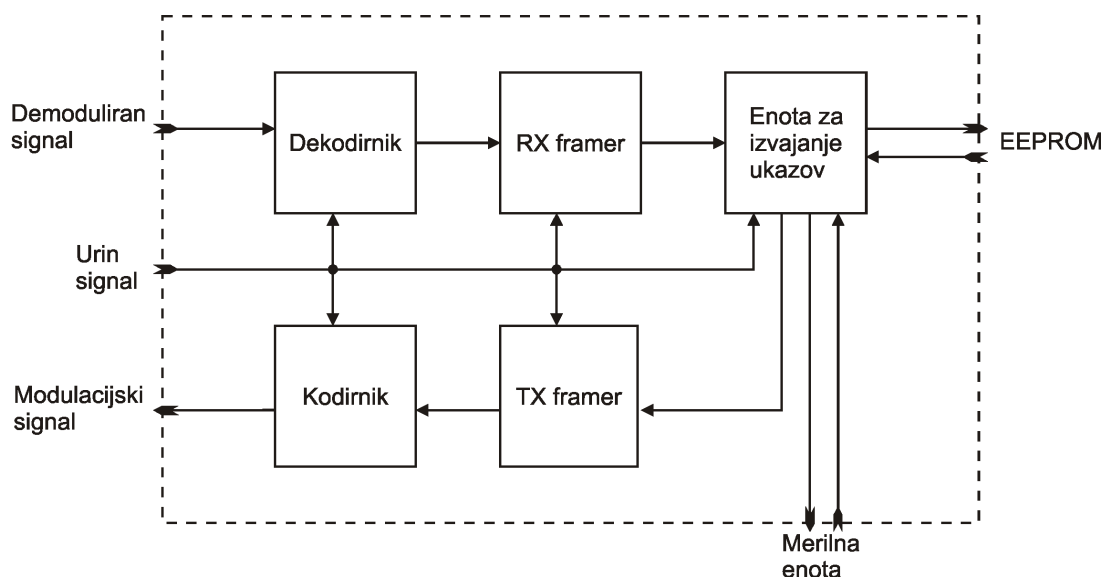
4.1.1.7 Bremenski modulator

Podatki se (od značke proti izpraševalniku) prenašajo na principu bremenske modulacije, kjer značka dodatno vklaplja breme sinhrono z modulacijskim signalom. Vezje modulatorja je zelo enostavno, saj je narejeno iz zaporedno vezanega upora in tranzistorja. Vrata tranzistorja so krmiljena z modulacijskim signalom, tako da tok skozi tranzistor in upor teče, kadar je modulacijski signal na logični enici. Zaradi bremenske modulacije se modulira tudi notranje napajanje integriranega vezja. Zato je potrebno regulacijo omejevalnika napetosti izklopiti, sam krmilni signal omejevalnika napetosti pa začasno shraniti. Omejevalnik napetosti bi lahko drugače dodatno moduliral signal, kar pa bi otežilo demodulacijo signala na strani izpraševalnika.

4.1.2 RF DE – radijsko frekvenčna digitalna enota

RF DE je sestavljena iz petih osnovnih vezij (Slika 17):

1. Dekodirnik,
2. Sprejemni oblikovalnik (RX framer),
3. Enota za izvajanje ukazov,
4. Oddajni oblikovalnik (TX framer),
5. Kodirnik.



Slika 17: Blokovna shema radijsko frekvenčne digitalne enote

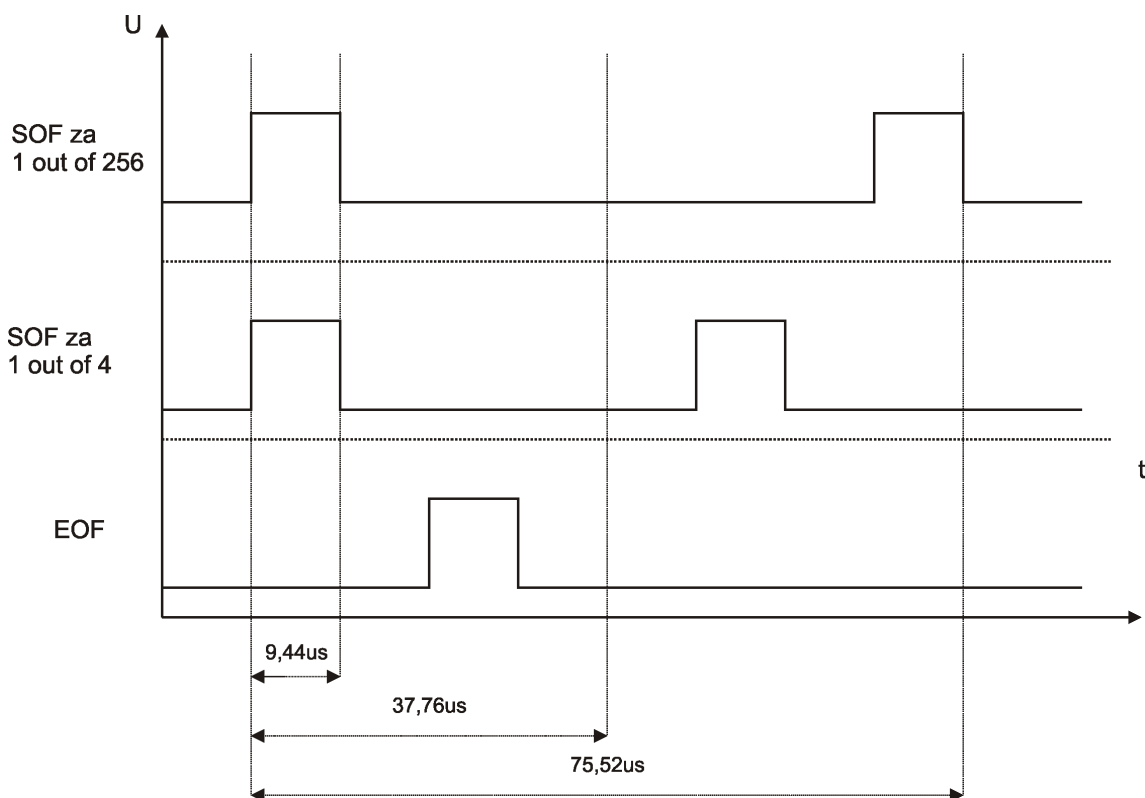
Digitalni demoduliran signal in signal ure, ki prihajata iz RF AE, sta pripeljana na dekodirnik, ki dekodira posamezne bite sprejema, ter simbola Start Of Frame (SOF) in End Of Frame (EOF). Ker mora biti začetno stanje RFID značke ob vstopu v elektromagnetno polje določeno, je celotni RF DE blok resetiran s POR signalom. Izhod iz dekodirnika je serijska sinhronizacijska ura in serijski podatkovni signal, ki sta povezana na sprejemni oblikovalnik (RX framer). Le-ta zloži posamezne bite v paralelne podatke širine 8 bitov, izračuna CRC in generira signal ob koncu sprejetega komunikacijskega okvira. To stori na podlagi pravila kodiranja bitov, bytov in CRC. V primeru, ko je vsem pravilom zadoščeno, blok za prehajanje stanj izvede ukaz in če je potrebno, preide v drugo stanje. Nekateri ukazi dostopajo do EEPROMa, drugi do merilne enote, tretji pa povzročijo samo prehod iz enega stanja v drugo. Značka mora na vsak ukaz, ki ga prejme od izpraševalnika, poslati

odgovor. Tega generira enota za prehajanje stanj. Le-ta tvori paralelne podatke za oddajni oblikovalnik (TX framer), ki podatke serializira, generira sinhronizacijski signal in na koncu doda 16-bitno CRC številko.

4.1.2.1 Dekodirnik

V dekodirnik kot vhodna signala prihajata demoduliran signal in urin signal. Iz njih vezje dekodira simbole SOF, EOF, logično enico in logično ničlo. Podatki se do RX framerja prenašajo z urinim sinhronizacijskim signalom in serijskim podatkovnim signalom. EOF in SOF pa imata vsak svoj izhodni signal.

Standard ISO 15693 ima 2 kodirni shemi za izpraševalnik - „1 out of 4“ in „1 out of 256“. RFID značka, ki je skladna s tem standardom, mora znati dekodirati obe kodirni shemi. Shemi se v principu ločita po SOF signalu, zato mora biti dekodirnik sposoben, takoj prepoznati SOF signal in preklopiti na pravilno kodirno shemo. EOF je pri obeh kodirnih shemah enak.



Slika 18: SOF in EOF simboli za kodirno shemo "1 out of 256" in "1 out of 4"

Dolžina modulacijskega pulza je enaka pri vseh simbolih, ki so zastopani v kodirni shemi za izpraševalnik.

4.1.2.2 Sprejemni oblikovalnik (RX framer)

#	Ukaz	Koda ukaza	Funkcija ukaza
1	Inventory	0x01	ISO15693 ukaz za singulacijo taga – z njim je možno izvesti anticollision algoritem, ki je opisan v standardu ISO15693 – odgovor na Inventory ukaz je UID
2	Stay Quiet	0x02	Da značko v "Quiet" stanje, kjer ne pošilja odgovora na Inventory ukaz – je del anticollision algoritma
3	Read Block	0x20	Ukaz za branje ene spominske lokacije iz EEPROMa
4	Read Blocks	0x23	Ukaz za branje več zaporednih spominskih lokacij iz EEPROMa
5	Write Block	0x21	Ukaz za pisanje ene spominske lokacije v EEPROMu
6	Lock Block	0x22	Zaklene eno spominsko lokacijo v EEPROMu tako, da v njo ni več možno pisati
7	Write AFI	0x27	Zapiše AFI (Application Family Identifier) – oznaka družine aplikacij
8	Lock AFI	0x28	Zaklene AFI polje
9	Write DSFID	0x29	Zapiše DSFID (Data Storage Format Identifier) – oznaka formata zapisa
10	Lock DSFID	0x2A	Zaklene DSFID polje
11	Reset To Ready	0x26	Da značko nazaj v "Ready" stanje iz "Quiet" stanja
12	Get System Info	0x2B	Prečita polje sistemskih informacij iz značke – velikost spomina, velikost spominske lokacije, verzija integriranega vezja
13	Set PW	0xA0	Nastavi dostopna gesla za zaščito pred vpisom
14	Set Log mode	0xA1	Nastavi način delovanja podatkovnega sledilnika
15	Set Log Limits	0xA2	Nastavi limite, ki so uporabljene za podatkovni sledilnik
16	Get measurement setup	0xA3	Prebere podatke, ki so uporabljeni za nastavitev delovanja integriranega vezja (lokacije: 0x08, 0x09, 0x0A, 0x0B)
17	Set cal. data	0xA4	Vpiše kalibracijske podatke za zunanje senzorje
18	Set temperature cal. data	0xA5	Vpiše kalibracijske podatke za temperaturni senzor
19	Set Passive	0xA6	Zaustavi delovanje podatkovnega sledilnika – zaustavi tudi časovnik
20	Start Log	0xA7	Vklopi časovnik in sproži delovanje podatkovnega sledilnika; zapiše tudi realni čas ob vklopu podatkovnega sledilnika
21	Get Log State	0xA8	Prebere stanje podatkovnega sledilnika
22	Get cal. data	0xA9	Prebere kalibracijske podatke
23	Get Bat. Level	0xAA	Sproži meritev baterijske napetosti
24	Open Area	0xAB	Odklene zaščito z gesli
25	Initialize	0xAC	Vpiše osnovne podatke za delovanje integriranega vezja
26	Get Sensor Value	0xAD	Sproži meritev temperature ali zunanjih senzorjev

Tabela 3: Tabela RFID ukazov definiranih v integriranem vezju

Sprejemni oblikovalnik iz serijskega toka podatkov, katerega prejme od dekodirnika, sestavi byte in iz njih dekodira posamezne standardizirane ukaze, in tudi ukaze, ki smo jih definirali sami. RX

oblikovalnik samo dekodira ukaze, odločitev o izvajanju ukazov pa se izvede v enoti za izvajanje ukazov. RX oblikovalnik mora biti zato sposoben dekodirati vsak ukaz, ki ga prejme od izpraševalnika, ne glede na zaporedje ukazov ali stanje integriranega vezja.

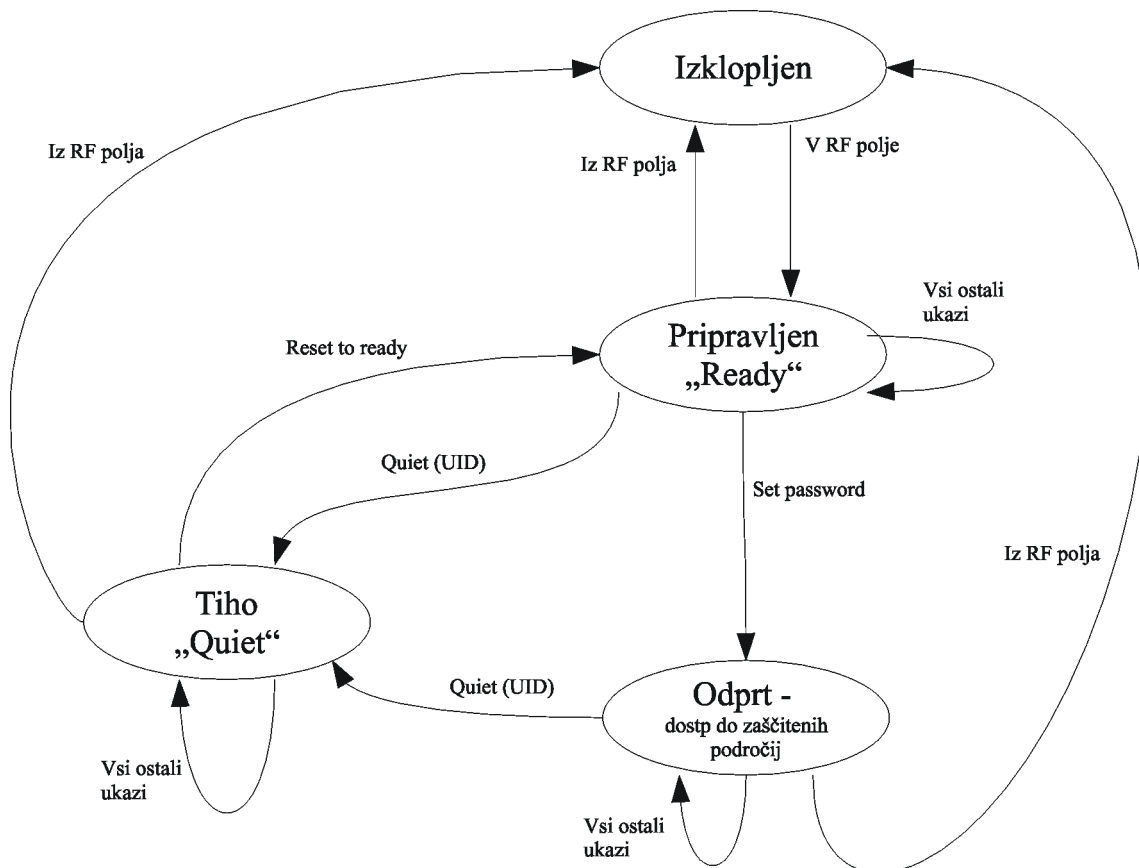
Prvih dvanajst ukazov v Tabeli 3 je iz nabora obveznih in neobveznih ukazov standarda ISO 15693. Naslednjih 14 ukazov pa smo definirali sami, upoštevajoč predpise standarda za „Custom“ ukaze.

4.1.2.3 Enota za izvajane ukazov

Enota za izvajanje ukazov se mora, glede na stanje integriranega vezja in glede na naslov UID, ki je vključen v samem ukazu, odločiti ali se določen ukaz izvede.

Slika 19 prikazuje diagram prehajanja stanj, ki je implementiran v enoti za izvajanje ukazov. Začetno stanje „Izklopljen“ je stanje brez napajanja in stanje ob POR sekvenci. Celotna RF DE enota je namreč napajana neposredno iz RF usmernika in je zato brez napajanja, vse dokler značka ne pride v dovolj močno elektromagnetno polje. Takoj, ko značka prejme zadosti energije, preide v stanje „Pripravljen“, ki je definirano v ISO 15693 standardu kot „Ready“. V tem stanju je možno izvajati vse ukaze, ki niso zaščitenimi z gesli. Zaščita z gesli ni del standarda, vendar smo jo zaradi specifične aplikacije sledenja podatkov, vpeljali mi. Ko značka prejme ukaz „Quiet“, in je UID v ukazu enak UIDju značke, preide v stanje „Tiho“ („Quiet“). V tem stanju značka ne odgovarja na Inventory ukaze in ostane v tem stanju, vse dokler ne izgubi napajanja ali prejme ukaz „Reset to ready“. Če značka prejme ukaz „Open Area“, kjer je geslo v ukazu enako geslu, ki je shranjeno v trajnem pomnilniku, preide v stanje „Odprt“. V tem stanju so možne vse operacije tudi na zaščiteneh delih pomnilnika.

Vedno, ko značka izgubi napajanje (gre izven dometa RFID izpraševalnika), se vrne v začetno stanje „Izklopljen“.

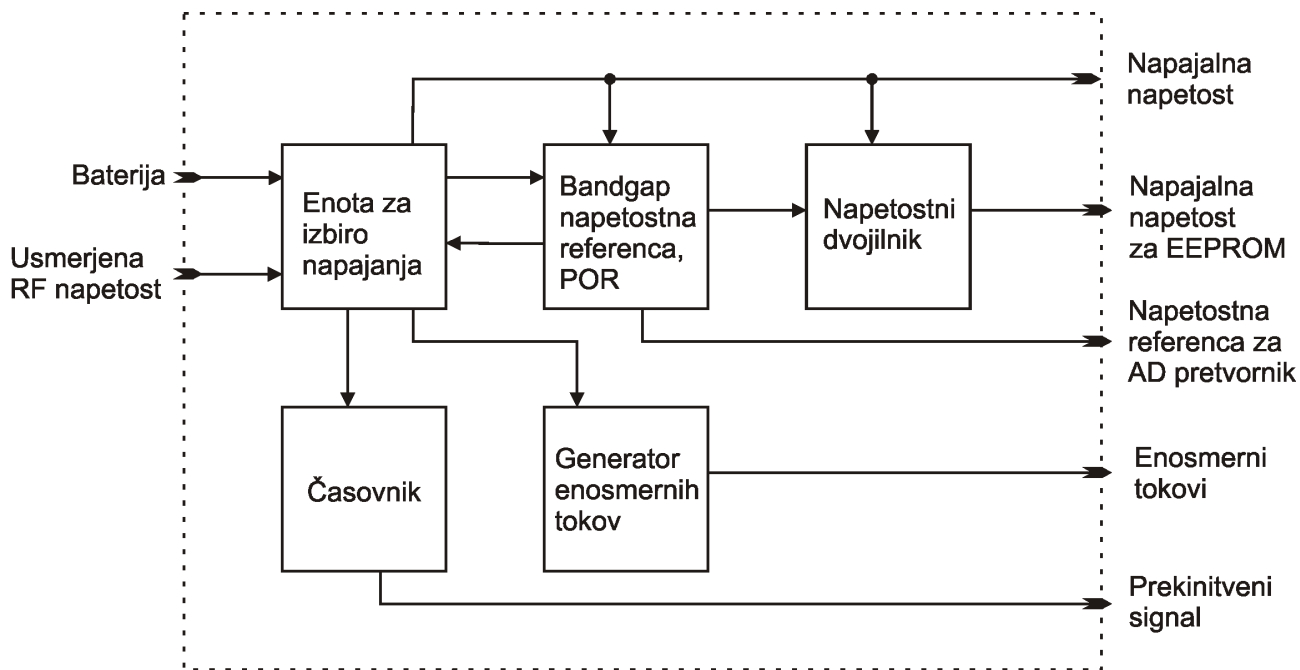


Slika 19: Diagram prehajanja stanj enote za izvrševanje ukazov

4.1.3 Napajalni sklop

Napajalni sklop je sestavljen iz 5 osnovnih vezij (Slika 20):

1. Enota za izbiro napajanja,
2. Bandgap napetostna referenca in POR,
3. Napetostni dvojn timer,
4. Časovnik,
5. Generator enosmernih tokov.



Slika 20: Blokovna shema napajalnega sklopa integriranega vezja

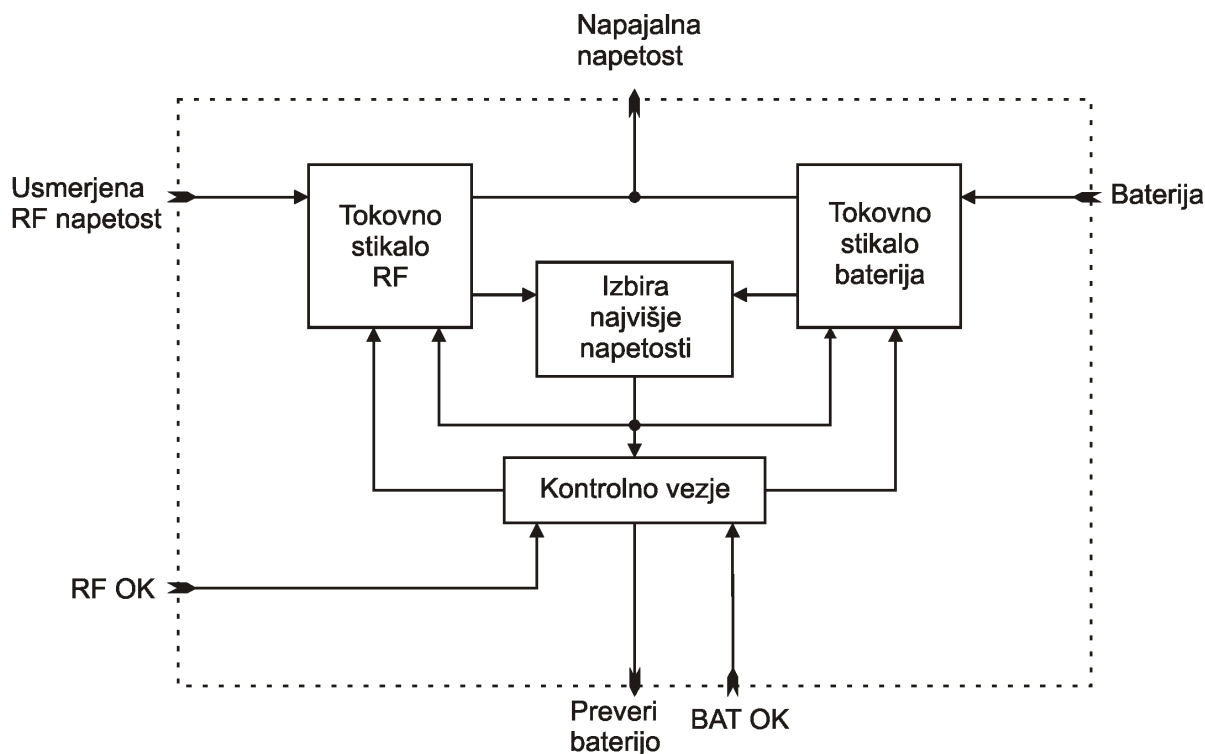
Napajalni sklop skrbi za napajanje pomnilnika, merilne enote in enote za serijsko komunikacijo. Časovnik skrbi za periodično zbujanje vezja in izvajanje meritev. Integrirano vezje se lahko napaja iz elektromagnetnega polja, 1,5 V baterije ali pa 3 V baterije. Kadar se vezje napaja iz 1,5 V baterije, je za pravilno delovanje EEPROM pomnilnika potrebno napajalno napetost podvojiti, saj je minimalna specificirana napajalna napetost, ki jo zahteva pomnilnik, 1,8 V. Kadar se vezje napaja iz 3 V baterije ali iz elektromagnetnega polja, mora biti dvojn timer napetosti izključen. Drugače bi lahko poškodoval notranje vezje.

4.1.3.1 Enota za izbiro napajanja

Enota za izbiro napajanja skrbi za napajanje trajnega pomnilnika, merilne enote, enote za serijsko komunikacijo in preostalih enot v napajalnem sklopu. Vhoda v enoto za izbiro napajanja sta baterijska napetost in usmerjena napetost iz radijsko frekvenčnega usmernika. Odločitev o viru napajanja se izvede vsakič, kadar se priključi baterija, ali pa značka pride v dovolj močno elektromagnetno polje. Enota je zasnovana tako, da omogoča delovanje z baterijo ali brez nje. Celotno integrirano vezje se lahko namreč napaja tudi samo iz elektromagnetnega polja. Obenem

sistem zagotavlja, da bo nalepka z baterijo delovala, tudi če napetost na bateriji pade pod mejo 1,2 V.

Enota za izbiro napajanja (Slika 21) je sestavljena iz dveh tokovnih stikal (PMOS tranzistorja), vezja za izbiro najvišje napetosti in iz kontrolnega vezja. Vezje za izbiro najvišje napetosti je uporabljeno za napajanje tokovnih stikal. Integrirano vezje je načrtano v CMOS tehnologiji s P substratom. Zato je za podlago PMOS tranzistorja potreben n-otok (N-well), ki mora biti priključen na najvišjo napetost, ki se lahko pojavi na izvoru ali ponoru. Na integrirano vezje sta lahko priključena dva vira napajanja, od katerih je lahko vsak višji od drugega. Zato je nujno potrebno najprej zaznati kateri vir napajanja ima višjo napetost. Nato to napetost uporabiti za napajanje priključkov podlage tokovnih stikal v vezju za izbiro napajanja. Prav tako morajo biti strukture, ki krmilijo ti dve tokovni stikali, napajani z najvišjo napetostjo, tako da je P tranzistor vedno popolnoma izključen in skozenj ne teče noben tok.

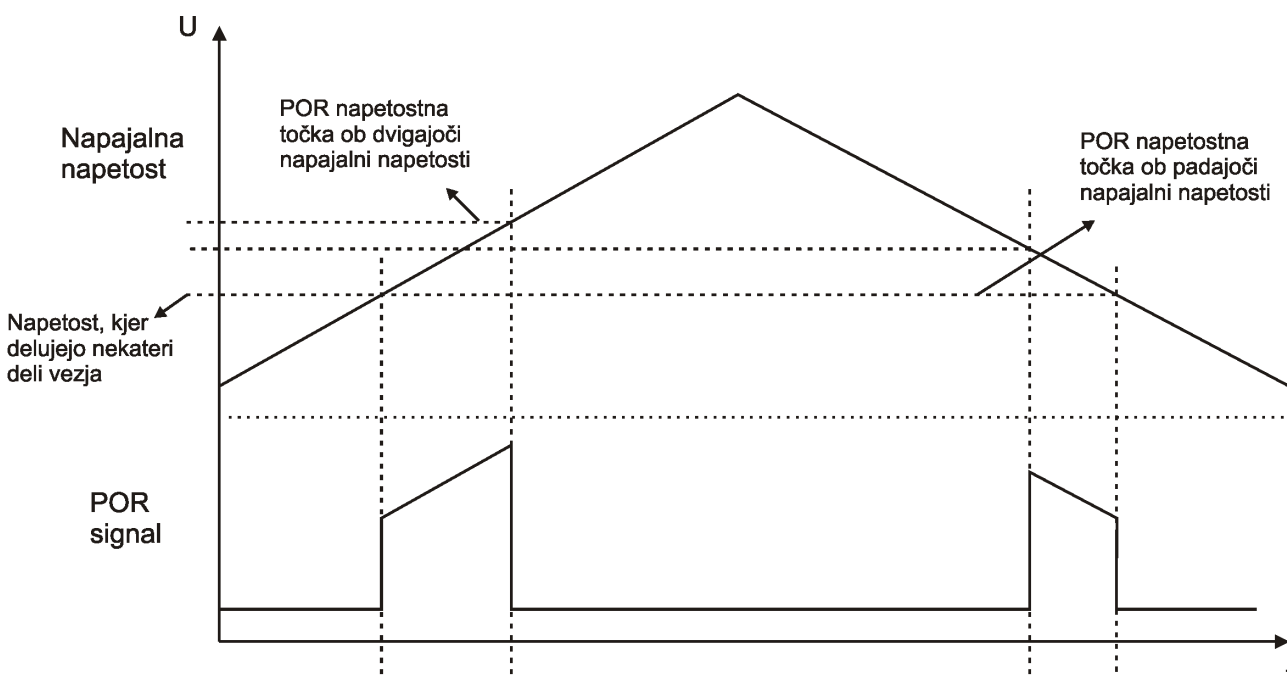


Slika 21: Blokovna shema enote za izbiro napajanja

Sama enota za izbiro napetosti se vklopi samo kadar nanj priključimo baterijo ali usmerjeno RF napetost. Bolj natančno signal RF_OK, ki sporoča, da je značka v zadosti močnem elektromagnetnem polju.

4.1.3.2 Bandgap napetostna referenca in POR

Glavna napetostna referenca, ki je uporabljena za power-on-reset (POR) signal in za referenčno napetost analogno digitalnega pretvornika, je nizkonapetostna Bandgap referenca. Klasična 1,22 V Bandgap referenca ne zadošča specifikacijam, saj je najnižja napajalna napetost 1,2 V, vezje pa lahko deluje tudi pri nižji napetosti. Izhodna napetost uporabljenega Bandgap vezja je 460 mV.



Slika 22: Napajalna napetost in POR signal

Bandgap napetost je uporabljena tudi za tvorjenje POR signala, ki skrbi za določeno začetno stanje vseh digitalnih vezij v sistemu. Kadar priključimo integrirano vezje na napajalni vir, se bo notranja napajalna napetost začela dvigati z določenim naklonom. To je odvisno od upornosti napajalnega vira in bremenske kapacitivnosti. Ko napajalna napetost preseže prag delovanja določenih delov

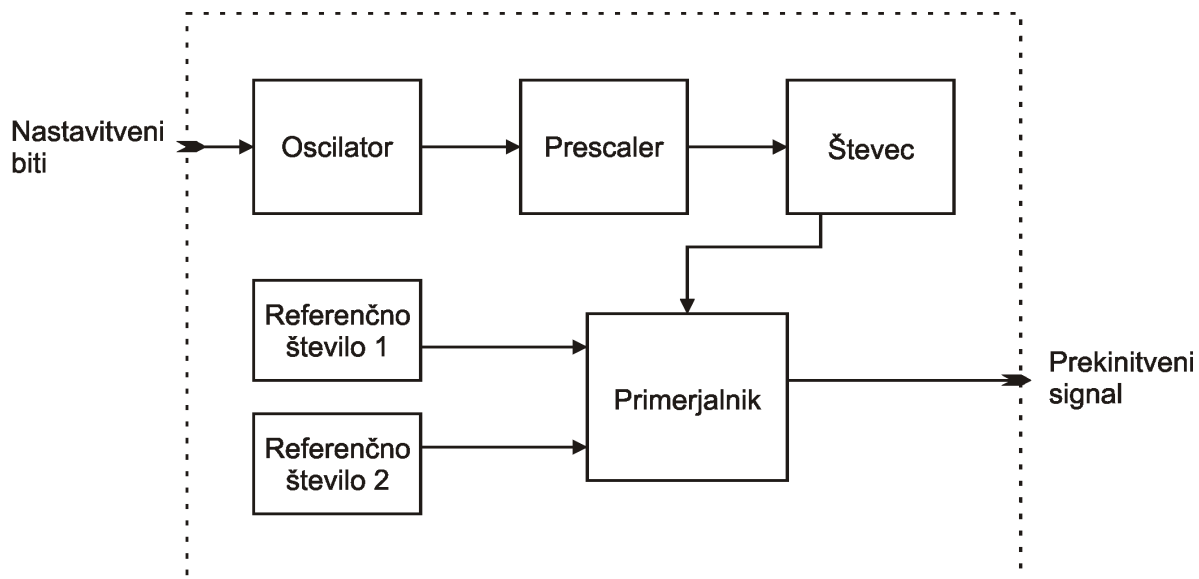
vezja, se POR signal dvigne na nivo napajalne napetosti. Nivoju napajalne napetosti bo sledil vse dokler le-ta ne bo preseгла praga. Prag je določen v vezju in mora biti nekoliko nad napetostjo, ki zagotavlja pravilno delovanje vseh enot integriranega vezja. Če napajalna napetost začne padati (na primer zaradi praznjenja baterije), mora biti prag POR signala nekoliko pod pragom, ki je določen za dvigajočo napajalno napetost.

4.1.3.3 Napetostni dvojlilnik

Napetostni dvojlilnik je uporabljen za napajanje EEPROM vezja, saj ima le-ta specificirano najnižjo napajalno napetost 1,8 V. Ker želimo, da bo naše vezje delovalo vse do 1,1 V, moramo napajalno napetost za EEPROM zvišati na minimalno 1,8 V na celotnem temperaturnem območju. Prav tako moramo zagotoviti, da napetostni dvojlilnik ne bo vklopljen, ko bo integrirano vezje napajano iz 3 V baterije. Izhod iz napetostnega dvojlilnika bi v tem primeru presegl najvišjo napetost 3,6 V, ki je določena za uporabljeno tehnologijo.

4.1.3.4 Časovnik

Časovnik je sestavljen iz 2 delov: iz nizkofrekvenčnega oscilatorja, ki ima nazivno frekvenco 1024 Hz in iz digitalnega števec ter primerjalnika, kateremu je možno v aplikaciji nastaviti številko za prekinitev iz stanja pripravljenosti. Na primerjalnik sta pripeljani dve referenčni števili, ki sta določeni s strani uporabnika sistema. Prvo število ima funkcijo zakasnitve vklopa sistema, kjer lahko uporabnik določi začetek beleženja po prejemu ukazu „Start Logging“. Ko števec prešteje do nastavljenе vrednosti se briše (reset). Na primerjalnik pa se pripelje drugo število, ki določa interval izvajanja AD pretvorbe in beleženja. Zakasneni vklop sistema za beleženje je lahko sprožen tudi ročno, s tipko, ki jo priključimo na podatkovni digitalni vhod serijskega komunikacijskega vmesnika.



Slika 23: Blokovna shema časovnika

Izhodni signal oscilatorja, ki ima frekvenco 1024 Hz, je pripeljan na prescaler, ki šteje do 1024, in tako generira frekvenco 1 Hz, torej periodo 1 s. Ta perioda je tudi minimalna perioda vzorčenja in beleženja podatkov. Signal periode 1 Hz je pripeljan na dejanski števec, katerega izhod se primerja s shranjeno vrednostjo. Frekvenco oscilatorja je možno uglasti, saj se zaradi variacij v proizvodnem procesu izhodna frekvenca spreminja. Sam oscilator je zasnovan tako, da ima v osnovi prenizko izhodno frekvenco, ki se giblje med 700 Hz in 800 Hz. To frekvenco je možno zvišati z uporabo 8 nastavitvenih bitov (v 256 korakih), kjer je velikost koraka 1,5 Hz. Nastavitveni biti so shranjeni v trajnem pomnilniku in se ob vklopu vezja prepisejo v nastavitvene registre v oscilatorju.

Oscilator je relaksacijskega tipa, kjer je izhodna frekvenca odvisna od toka, ki polni in prazni referenčni kondenzator. Napetost na kondenzatorju, ki je žagaste oblike, se pripelje na pozitivni vhod napetostnega primerjalnika. Na negativni vhod je pripeljana referenčna napetost, katero dobimo na napetostnem delilniku. Zaradi zmanjšanja porabe je napetostni delilnik priključen na napajalno napetost preko tranzistorja. Ta se vključi samo kadar je potrebno delovanje oscilatorja (ko se zažene sistem za beleženje podatkov). Iz delilnika sta pripeljani dve napetostni točki, ki se izmenično preklapljata na negativni vhod napetostnega primerjalnika. Oscilator je zasnovan tako, da je frekvenca neodvisna od napajalne napetosti in je v delovnem temperaturnem območju stabilna na $\pm 2\%$.

4.1.3.5 Generator enosmernih tokov

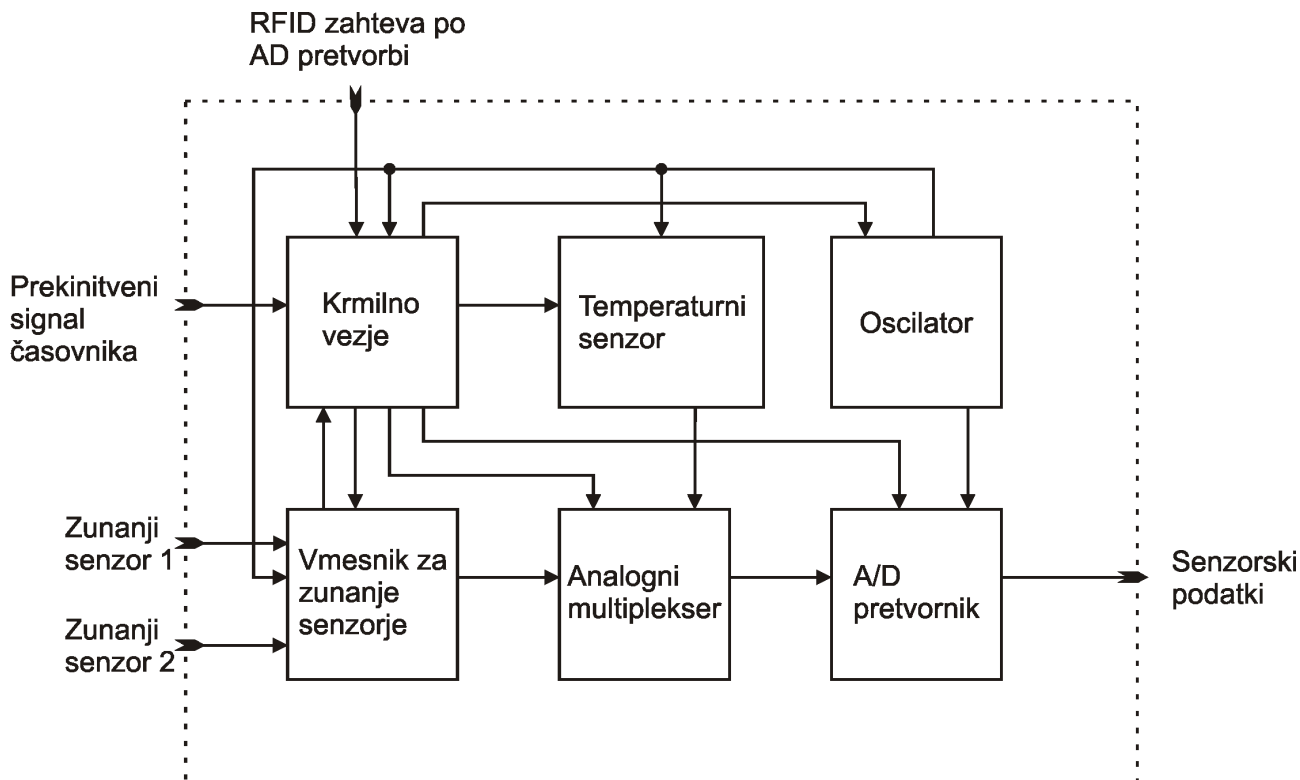
Generator enosmernih tokov naredi iz referenčne PTAT napetosti enosmerne tokove. Ti so uporabljeni za nastavitvev enosmernih delovnih točk analognih primerjalnikov in operacijskih ojačevalnikov v vezju.

4.1.4 Merilna enota

Merilna enota je sestavljena iz 5 osnovnih vezij (Slika 24):

1. Krmilno vezje,
2. Temperaturni senzor,
3. Vmesnik za zunanje senzorje,
4. Analogni multiplekser,
5. A/D pretvornik,
6. Oscilator.

Merilna enota je osrednji del sistema, ki predstavlja novost v integriranih vezjih RFID nalepk in dodatno funkcionalnost. Enota se lahko vklopi ob 3 različnih dogodkih. Prvi dogodek je RFID zahteva po AD pretvorbi, kjer z ukazom „Get Temperature“ zahtevamo meritev temperature integriranega vezja. Drugi je prekinitveni signal časovnika, ki se pojavlja ob regularnih časovnih intervalih, ko je funkcija beleženja omogočena. Tretji dogodek, ki lahko vklopi merilno enoto, pa je prehod signala zunanjega sensorja čez določen prag. Slednji primer se lahko uporabi tudi kot ročna zahteva po AD pretvorbi, kadar na vhod za zunanji senzor priključimo tipko.



Slika 24: Blokovna shema merilne enote

4.1.4.1 Krmilno vezje

Krmilno vezje vklaplja posamezne dele merilne enote glede na zahtevo po pretvorbi in glede na uporabniške nastavitve. Krmilno vezje ima tri vhode, ki sprožijo delovanje: prekinitveni signal časovnika, RFID zahteva po pretvorbi in prekinitveni signal iz vmesnika za zunanje senzorje.

Ko krmilno vezje zazna naraščajočo fronto na enem od prekinitvenih signalov, se sproži končni avtomat stanj, ki postopoma prižiga ostale dele vezja. Ob prejemu prekinitvenega signala se prva vklopita generator enosmernih tokov in oscilator v merilni enoti. Po vnaprej določeni zakasnitvi se vklopi temperaturni senzor ali vmesnik za zunanje senzorje. Zakasnitev je določena z vklopno zakasnitvijo generatorja enosmernih tokov in oscilatorja. Preden se vklopijo ostali bloki morata imeti ta dva bloka ustaljene izhodne signale. Analogno digitalni pretvornik se zažene po zakasnitvi, ki je določena z vklopom temperaturnega senzorja ali vmesnika za zunanje senzorje. Tako

zagotovimo nadzorovan vklop enot v vezju in ustaljenost analognih signalov pred začetkom AD pretvorbe..

4.1.4.2 Temperaturni senzor

Osnovna funkcija mikrosistema SAL je beleženje temperaturnega poteka v določenem času. Zato je v vezju integriran temperaturni senzor, ki deluje na principu U_{BE} napetosti. Zanaša se na temperaturno odvisnost kolenske napetosti na prevodno polarizirani diodi.

$$U_{BE} = U_{G0} \left(1 - \frac{T}{T_0}\right) + U_{BE0} \frac{T}{T_0} + \frac{nkT}{q} \ln\left(\frac{T}{T_0}\right) + \frac{kT}{q} \ln\left(\frac{I_C}{I_{C0}}\right), \quad (19)$$

T – temperature v stopinjah Kelvinov,

T_0 – referenčna temperatura,

U_{G0} – bandgap napetost ekstrapolirana v absolutni ničli,

k – Boltzmannova konstanta,

q – naboj elektrona,

n – konstanta, ki je odvisna od zgradbe elementa (diode ali bipolarnega tranzistorja).

U_{BE} napetost ima nelinearno odvisnost od temperature. Odvisnost lahko lineariziramo, če primerjamo dve U_{BE} napetosti [21] pri različnih tokovih. V tem primeru dobimo enačbo:

$$\Delta U_{BE} = \frac{KT}{q} \ln\left(\frac{I_{C1}}{I_{C2}}\right), \quad (20)$$

ΔU_{BE} – razlika dveh U_{BE} napetosti pri različnih tokovih,

I_{C1} – tok v prevodni smeri na prvem PN spoju,

I_{C2} – tok v prevodni smeri na drugem PN spoju.

Integrirani temperaturni senzor je podrobno predstavljen v poglavju 4.2.5.1.

4.1.4.3 Vmesnik za zunanje senzorje

Ob morebitni zahtevi po beleženju drugih fizikalnih pogojev v aplikaciji, je potrebno na integrirano vezje priključiti dodaten senzor, ki ima analogno izhodno veličino. Integriran vmesnik za zunanje senzorje lahko za vhodno veličino sprejme: napetost, tok, upornost (oz. prevodnost) ali kapacitivnost. Glavna zahteva, pri načrtovanju vmesnika za zunanje senzorje, je bila fleksibilnost in možnost priključitve različnih tipov senzorjev.

Vmesnik za zunanje senzorje je podrobno predstavljen v poglavju 4.2.5.6.

4.1.4.4 Analogni multiplekser

Analogni multiplekser sestavljajo stikala analognih signalov in operacijski ojačevalnik, povezan v napetostni sledilnik. Izhod operacijskega ojačevalnika je priklopljen na vhod analogno digitalnega pretvornika. Na vhodu operacijskega ojačevalnika je tudi vezje, ki se uporablja za vzorčenje izhodnega signala temperaturnega senzorja in za vzorčenje signalov zunanjih senzorjev.

Izhodni signal temperaturnega senzorja ima veliko AC komponento, katere amplituda je odvisna od ujemanja elementov na siliciju. Tukaj ima predvsem velik vpliv enosmerna premaknitev operacijskega ojačevalnika, ujemanje tokovnih slik in ujemanje bipolarnih tranzistorjev. AC komponenta ima obliko pravokotnega signala z izrazitim prehodnim pojavom. Prehodni pojav, ki lahko povzroči enosmerno premaknitev signala temperaturnega senzorja, odpravimo tako, da signal vzorčimo v stabilnem stanju.

4.1.4.5 Analogno digitalni pretvornik

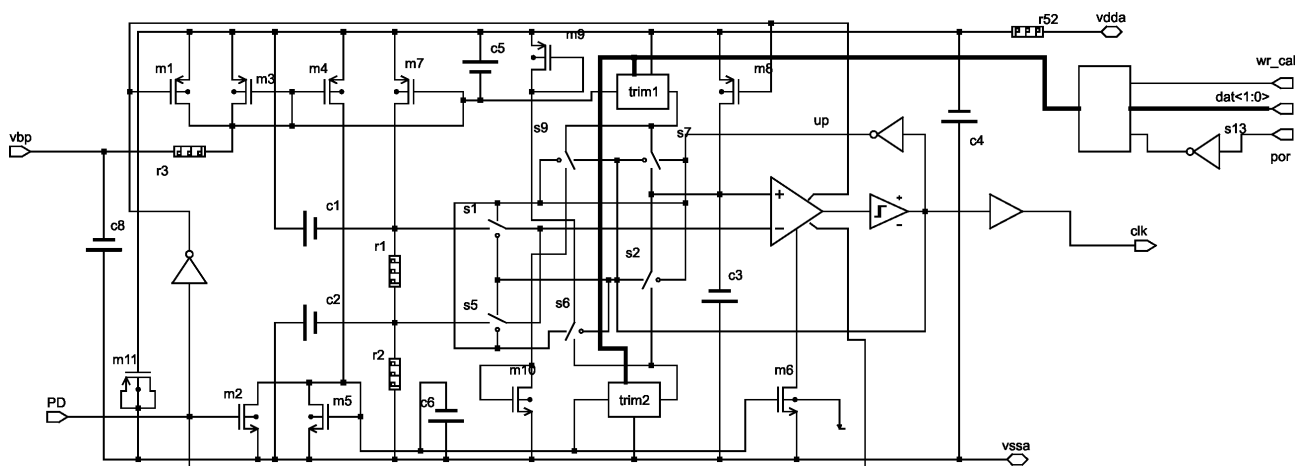
V tem integriranem vezju je uporabljen analogno digitalni pretvornik z dvojnimi naklonom in kompenzacijo analogne premaknitve ter zakasnitve napetostnega primerjalnika. Sestava pretvornika je običajna. Analogni signal, ki ga želimo pretvoriti, je pripeljan na integrator. Izhod integratorja je naraščajoča ali padajoča napetost, katere naklon je določen z velikostjo vhodnega signala. Ta signal

je pripeljan na napetostni primerjalnik, katerega izhod je nič, če je vhodni signal pod referenčnim signalom in ena, kadar je vhodni signal nad referenčnim signalom. Izhodni signal primerjalnika je pripeljan na krmilno vezje analogno digitalnega pretvornika, kjer je tudi števec časa.

Analogno digitalni pretvornik je podrobno predstavljen v poglavju 4.2.5.4.

4.1.4.6 Oscilator

Vir sistemske ure v integriranem vezju je relaksacijski oscilator, ki je do določene mere neodvisen od napajalne napetosti in temperature. Slika 25 prikazuje shemo oscilatorja. Referenčno napetost za oscilatorja dobimo na uporih $r1$ in $r2$. Kadar se napetost na kondenzatorju $c3$ dviguje, je sklenjeno stikalo $s1$, kadar pa napetost pada pa stikalo $s2$. Ko napetost na kondenzatorju $c3$ doseže referenčno napetost se stanje na izhodu napetostnega primerjalnika spremeni. Uporovno verigo $r1$ - $r2$ in tokovne vire $trim1$ ter $trim2$ napaja enak tokovni vir. S tem dosežemo neodvisnost izhodne frekvence od velikosti toka. Če se bo povečal tok se bo povečalo tudi razmerje referenčnih napetosti. Žagasta napetost na kondenzatorju $c3$ se bo bolj strmo dvigala in padala. Referenčno napetost bi dosegla prej, kar pa bi dvignilo izhodno frekvenco. Vendar zaradi povečane razlike med referenčnima napetostima tudi žagasta napetost na kondenzatorju $c3$ potrebuje dalj časa, da doseže nivo referenčne napetosti.



Slika 25: Sistemski oscilator

Integriran mikrosistem za brezkontaktno identifikacijo in beleženje

Izhodno frekvenco oscilatorja je možno nastaviti s spreminjanjem razmerij tokovnih zrcal v podvezjih *trim1* in *trim2*.

4.2 Podrobni opisi sklopov in algoritmov

Analiza in razvoj sistema SAL je narejena na naslednjih omejitvah, predpostavkah in ciljih:

- Zagotavljanje mikro porabe,
- Meje zniževanja porabe pri analognih vezij,
- Vpliv zniževanja napajalne napetosti,
- Razvoj optimiranih sklopov,
- Zajemanje senzorskih podatkov,
- Napredne funkcije beleženja.

4.2.1 Zagotavljanje mikro porabe

Nizka poraba integriranega vezja je ključna zahteva pri izdelavi majhnega in cenovno ugodnega končnega izdelka. Končni izdelek je v velikosti kreditne kartice. Majhna debelina kartic narekuje uporabo tankoplastnih tiskanih baterij. Glavna pomanjkljivost teh baterij je nizka kapaciteta, saj se le-ta giblje med 10 mAh in 30 mAh, pri površini 25 cm². Druga pomanjkljivost je relativno visoka notranja upornost, ki je tudi odvisna od izhodnega toka. Upornost pri 1 mA izhodnega toka je približno 200 Ω. Vendar pa te slabosti odtehta zelo majhna debelina, upogljivost baterij in seveda nizka cena. Debelina baterije znaša manj od 1 mm, baterije pa lahko prepogibamo brez poslabšanja lastnosti.

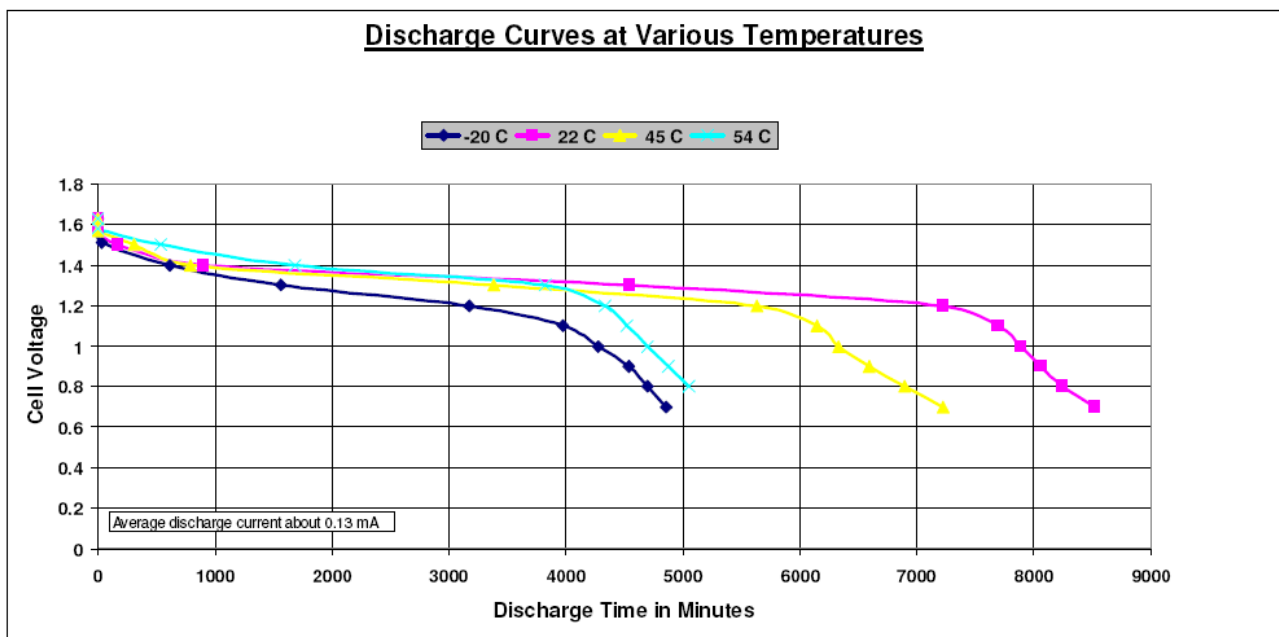


Slika 26: Primera tankoplastnih tiskanih baterij

V razvojnem postopku je bil uporabljen model TBT 1.5-25-AL, ki jo izdeluje podjetje Thin Battery Technologies Inc. Baterija je velikosti 50,8mm x 50,8 mm, debelina pa znaša 0,686 mm. Ostali podatki so:

- Kemična sestava: Zn/MnO₂,
- Nominalna napetost: 1,5 V
- Tipična kapaciteta: 30 mAh do napetosti 0,9 V pri konstantnem izhodnem toku 125 µA in temperaturi 21°C,
- Temperaturno območje delovanja: -30°C do 54°C.

Pri načrtovanju napajalnega sklopa integriranega vezja smo se opirali na podatke, ki so objavljeni v specifikacijah za baterijo TBT 1.5-25-AL, in na rezultate meritev, ki smo jih opravili z vzorcem baterije. Predvsem je tukaj, na kapaciteto baterije, pomemben vpliv pogojev delovanja. Slika 27 prikazuje krivulje praznjenja v odvisnosti od delovne temperature. Pomembna je tudi mejna napetost baterije, ki je lepo vidna na tej sliki. Slika 28 prikazuje odvisnost kapacitete od bremenskega toka. Iz slike lahko očitno razberemo, da je kapaciteta sorazmerna z bremenskim tokom.



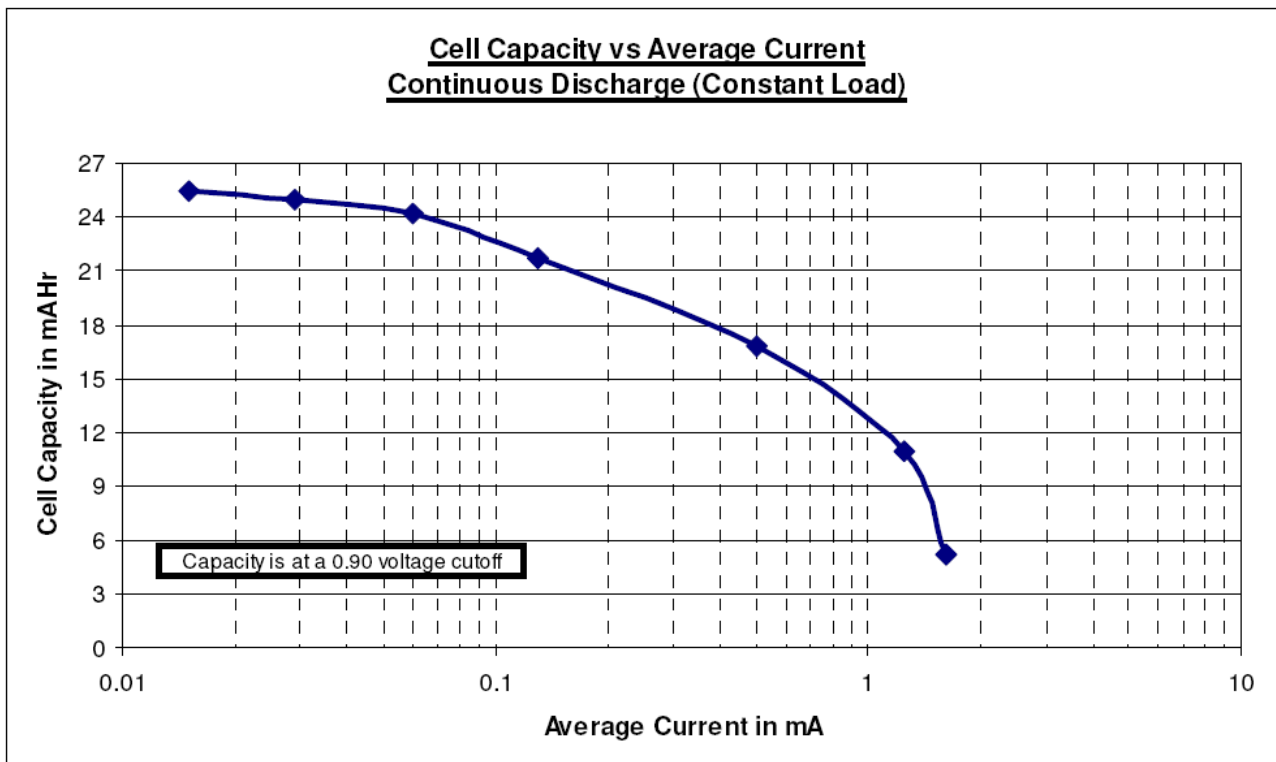
Slika 27: Krivulja praznjenja baterije TBT 1.5-25-AL pri različnih temperaturah in konstantnem toku 130 µA.

Vir: TBT 1.5-25-AL, Intermediate Capacity Battery, Product specification, Thin Battery Technologies Inc.

Glede na razpoložljive podatke v specifikacijah baterije smo se odločili za minimalno napajalno napetost integriranega vezja, ki znaša 1,2 V. Več kot očitno je namreč, da mora biti povprečni tok,

ki teče v integrirano vezje, čim manjši.

Meritve parametrov baterije smo omejili na meritev notranje upornosti baterije pri najvišjem pričakovanem toku v integriranem vezju. Najvišji tok teče v integrirano vezje takrat, ko se zažene vpisovanje podatkov v EEPROM. EEPROM spominska celica potrebuje za vpis podatka v plavajoča vrata MOS tranzistorja približno 14 V. Podatek je vpisan, ko se na plavajočih vratih nabere dovolj naboja, da ga je možno zaznati s pomočjo ojačevalnika. Plavajoča vrata spominske celice so galvansko ločena od preostalega vezja, zato je vpis možen le zaradi tunelskega efekta, ki je večji pri višji napetosti. Tipičen čas vpisa podatka v spominsko celico je 6 ms do 10 ms. Za doseganje napetosti 14 V, pri običajni napajalni napetosti modernih MOS tehnologij (3,3 V), je uporabljen napetostni množilnik.

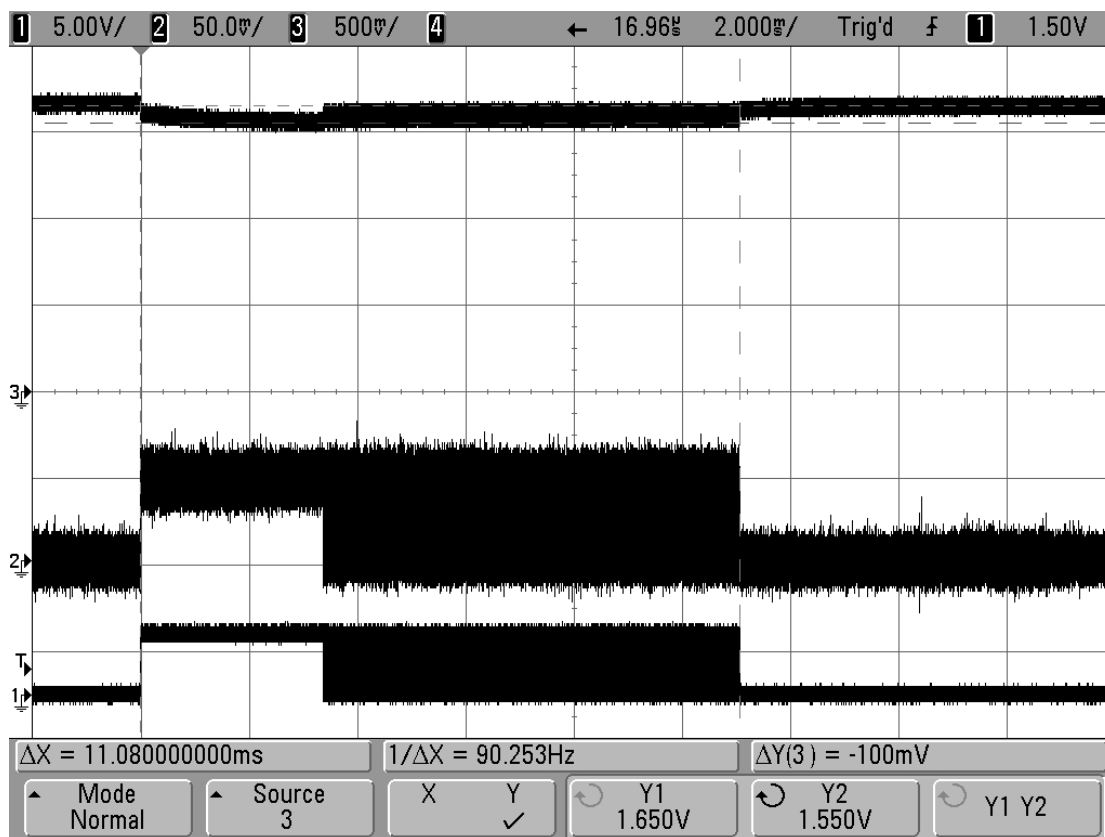


Slika 28: Kapaciteta baterije TBT 1.5-25-AL v odvisnosti od bremenskega toka

Vir: TBT 1.5-25-AL, Intermediate Capacity Battery, Product specification, Thin Battery Technologies Inc.

Napetostni množilnik je sestavni del EEPROM celice, ki je v vezje vstavljen kot IP blok in na njegovo delovanje nimamo vpliva. Tokovne špice ob vklopu uporabljenega napetostnega množilnika dosega do 500 μ A, zato smo baterijo bremenili s takšnimi tokovnimi špicami. Z meritvami smo želeli doseči tipične pogoje delovanja integriranega vezja pri najmanjši periodi

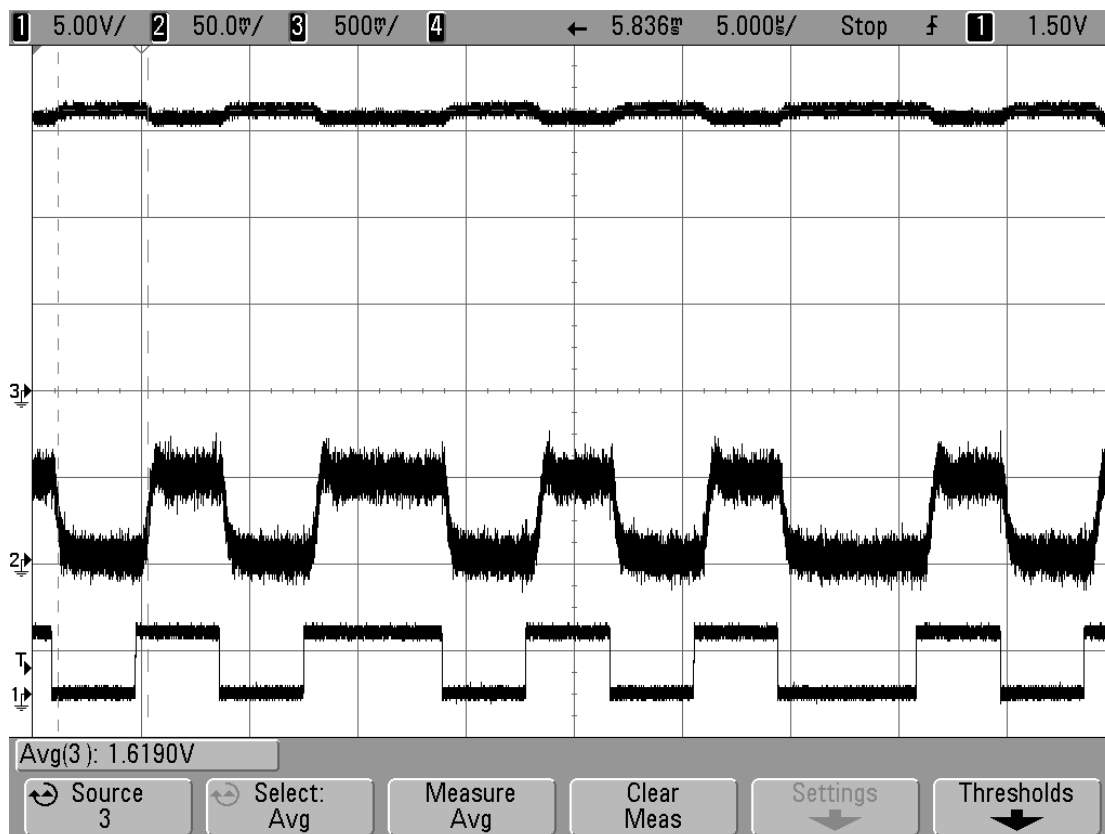
beleženja. Ob aktiviranju algoritma beleženja se najprej vklopi zajem podatka iz senzorja, kjer je večina toka enosmernega, nato pa se vklopi vpis podatka v EEPROM, kjer je večina toka v špicah (Slika 29).



Slika 29: Meritev padca izhodne napetosti baterije TBT 1.5-25-AL pri simuliranem poteku algoritma za beleženje

Signal 1 – krmilni signal, Signal 2 – bremenski tok merjen na 100 Ω uporu, Signal 3 – izhodna napetost baterije

Slika 30 prikazuje izsek simuliranega poteka algoritma beleženja. Ta simulira obremenitev baterije zaradi delovanja napetostnega množilnika.



Slika 30: Izsek simuliranega poteka algoritma za beleženje

Signal 1 – krmilni signal, Signal 2 – bremenski tok merjen na 100 Ω uporu, Signal 3 – izhodna napetost baterije

4.2.2 Meje zniževanja porabe pri analognih vezij

Eden od pristopov za zmanjšanje porabe digitalnih vezij je znižanje napajalne napetosti, saj je povprečna moč digitalnih vezij sorazmerna s kvadratom napajalne napetosti. Pri analognih vezjih ta povezava ne drži, saj v glavnem porabo določa razmerje med signalom in šumom (SNR) ter zahtevano pasovno širina.

V analognih vezjih se porablja moč z namenom, da se signal drži nad nivojem termičnega šuma toliko, da se ohrani zahtevano razmerje med signalom in šumom [25]. To lahko prikažemo na primeru enojnega pola, ki je realiziran kot enostavni integrator s kondenzatorjem, katerega polni

transkonduktančni ojačevalnik (celoten tok iz napetostnega vira teče v kondenzator). Potrebno moč za tvorjenje sinusne napetosti določene frekvence prikazuje enačba:

$$P = 8kT \cdot f \cdot SNR \cdot \frac{U_B}{U_{pp}}, \quad (21)$$

P – moč,

k – Boltzmannova konstanta,

T – temperatura,

f – frekvenca sinusnega signala,

SNR – razmerje med signalom in šumom,

U_B – napajalna napetost,

U_{pp} – vršna napetost (peak-to-peak napetost).

Iz enačbe vidimo, da je potrebna moč določena s frekvenco, torej pasovno širino, razmerjem med signalom in šumom ter z razmerjem napajalne napetosti in amplitude signala. Razvidno je tudi, da je pri načrtovanju vezij z nizko porabo, potrebno maksimalno povečati amplitudo signalov. Teoretično torej povečamo peak-to-peak amplitudo signala na napajalo napetost in dobimo enačbo:

$$P = 8kT \cdot f \cdot SNR, \quad (22)$$

Iz enačbe 22 sledi, da je za povečanje razmerja med signalom in šumom za 10 dB potrebno povečati moč za 10 krat.

Enačbi 21 in 22 prikazujeta teoretično mejno moč, potrebno za doseganje zahtevane SNR in zahtevano pasovno širino signala. V realnosti nam tehnološke omejitve onemogočajo doseg teh teoretičnih mej, vendar če se držimo določenih napotkov, lahko minimiziramo porabo moči:

1. Kondenzatorji povečajo porabo moči, ki jo potrebujemo za doseg določene pasovne širine, zato je potrebno skrbno načrtati geometrijo, da zmanjšamo velikosti parazitnih kapacitivnosti na kritičnih poteh.
2. Moč, ki se porablja v vezjih za ustvarjanje enosmernih delovnih tokov (bias), je izgubljena. Zato je potrebno to moč zmanjšati, upoštevajoč dejstvo, da je pri množenju majhnih tokov

tudi šum višji.

3. Signale je potrebno ojačati do nivoja napajalne napetosti kar se da hitro, nato pa obdržati nivo skozi celotno pot procesiranja signala.
4. Prisotnost dodatnih virov šuma, kot na primer 1/f šum, še dodatno poveča porabo moči v vezju. Zato mora biti pot za analogno procesiranje skrbno načrtovana brez nepotrebnih aktivnih filtrov in ojačevalnikov.
5. Zahteva po preciznosti vezij običajno pomeni večje strukture v geometriji in posledično tudi večje parazitne kapacitivnosti.

4.2.3 Vpliv zniževanja napajalne napetosti

V prejšnjem poglavju smo pokazali, da pri analognih vezjih znižanje napajalne napetosti ne pomeni znižanja porabe moči, če želimo obdržati zahtevano pasovno širino ter razmerje med signalom in šumom. Ne samo to, znižanje napajalne napetosti vnaša v načrtovanje analognih vezij dodatne težave.

Nizka napajalna napetost pride do izraza kot povečana upornost pri tokovnih stikalih. Zaradi visoke upornosti v vklopljenem stanju imajo stikala večjo zakasnitev. Stikalni tranzistor deluje v linearnem oz. triodnem režimu, kjer tok ponora opisuje enačba [1]:

$$I_D = \mu_n C_{ox} \frac{W}{L} \left((U_{GS} - U_{th}) U_{DS} - \frac{U_{DS}^2}{2} \right) \cdot (1 + \lambda \cdot U_{DS}) \quad , \quad (23)$$

I_D - tok skozi ponor,

μ_n - mobilnost nosilcev naboja,

C_{ox} – kapacitivnost vrat,

U_{GS} – napetost med vrati in izvorom,

U_{DS} – napetost med ponorom in izvorom,

U_{th} – pragovna napetost (threshold voltage),

W – širina tranzistorja,

L – dolžina tranzistorja,

λ – vpliv podlage.

Pri tranzistorjih, ki so uporabljeni kot stikala, pride do vpliva povečane pragovne napetosti, zaradi različnih potencialov izvora in podlage. Navidezna pragovna napetost U'_{th} je odvisna od zaporno polarizirane napetosti U_{BS} (napetost med izvorom in podlago) in faktorja vpliva podlage γ :

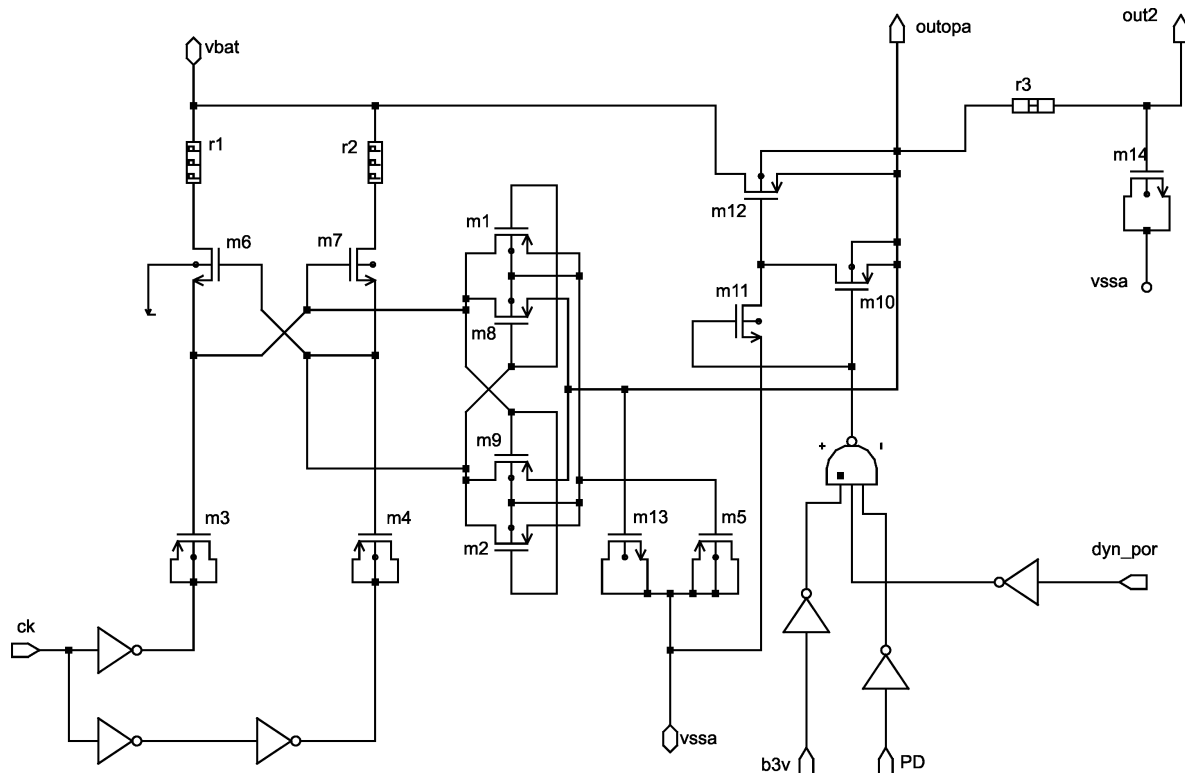
$$U'_{th} = U_{th} + \gamma \cdot \sqrt{U_{BS}} \quad . \quad (24)$$

Ker mora biti podlaga vedno na navijšem (PMOS) oz. najnižjem (NMOS) napajanju, se lahko zgodi, da je potrebna napetost U'_{th} višja od napajalne napetosti. V tem primeru stikalo ne bo odprto. Problem rešujemo s podvajanjem amplitude krmilne napetosti in s predhodno uporabo prilagajanja napetostnih nivojev.

Problem niso le stikala, težavneje postaja zagotavljanje ustrezne sofazne vhodne napetosti operacijskih ojačevalnikov, saj tranzistorji v vhodni diferencialni stopnji delujejo v nasičenju. Predlagana rešitev je uporaba dvojilnika napetosti za napajanje diferencialne stopnje in stikal.

4.2.4 Razvoj optimiranih sklopov

4.2.4.1 Napetostni dvojljnik

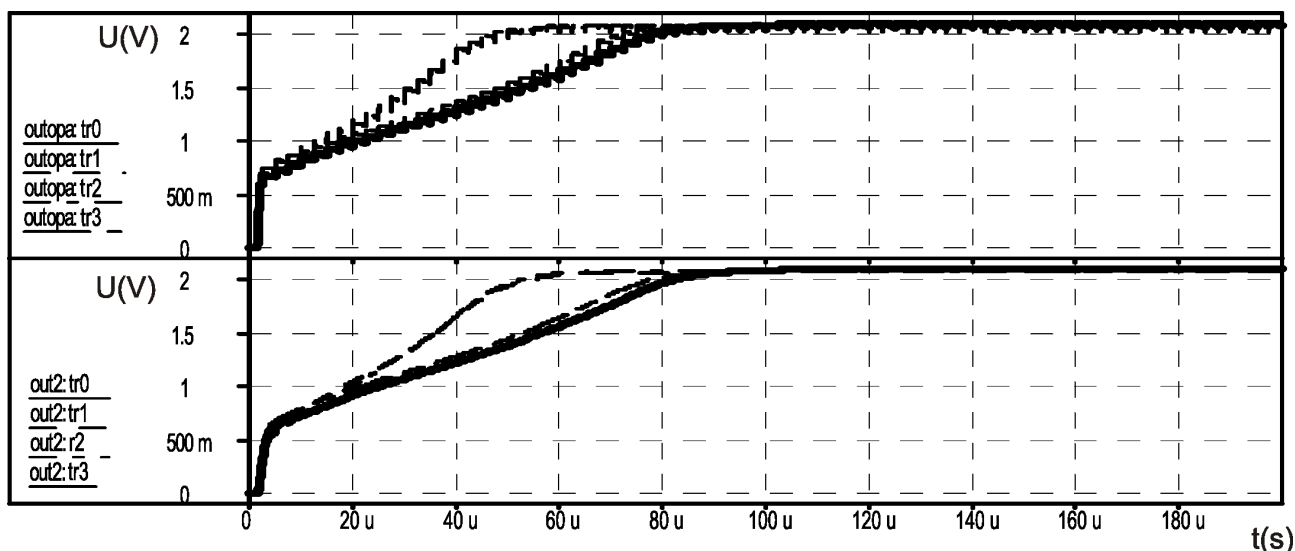


Slika 31: Shema napetostnega dvojljnika

V integriranem vezju sta implementirana dva napetostna dvojljnika, od katerih je eden uporabljen za napajanje EEPROM bloka, drugi pa za napajanje stikal in vhodnih stopenj nekaterih operacijskih ojačevalnikov. V tem poglavju bo predstavljen dvojljnik za stikala in operacijske ojačevalnike, ki ima arhitekturo običajnega napetostnega dvojljnika z dvema kondenzatorjema. K tej arhitekturi smo dodali filtriranje izhodne napetosti in možnost neposrednega preklopa izhoda na napajalno napetost.

Slika 31 prikazuje shemo napetostnega dvojljnika, kjer sta „dvojljna“ kondenzatorja izvedena s P-kanalnima tranzistorjema $m3$ in $m4$. Tranzistorja sta izbrana zaradi višje kapacitivnosti na enoto površine. Zaradi tega je lahko celotno vezje dvojljnika nekoliko manjše. Kondenzatorja $m3$ in $m4$

sta krmiljena s pravokotnim urinim signalom nasprotne faze. V prvi fazi je signal ck na ničli, zato je spodnja plošča kondenzatorja $m3$ na napajanju U_{bat} in spodnja plošča $m4$ na ničli. Zgornja plošča $m3$ se zato nabije na $2*U_{bat}$, medtem ko je zgornja plošča $m4$ na nivoju U_{bat} . Tranzistor $m6$ je zaprt in tok skozenj ne teče, medtem ko je tranzistor $m7$ odprt in skozi njega se nabije $m4$ na U_{bat} . V isti fazi se odpreta tudi tranzistorja $m1$ in $m8$ in preneseta naboj na kondenzatorja $m13$ in $m5$. Napetost na kondenzatorju $m5$ zagotavlja napajanje za otok (well) tranzistorjev $m1$, $m2$, $m8$ in $m9$. Ker ta napetost ne sme nikoli pasti pod izhodno napetost, ima tudi kondenzator $m5$ nižjo kapacitivnost kot kondenzator $m13$. Na kondenzatorju $m13$ je shranjena izhodna napetost, ki predstavlja $2*U_{bat}$, ko nanj ni priključeno breme. Tipično je ta napetost nekoliko nižja, saj se kondenzator $m13$ sproti prazni s tokom, ki ga narekuje breme.



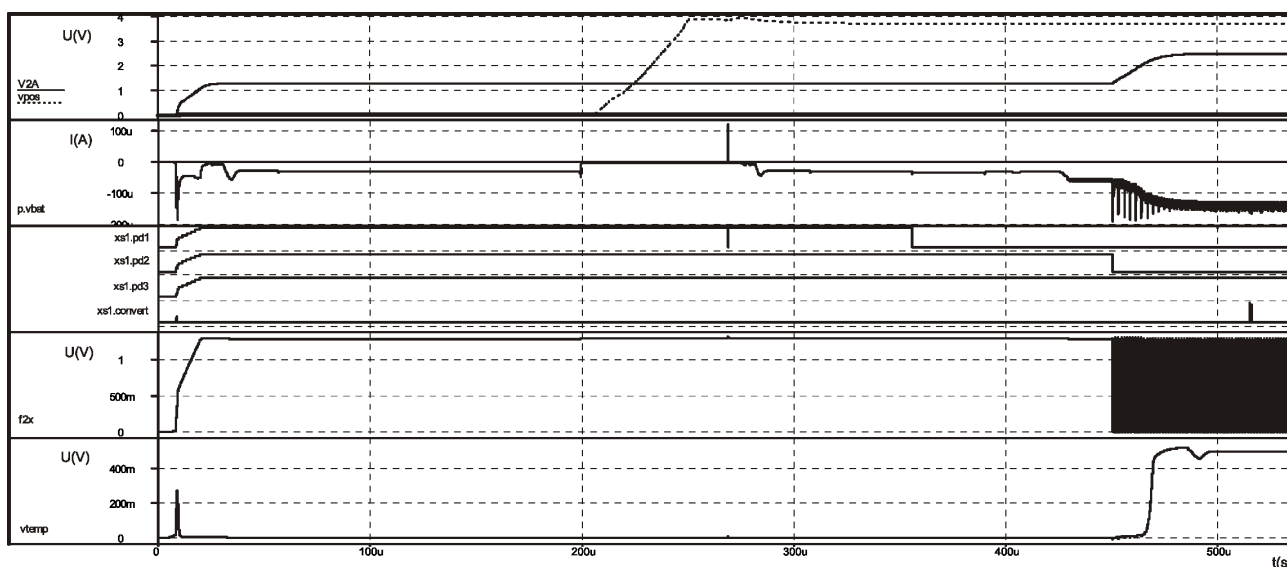
Slika 32: Simulacija napetostnega dvojnika - prikazani so procesni robovi pri bremenskem toku $5 \mu A$ in napajanju $1,1 V$

PMOS kondenzator v prikazani konfiguraciji deluje v 'depletion' načinu. Zato nima izrazitega vpliva na povečanje kapacitivnosti pri napetostih nad pragovno napetostjo, kot bi bil to primer, če bi uporabili NMOS kondenzator v isti topologiji.

Slika 32 prikazuje simulacijo napetostnega dvojnika pri napajanju $1,1 V$ in bremenskem toku $5 \mu A$. V simulaciji so zajeti vsi štirje procesni robovi MOS tranzistorjev: worst power, worst speed, worst zero in worst one.

4.2.4.2 Časovno distribuirano vključevanje funkcij

Zaradi fizikalnih omejitev zniževanja porabe analognih sklopov vezju, smo morali izbrati drugačen pristop k zmanjševanju porabe celotnega sistema. Ena od značilnosti sistema za brezkontaktno identifikacijo in beleženje je ta, da določene sklope integriranega vezja potrebujemo samo v določenem trenutku. Temperaturni senzor in analogno digitalni pretvornik potrebujemo samo kadar RFID značka dobi ukaz za meritev temperature, ali kadar dobi vezje prekinitveni signal iz časovnika. V vseh ostalih primerih sta temperaturni senzor in analogno digitalni pretvornik lahko popolnoma izklopljena. Enosmerne delovne tokove, ki drugače napajajo te sklope, lahko zato prekinemo.



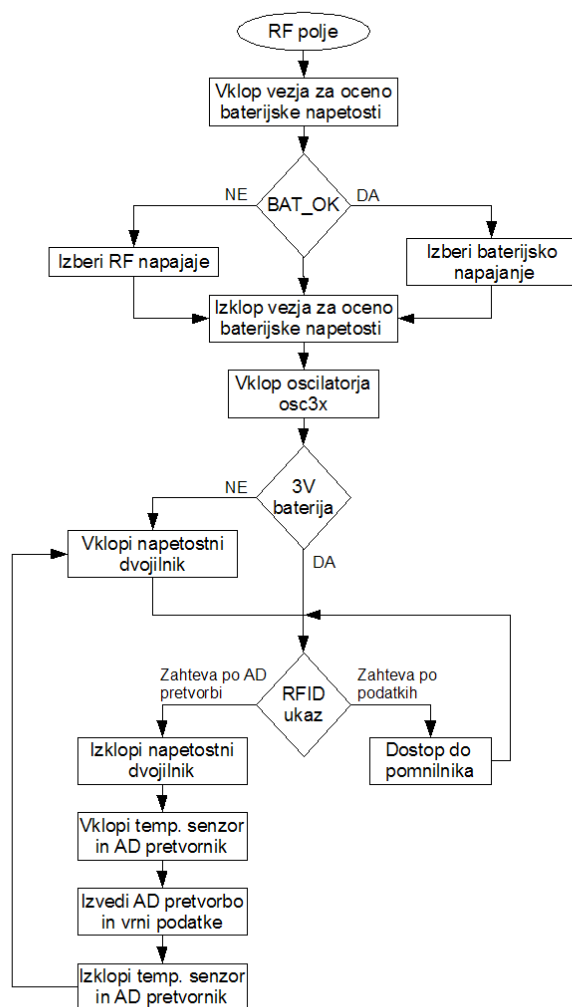
Slika 33: Simulacija vklopa integriranega vezja ob RFID ukazu za meritev temperature

Slika 34 prikazuje diagram poteka ob vstopu mikrosistema v RF polje. Tipično je v tem trenutku lahko integrirano vezje popolnoma izklopljeno, lahko je vklopljen časovnik, lahko pa tudi vezje izvaja analogno digitalno pretvorbo ob prekinitvi časovnika. Slika prikazuje potek prvih dveh primerov. V tretjem primeru pa je potek nekoliko drugačen. Ko vezje zazna prisotnost dovolj močnega RF polja, najprej vklopi podvezje za oceno baterijske napetosti in se na osnovi tega odloči za vir napajanja. Podvezje se nato izključi, saj se pričakuje, da se v trajanju enega RFID komunikacijskega cikla, baterija ne bo izpraznila. Sledi vklop oscilatorja osc3x, ki je glavni vir sistemske ure. Če je priklopljena 1,5 V baterija, sledi vklop napetostnega dvojilnika. Drugače pa bo le-ta ostal izklopljen, njegov izhod pa bo povezan neposredno na napajalno napetost. S tem je

integrirano vezje pripravljeno sprejemati ukaze preko RFID komunikacijskega vmesnika in čaka na naslednji ukaz. Ob prejemu ukaza za analogno digitalno pretvorbo trenutne temperature, najprej izklopi napetostni dvojn timer, nato vklopi temperaturni senzor in AD pretvornik ter po določeni zakasnitvi izvede pretvorbo.

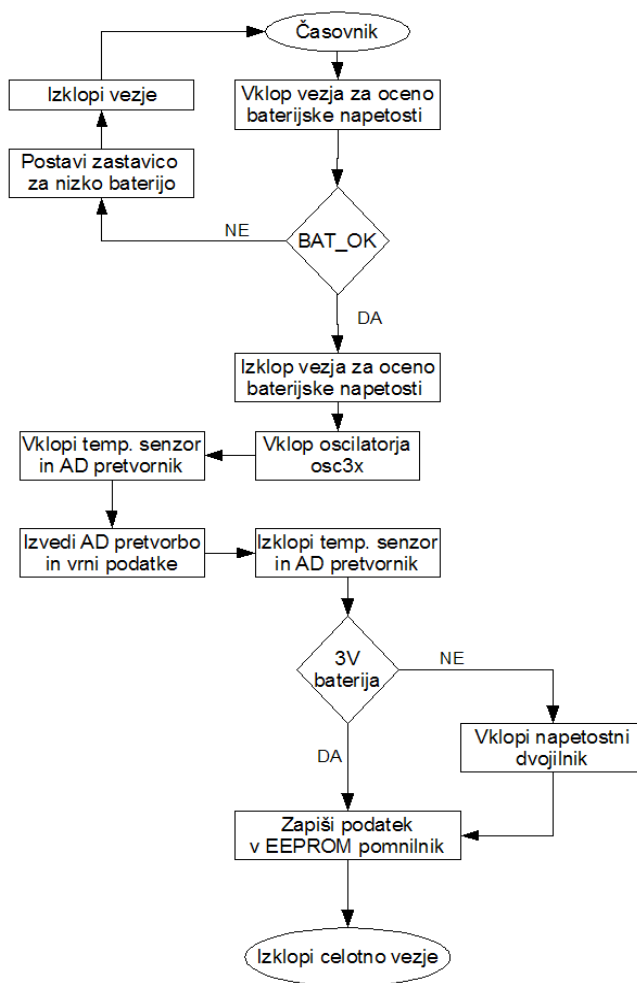
Simulacija na sliki 33 prikazuje ta postopek za primer 1,5 V baterije. V prvem zgornjem delu grafa je prikazana usmerjena RF napetost (*vpos*) in izhodna napetost dvojn timer (*V2A*). Pod njima je baterijski tok. Nato so krmilni signali *pd1* (vklop oscilatorja), *pd2* (vklop dvojn timer, in temperaturnega senzorja), *pd3* (vklop dvojn timer za EEPROM) in *convert* (zagon AD pretvorbe). Na začetku na integrirano vezje priključimo baterijo. S tem se vključi vezje za izbiro napajalnega vira, bandgap referenčni vir in por. Poraba vezja od tega trenutka do končane izbire napajanja (pri 200 μ s) je 30 μ A. Nato poraba pade na vrednost približno 100 nA. V tem trenutku tudi na antenske sponke pripeljemo napajanje, kar simulira prihod vezja v elektromagnetno polje. S tem se začne postopek distribuiranega vključevanja funkcij. Najprej se vklopi vezje za izbiro napajalne napetosti, ki zazna zadostno baterijsko napetost. Nato se vklopita oscilator in viri enosmernih tokov za nastavitve delovne točke. Pri približno 490 μ s se vklopi temperaturni senzor. Analogno digitalna pretvorba se začne z naraščajočo fronto *convert* signala pri približno 620 μ s.

Po končani pretvorbi pošlje podatke nazaj k izpraševalniku, izklopi temperaturni senzor in AD pretvornik ter ponovno vklopi napetostni dvojn timer. Napetostni dvojn timer je vklopljen ves čas stanja pripravljenosti integriranega vezja za procesiranje RFID ukazov.



Slika 34: Algoritem za vklop mikrosistema ob zaznavi RF polja

Slika 35 prikazuje diagram poteka vklopa integriranega vezja ob prekinitvenem signalu časovnika. V tem primeru je potrebno izvesti meritev in jo shraniti v pomnilnik. Ob prekinitvi se najprej vključi vezje za oceno baterijske napetosti, saj mora za zanesljivo analogni digitalno pretvorbo biti baterijska napetost dovolj visoka. V primeru, ko je napetost prenizka, se postavi zastavica in se vezje izklopi. Zastavico lahko RFID izpraševalnik prebere z ukazom 'Get Log State'. Drugače mikrosistem nadaljuje z vklopom oscilatorja. Ko je izhodna frekvenca oscilatorja stabilna, se vklopi temperaturni senzor (ali vezje za procesiranje zunanjih senzorjev) in AD pretvornik. Po izvršeni pretvorbi se AD pretvornik in senzor izklopita. Če se vezje napaja iz 1,5 V baterije, sledi vklop napetostnega dvojn timerja. Po vzpostavljeni napetosti se podatki zapišejo v pomnilnik in celotno vezje se izklopi do naslednje prekinitve.

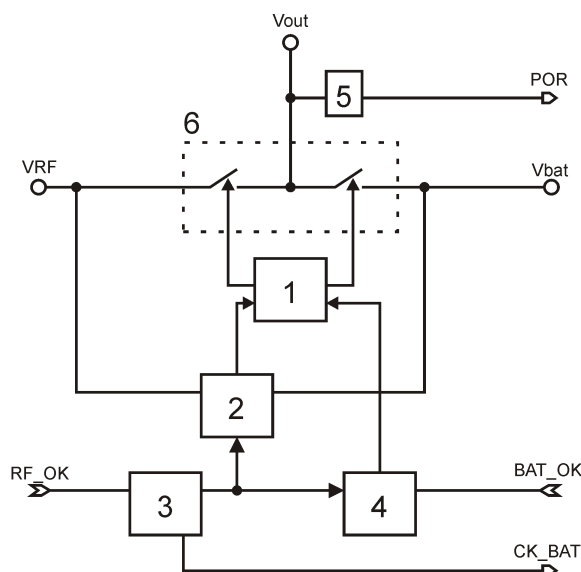


Slika 35: Algoritem za vklop mikrosistema ob prekinitvi časovnika

4.2.4.3 Enota za izbiro napajanja

V dosedanjih izvedbah pametnih aktivnih značk smo zasledili določeno pomanjkljivost. Po izpraznitvi baterije je značka neuporabna [15]. Takšno značko se lahko samo še zavrže, ob čemer so izgubljeni tudi podatki, ki so trenutno shranjeni v trajnem spominu. Če se izpraznjenost baterije

ugotovi dovolj zgodaj, škoda ne bo nastala. Škoda lahko nastane, če se baterija nepričakovano izprazni v delovanju, ko je beleženje aktivno. Določena količina uporabnih informacij, bi bila tako izgubljena. Vzrok za pomanjkljivost lahko iščemo v dejstvu, da imajo ti sistemi deljeno napajanje. Nekateri deli vezja se napajajo iz enega vira (na primer iz baterije), drugi deli vezja pa iz drugega vira (na primer iz elektromagnetnih valov) [16]. To seveda pomeni, da deli vezja, ki se napajajo iz baterije, ne bodo več delovali po izpraznitvi baterije.



Slika 36: Blokovna shema preklopnika izvora napajanja

Problem delno rešuje patent [17] z uporabo Schottky diod. Sistem za izbiro vira napajanja, ki ga opisuje patent je pasiven sistem. To pomeni, da bo za vir napajanja vedno izbrana najvišja napetost, ne glede na stanje baterije. V primeru pametne aktivne nalepke je bolj primerno, da se za napajanje uporabi baterija, ko je napetost še dovolj visoka. Baterijsko napajanje je namreč bolj stabilno od RF napajanja, ki je odvisno od več različnih dejavnikov. Prav tako je slabost omenjenega sistema, opisanega v [17], padec napetosti. Ta je vedno prisoten na prevodno polarizirani diodi in je, glede na tip diode in uporabljeno tehnologijo, od 0,2 V do 0,7 V. Napajalna napetost vezja bo manjša za ta padec. Ob uporabi aktivnega sistema izbire napajanja tega padca ne bi bilo, kar predstavlja prednost pri napajanju integriranega vezja z 1,5 V baterijo.

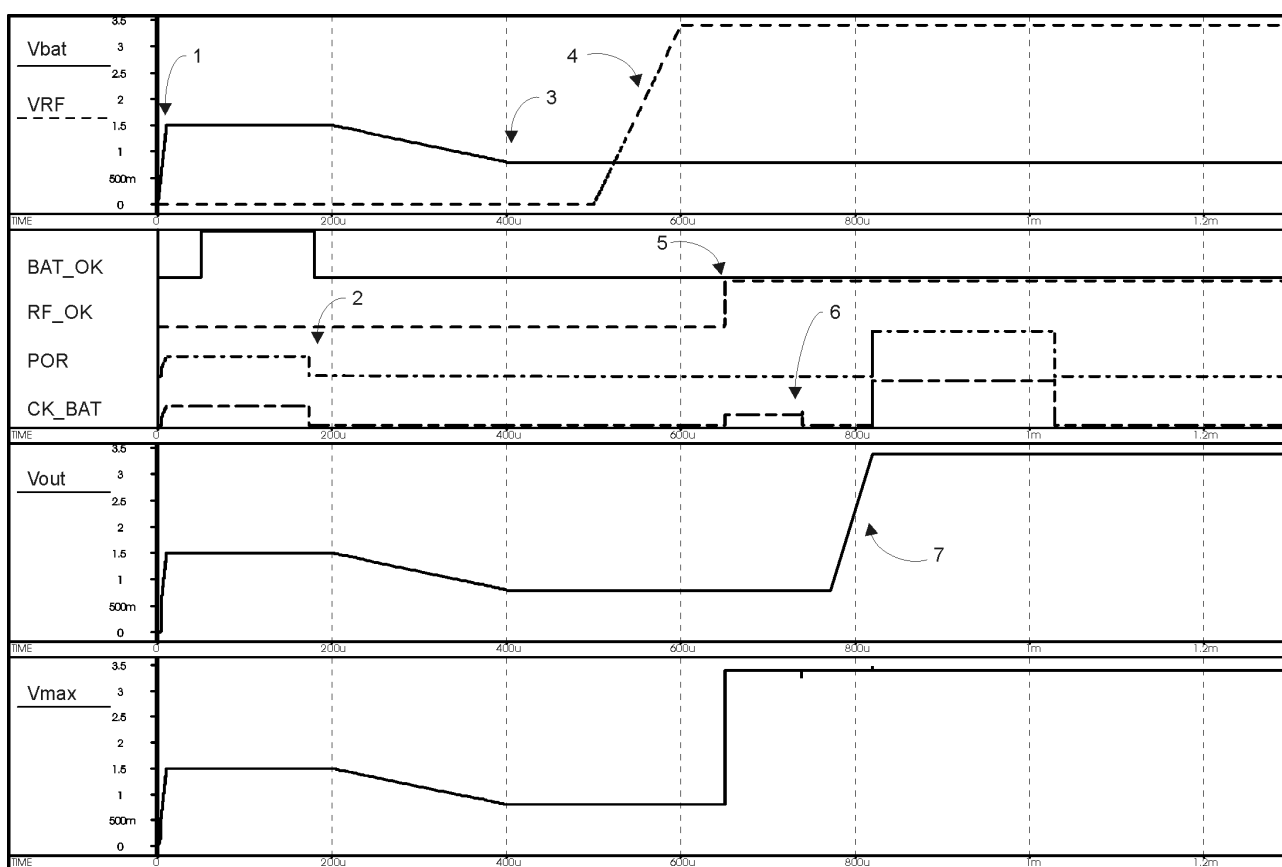
Blokovna shema enote za izbiro napajanja prikazuje slika 36. Stikali, ki na izhodno napajanje

povežeta baterijsko napajanje (*Ubat*) ali usmerjeno RF napajanje (*URF*) sta označeni s 6. V naši izvedbi sta to PMOS stikali. Podvezje 1 je kontrolno vezje za PMOS stikala, podvezje 2 je primerjalno vezje napajalnih napetosti *Ubat* in *URF*, ki izbere najvišjo napetost v vezju. Tej napetosti pravimo *Umax* in je povezana na 1. Potrebujemo jo za ustrezno krmiljenje PMOS stikal. Podvezje 3 je zakasnilno vezje, ki zakasni signal *RF_OK*. Signal *RF_OK* je izhod podvezja za oceno usmerjenega RF napajanja, ki se nahaja v analognem radijskem delu in primerja usmerjeno RF napajanje z določenim pragom. Na svojem izhodu ima stanje 1, kadar je usmerjeno RF napajanje dovolj visoko, da zagotavlja zanesljivo delovanje preostalega vezja. Zakasnen signal *RF_OK* je povezan na 2 in 4, nezakasnen signal za vklop podvezja za oceno baterijske napetosti (*CK_BAT*), pa je povezan na vezje za primerjavo baterijske napetosti (ni na blokovni shemi). Podvezje za preverjanje baterijske napetosti se nahaja v analognem merilnem delu in ima na svojem izhodu 1 (signal *BAT_OK*), kadar je baterijska napetost dovolj visoka za zanesljivo delovanje preostalega vezja. Podvezje 4 po zakasnitvi da podvezju 1 signal, ali je baterijska napetost dovolj visoka za zanesljivo delovanje. Podvezje 5 je vezje, ki generira dinamični reset signal (*POR*) samo ob vklopu baterijskega napajanja in ob vklopu RF napajanja, če baterijskega napajanja ni. Namen tega signala je povrnitev vseh spominskih celic v začetno stanje.

Običajen potek izbire napajanja (Slika 38) se začne ob priključitvi baterije. Ta sproži *POR* signal in resetira preostalo vezje. V delovanju lahko pride antena nalepke v elektromagnetno polje, RF napajanje postane aktivno in analogni radijski del generira signal *RF_OK*. Podvezje 3 takoj ob *RF_OK* signalu sproži signal *CK_BAT*, ki zažene vezje za primerjavo baterijske napetosti. V primeru, ko je baterijska napetost dovolj visoka za zanesljivo delovanje (1,2 V) se signal *BAT_OK* postavi na 1 in ob preteku zakasnitve vezje izbere baterijsko napajanje. Za zanesljivo delovanje PMOS stikal skrbi podvezje 2, ki najvišjo napetost v vezju pelje v kontrolno vezje PMOS stikal (1) in s pravilnim krmiljenjem izniči možnost povratnih tokov.

Slika 37 prikazuje simulacijo enote za izbiro napajanja, ko baterijska napetost pade pod najnižji dovoljen nivo. Ob trenutku (1) priključimo vezje na baterijsko napajanje z napetostjo 1,5 V. Kmalu za tem se sproži tudi *POR* signal, kateri vključi vezje za primerjavo baterijske napetosti s signalom *CK_BAT*. Vezje za primerjavo baterijske napetosti kontrolira signal *BAT_OK*, ki je do trenutka (2) 1, saj je baterijska napetost dovolj visoka. V trenutku (3) baterijska napetost pade pod najnižji dovoljen nivo, vendar se ob tem trenutku v samem vezju nič ne zgodi, saj vezje za primerjavo

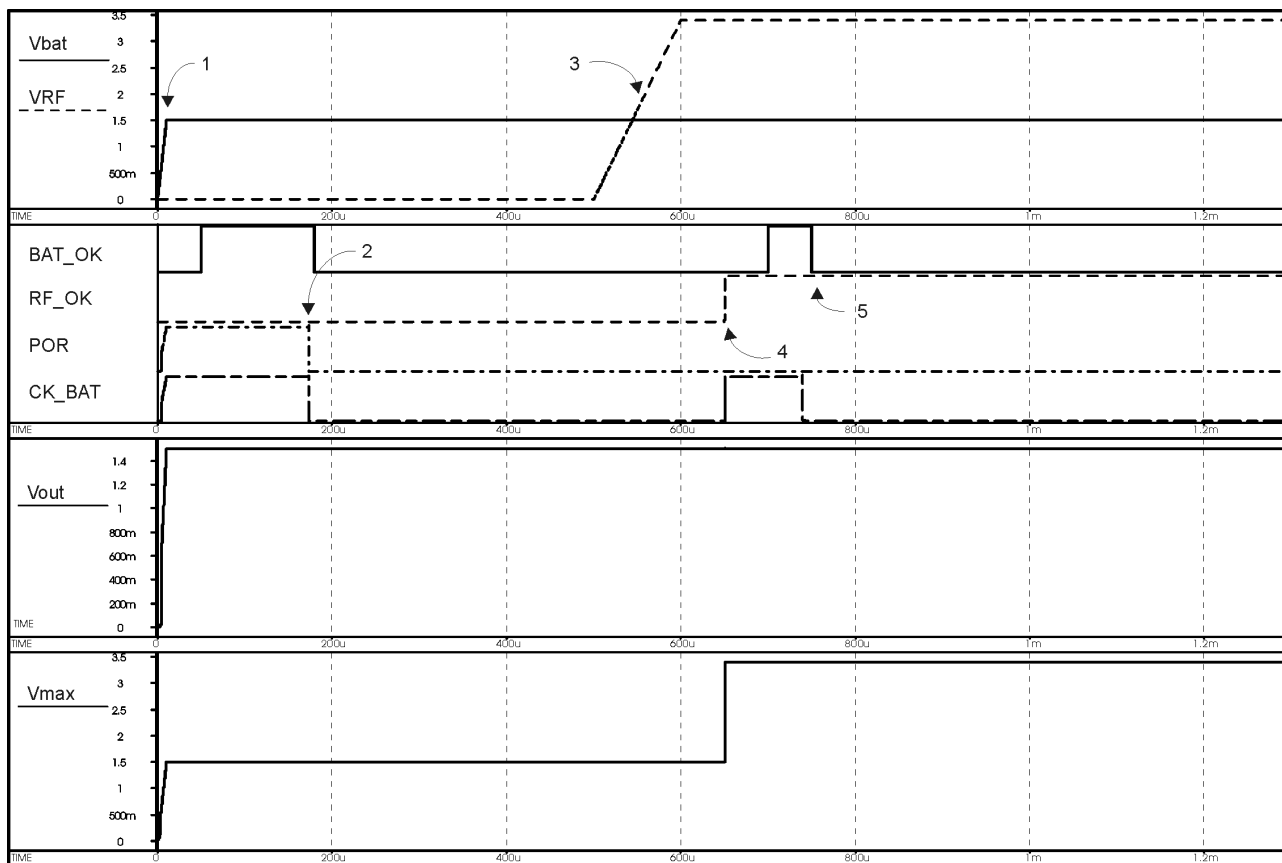
baterijske napetosti ni aktivno. Ob trenutku (4) pride nalepka v elektromagnetno polje in RF napajanje se dvigne nad najnižji nivo. V trenutku (5) se vzpostavi signal RF_OK, ki sporoča, da je RF napajanje dovolj visoko. Signal RF_OK sproži vezje za primerjavo baterijske napetosti s signalom CK_BAT. Ob koncu primerjave baterijske napetosti (6) je signal BAT_OK na nizkem nivoju, kar pomeni, da je baterijska napetost prenizka. Zato se ob trenutku (7) za glavno napajanje Vout izbere RF napajanje. Napajanje Vmax, ki je zmeraj priključeno na najvišje napajanje v vezju, se na RF napajanje priključi že ob trenutku (5), ko postane aktiven signal RF_OK. Tako se zagotovi pravilno delovanje stikal.



Slika 37: Potek izbire napajanja pri nezadostni baterijski napetosti

Slika 38 prikazuje simulacijo enote za izbiro napajanja, ko je baterijska napetost dovolj visoka čez celoten potek grafa. Ob trenutku (1) priključimo na vezje baterijsko napajanje z napetostjo 1,5 V. Kmalu za tem se sproži tudi POR signal, ki vključi vezje za primerjavo baterijske napetosti s signalom CK_BAT. Vezje za primerjavo baterijske napetosti kontrolira signal BAT_OK, ki je do trenutka (2) 1, kadar je baterijska napetost dovolj visoka. Ob trenutku (3) pride nalepka v

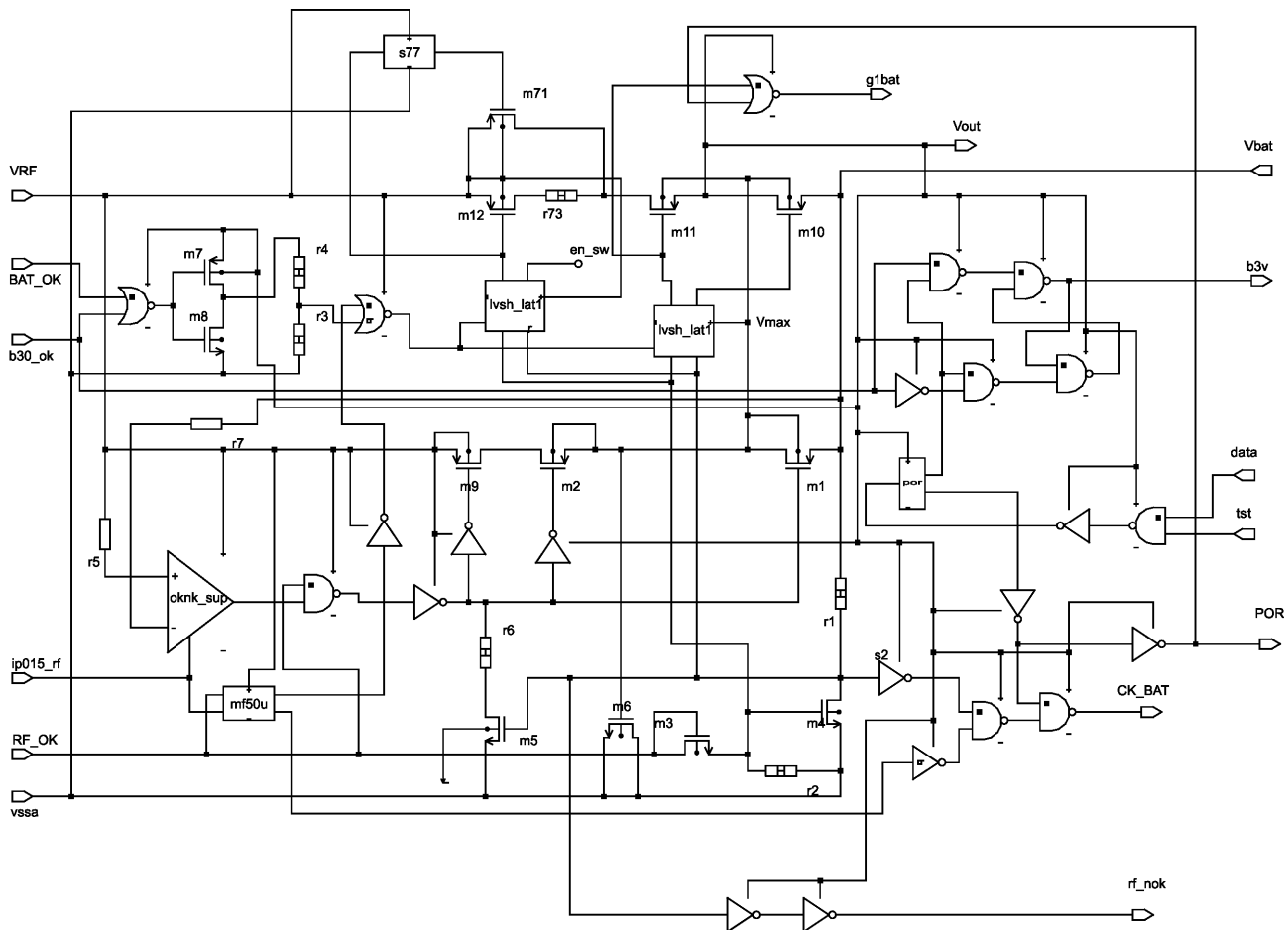
elektromagnetno polje in RF napajanje se dvigne nad prag. V trenutku (4) se postavi signal RF_OK, ki sporoča, da je RF napajanje dovolj visoko. Signal RF_OK sproži vezje za primerjavo baterijske napetosti s signalom CK_BAT. Ob koncu primerjave baterijske napetosti (5) je signal BAT_OK na visokem nivoju, zato RF napajanje ne bo izbrano za glavno napajanje. Napajanje Vmax, ki je zmeraj priključeno na najvišje napajanje v vezju, se na RF napajanje priključi že ob trenutku (4), ko postane aktiven signal RF_OK in tako zagotovi pravilno delovanje stikal.



Slika 38: Potek izbire napajanja pri zadostni baterijski napetosti

Shema vezja za izbiro napajanja je prikazana na sliki 39, kjer so tudi signali, ki niso opisani v delovanju samega vezja in v blokvnem diagramu. Signal b30_ok je na logični enici, kadar vhodna napetost presega 2,4 V, torej ko je priključena baterija z nominalno napetostjo 3 V. V tem primeru vezje za izbiro napajalne napetosti ne deluje nič drugače kot takrat, ko je priključena baterija z nominalno napetostjo 1,5 V, signal b30_ok se v vezju za izbiro napajanja le shrani, saj je potreben za izklop napetostnega dvojilnika. Shranjen signal se imenuje b3v in je na shemi prikazan kot izhod. Drug izhodni signal je g1bat, ki je na stanju logične enice, ko na integrirano vezje ni priključena baterija in se vezje napaja iz RF polja. Ostali signali so testni signali in vhod za delovni

tok.



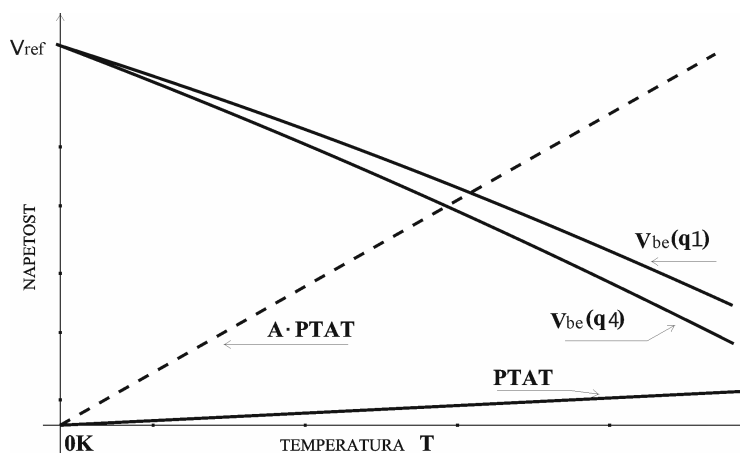
Slika 39: Shema preklopnika izvora napajanja

4.2.5 Zajemanje senzorskih podatkov

4.2.5.1 Integrirani temperaturni senzor

V mikrosistemu za brezkontaktno identifikacijo in beleženje smo se odločili za integracijo temperaturnega senzorja. Glavni vzrok za to je predvsem vpliv temperature na hitrost kemičnih reakcij, in posledično na hitrost kvarjenja izdelkov. Drugi vzrok za to odločitev je tudi možnost integracije temperaturnega senzorja na standarden CMOS proces, brez posebnih dodatkov, kot je na primer MEMS.

Verjetno najpreprostejši temperaturni senzor je napetost diode, polarizirane v prevodni smeri. V tehnologiji CMOS uporabljamo prevodno polariziran spoj med emitorjem in bazo vertikalnega bipolarnega PNP tranzistorja. Napetost spoja je odvisna od tokovne gostote emitorja in je približno 0,65 V pri sobni temperaturi. Napetost je večja pri večji tokovni gostoti. Napetost spoja je nelinearna. Razlika dveh napetosti, ki imata različni tokovni gostoti pa je linearna s temperaturo in kar je tudi pomembno, razlika je nič pri absolutni temperaturi [5], [20](Slika 40 – PTAT).



Slika 40: Napetost prevodno polariziranih spojem emitor-baza dveh bipolarnih tranzistorjev in njuna razlika

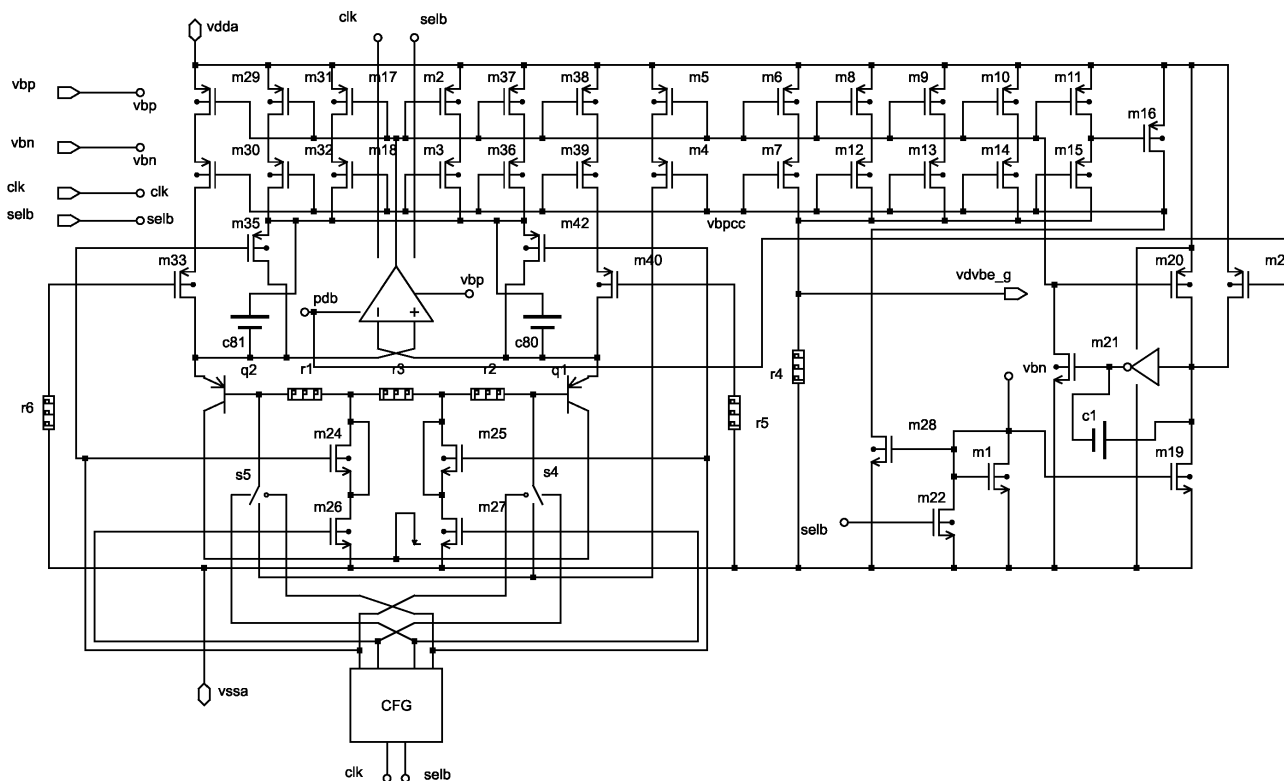
Napetost U_{BE} (splošen zapis) in razliko dveh U_{BE} napetosti opisujeta naslednji relaciji:

$$U_{BE}(T) = \frac{kT}{q} \cdot \ln\left(\frac{I_{BE}(T)}{I_S}\right) = U_{G0} \left(1 - \frac{T}{T_0}\right) + \frac{T}{T_0} U_{BE}\left(\frac{T}{T_0}\right) - (a-m) \cdot \frac{kT}{q} \cdot \ln\left(\frac{T}{T_0}\right), \quad (25)$$

$$\Delta U_{BE}(T) = U_{BE}(q1) - U_{BE}(q2) = \frac{kT}{q} \cdot \ln(A), \quad (26)$$

V enačbi 26 je A razmerje tokovnih gostot emitorskih tokov. Ta enačba ne opisuje kompenzacije baznega toka, dinamične kompenzacije in modulacije, vendar to ne spremeni pravilnosti in ustreznosti zapisa.

Sledi, da je primerna izbira za realizacijo temperaturnega senzorja arhitektura, ki temelji na razliki dveh napetosti ΔU_{BE} . Arhitektura odštevanja in napajanja elementov ni idealen proces, temveč je temperaturno, tehnološko, in napetostno odvisen. Zato je potreben razvoj sistema, ki bo deloval pri nizki napajalni napetosti (1 V in manj) in pri nizki porabi (pod 1 μ W).



Slika 41: Integrirani temperaturni senzor

Ker napajamo vertikalni bipolarni tranzistor v emitorju, končno ojačanje β_F vpliva na kolektorski

tok in s tem na napetost U_{BE} . Vpliv je izrazitejši pri modernih tehnologijah CMOS, kjer je tokovno ojačanje nizko (pod 20). Ojačanje β_F vpliva predvsem zaradi svoje izrazite temperaturne odvisnosti.

$$\Delta U_{BE} = \frac{kT}{q} \ln\left(\frac{I_C}{I_S}\right) = \frac{kT}{q} \ln\left(\frac{I_E}{I_S} \cdot \frac{\beta_F}{1 + \beta_F}\right) \quad (27)$$

Ojačanje β je eksponencialno odvisno od temperature in inverzno-eksponencialno odvisno od koncentracije ΔE_G in ga lahko zapišemo kot:

$$\beta(T) = \beta_0 \cdot e^{\left(\frac{-\Delta E_G}{kT}\right)} = 0 \cdot e^{\frac{-1}{T}} \propto e^{\frac{-1}{T}} \rightarrow TC(\beta) = \text{pozitiven} \quad (28)$$

Potrebujemo torej takšno zasnovano generatorja toka PTAT, ki delno (ali v celoti) eliminira vpliv baznega toka na rezultat. Povejmo še, da lahko koristno uporabimo temperaturno lastnost β_F , če bazni tok prištejemo k PTAT toku. Tako dobimo eksponencialno – kvadratično kompenzacijo bandgap napetosti.

Celoten temperaturni senzor je zasnovan kot sistem s sekanjem (chopper), katerega osnovna naloga je izločanje oziroma minimizacija napetosti ničanja (offset) in šuma. Tukaj mislimo predvsem nizkofrekvenčne šumne napetosti MOS tranzistorjev. Pri zasnovi so upoštevani vsi elementi v zanki, od operacijskega ojačevalnika, PMOS tokovnih virov, upornosti do vertikalnih PNP struktur.

Celoten PTAT tokovni vir je na sliki 41 levo. Sestavlja ga operacijski ojačevalnik z demodulatorjem in krmiljeni tokovni viri $m28$, $m31$, $m17$, $m2$, $m37$, $m39$ in $m35$. Razlika ΔU_{BE} se pojavi na serijski upornosti $r1+r3$ ali na $r2+r3$. Vezje CFG (clock form generator) je modulator, ki menjuje polariteto signalov na vhodih operacijskega ojačevalnika, dinamično kompenzira lastnosti bipolarnih tranzistorjev in PMOS tokovnih virov ter kompenzira lastnosti ΔU_{BE} zaradi končnega in neenakega tokovnega ojačanja bipolarnih tranzistorjev.

Kratek opis tokovnega vira je sledeč. Bipolarna tranzistorja napajamo izmenično s tokovnim razmerjem 1:(4+1). Občutljivost dobljene napetosti ΔU_{BE} je $200 \mu\text{V}/^\circ\text{C}$. PTAT tok je funkcija napetosti ΔU_{BE} in upornosti $r1+r3$ ali upornosti $r2+r3$. Pri tem predstavlja $r1$ ali $r2$ eno četrtno

upornosti r_3 , ki je priključena v bazi tranzistorja. Če je v fazi f_1 priključen tok $5I$ v emitor tranzistorja q_2 , potem je $1/5 R$ upornosti v bazi q_2 in $5R$ upornosti v bazi q_1 , kamor je priključen tudi tok I iz vira m_5 . Tako smo zmanjšali vpliv baznega toka tranzistorja q_1 na izhodni tok I v fazi f_1 . Tok v fazi f_1 določa relacija:

$$I = \frac{\Delta U_{BE}}{r_1 + r_3} \quad (29)$$

v bazi q_2 je upornost r_2 , ki je enaka upornosti r_1 in je $r_3/4$.

Ker je bazni tok tranzistorja q_2 petkrat večji od baznega toka tranzistorja q_1 , sta padca napetosti, ki ju povzročata bazna tokova enaka in delujeta kot sofazni napetosti. Različni napetosti na stikalih m_{26} in m_{27} se pojavita kot razlike v pragovnih napetostih in s tem kot napetost ničanja (offset), ki se s sekanjem izenačita.

Enako velja za kompenzacijo vpliva končnega tokovnega ojačanja tranzistorja q_2 v fazi f_2 , kjer je tok I :

$$I = \frac{\Delta U_{BE}}{r_2 + r_3} = \frac{kT \cdot \ln(5)}{q \cdot (r_2 + r_3)} \quad (30)$$

v bazi q_1 je tedaj upornost r_1 . Izdelani tokovni vir je neodvisen od tokovnega ojačanja bipolarnega tranzistorja β_F .

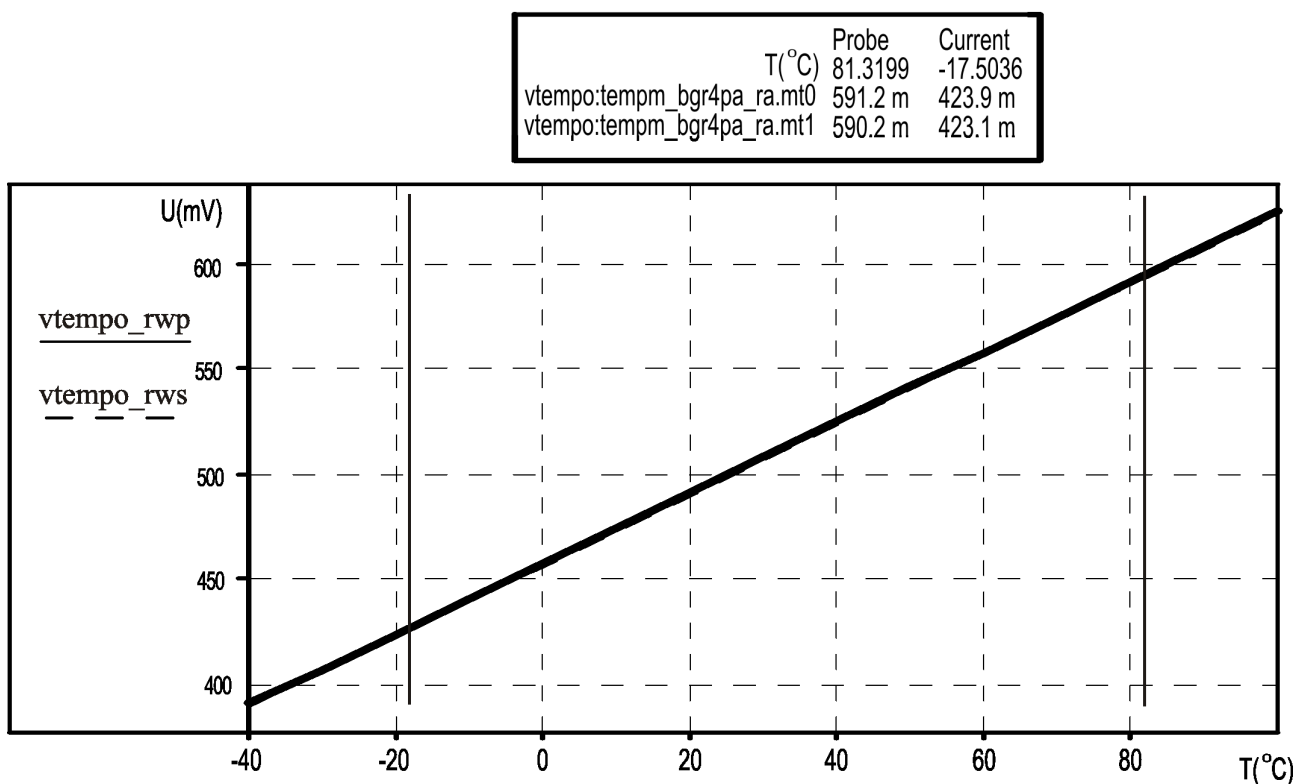
Preciznost izdelanega toka je odvisna od napetosti ničanja ojačevalnika. Le ta se proti izhodu modulira le enkrat, enako kot nizkofrekvenčni $1/f$ šum in se tako preslikata na modulacijsko frekvenco. Ker je cilj preciznost meritve temperature $0,2^\circ\text{C}$, je dovoljena napetost ničanja $20 \mu\text{V}$. Potrebna izenačenost napajalnih tokov bipolarnih tranzistorjev mora biti boljša od $0,1 \%$. Dobljeni PTAT tok ima tako superponirano izmenično komponento z amplitudo, ki jo določa velikost ojačene napetosti ničanja. Značilnost tehnike sekanja je, da ohranja določeno napetost ničanja zaradi presluha in injkcije naboja ob izklopu stikal (nekaj $10 \mu\text{V}$). Ker bi dodatno vgrajeno sekanje (nested chopping) dodatno podaljšalo meritev temperature in povečalo povprečno porabo senzorja, se je pokazalo, kot povsem koristna rešitev, sinhrono filtriranje. Zato je ključno naknadno pravilno sinhrono vzorčenje in filtriranje, tako za merjenje temperature kot za napajanje bandgap vira

(poglavje 4.2.5.5).

Tehniko sekanja smo izdelali tako, da izvajamo modulacijo v tokovnem krogu. Le-ta zajema tokovne vire, bipolarne strukture, stikala in upornosti. Modulacija zato zajame tudi napetost ničanja, kot posledico neenakosti parametrov bipolarnih tranzistorjev. Napajanje tranzistorjev izvaja 6 tokovnih virov po 1 μA , ki se dinamično izenačujejo preko stikal $m35$ in $m42$, prav tako s fazo $f1$ in $f2$. Pri tem en tokovni vir napaja en tranzistor, ostalih pet pa drugega v fazi ($f1$) in obratno v drugi fazi ($f2$). Uporabljena je frekvenca modulacije 60 kHz.

Napetost temperaturnega senzorja v vozlišču $vtemp$ je določena s PTAT tokom I in upornostjo $r3$, z ojačanjem, ki ga določa število tokovnih virov in upornost $r3$:

$$V_{temp} = N \cdot I \cdot r3 = 5 \cdot I \cdot r3 \quad , \quad (31)$$



Slika 42: Simulacija temperaturnega senzorja v odvisnosti od temperature in tolerance integriranih uporov

Slika 42 prikazuje potek izhodne napetosti temperaturnega senzorja v območju od -40°C do $+100^{\circ}\text{C}$. Prikazani sta tudi napetosti v točkah $-17,5^{\circ}\text{C}$ in $81,32^{\circ}\text{C}$. Polna črta označuje izhodno

napetost v primeru najnižjih upornosti integriranih uporov, črtkana črta pa izhodno napetost v primeru najvišjih upornosti.

Povejmo še, da stres (mehanski pritisk na površino vezja) po enkapsulaciji vezij v ohišje spremeni lastnosti temperaturnih senzorjev in referenčnih virov, ki temeljijo na lastnostih prevodno polariziranih spojev baza-emitor. Vertikalni bipolarni tranzistor PNP je na srečo manj občutljiv kot ostale bipolarne strukture [22]. Vendar je premik še vedno v razredu nekaj milivoltov in je potrebno naknadno doravnavanje, ko je čip že v ohišju. Ker pa so mehanske lastnosti ohišja tudi temperaturno odvisne, ne moremo reševati problema le z doravnavanjem. Rešitev verjetno obstaja v ohišju, katerega mehanske lastnosti so temperaturno stabilne.

4.2.5.2 Bandgap napetostna referenca

Za merjenje, oziroma analogno digitalno pretvorbo izhodne napetosti temperaturnega senzorja, potrebujemo tudi temperaturno neodvisno napetostno referenco. Na končno nelinearnost meritve temperature vpliva tako nelinearnost temperaturnega senzorja, kot tudi nelinearnost referenčne napetosti.

Najbolj razširjen in uporabljen je način izdelave referenčne napetosti z ekstrakcijo potenciala energijske reže na celotno temperaturno območje [1]. Če potencial energijske reže silicija pomnožimo z elementarnim nabojem elektrona, dobimo napetost, ki jo doseže prevodno polariziran spoj PN pri absolutni temperaturi 0 K in znaša 1,205 V. Ta napetost z naraščanjem temperature pada z naklonom približno $-2 \text{ mV}/^{\circ}\text{C}$. Temperaturna karakteristika je nelinearna, naklon in absolutna vrednost pri določeni temperaturi sta odvisna od tokovne gostote PN spoja. V tehnologiji CMOS uporabljamo spoj baza-emitor. Princip ekstrakcije potenciala od 0 K temelji na seštevanju napetosti prevodno polariziranega spoja baza-emitor in napetostne razlike dveh prevodno polariziranih spojev (imenujemo jo PTAT – Proportional To Absolute Temperature), ki imata različni tokovni gostoti (Slika 40).

Težave, ki jih rešujemo z načrtovanjem pri napajalnih napetostih pod 1 V, so naslednje:

- Klasično proizvedena bandgap napetost, ki je nad 1,2 V, ne moremo dobiti pri napajanju, ki je manjše od te napetosti.
- Podsestave generatorja bandgap napetosti je potrebno linearizirati tako, da dosežemo temperaturno stabilno referenčno napetost v zahtevanem temperaturnem območju. Rezultat je običajno sprejemljiv, če je temperaturna stabilnost boljša od 25 ppm/°C.
- Upoštevati je potrebno tehnološke parametre in tolerance v procesu, neenakost in neponovljivost lastnosti integriranih elementov, nestabilnost parametrov in realnih lastnosti (napetosti ničanja, napetostna in temperaturna odvisnost fizikalnih lastnosti gradnikov v tehnologiji CMOS ter vpliv načina izdelave geometrije posamezni elementov).
- Ker so naprave, ki jih načrtujemo pri tako nizki napajalni napetosti napajane iz baterije, je ključnega pomena tudi zelo nizka poraba vezja. Pri tem se soočamo z potenciranimi problemi, povezanimi z dinamičnimi lastnostmi integriranih sistemov.

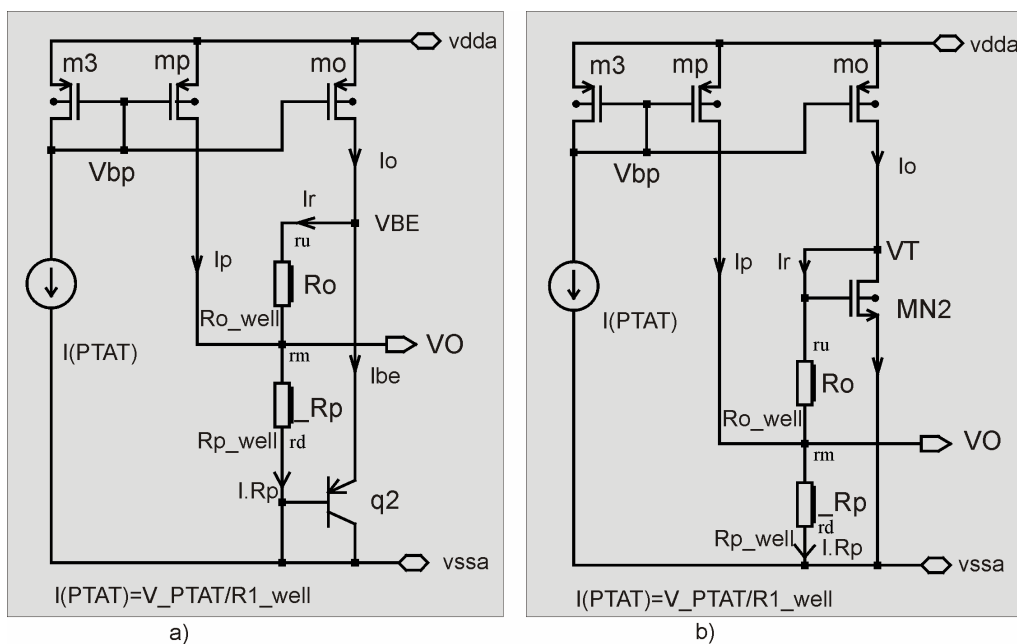
Možne rešitve so naslednje:

- Namesto proizvajanja bandgap napetosti 1,2 V, proizvedemo le del te napetosti. Način, kako to dosežemo, temelji na seštevanju delnih napetosti tako, da nikoli ne presežemo linearnega območja delovanja, ob razpoložljivi napajalni napetosti. Princip takega vira je predstavljen v patentu [4] in prikazan na sliki 43.
- Zaradi pomanjkanja razpoložljivega napetostnega območja vstavimo linearizacijo in kompenzacijo neidealnosti v generatorje posameznih delnih napetosti.
- Načrtovanje ne temelji na absolutnih parametrih, temveč na sledljivosti s posameznimi tehnološkimi parametri in kompenzaciji, ki temelji na razmerju (ratiometričnosti).
- Celoten integrirani sistem temelji na nizki porabi (micropower). To dosežemo z uporabo visoko-ohmskih integriranih uporov in načrtovanjem v podpragovnem področju

ter s časovno razporeditvijo posameznih aktivnosti glede na funkcionalnost celotnega sistema, oziroma glede na ciljno aplikacijo.

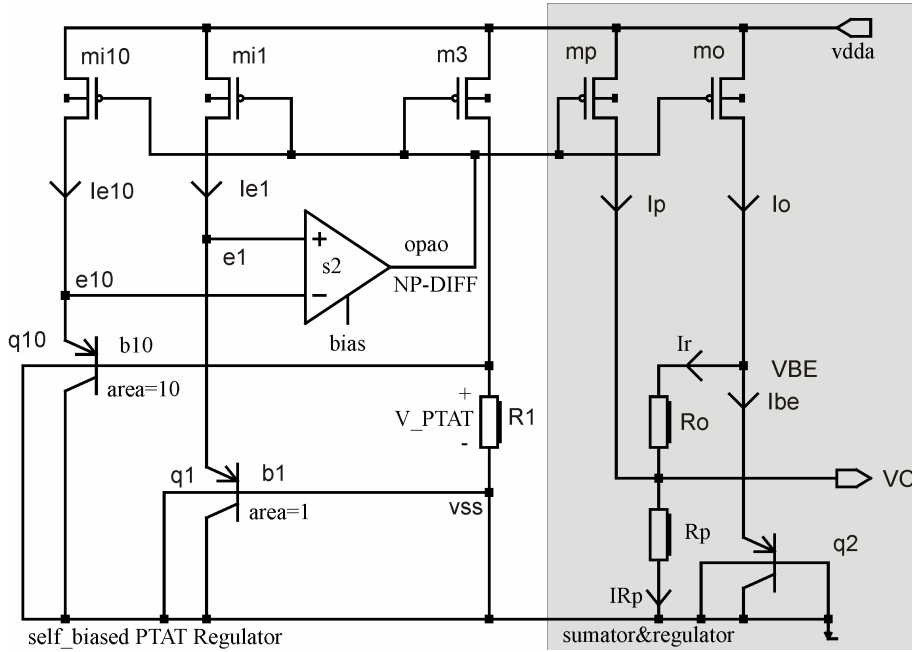
Na sliki 44 je prikazan bandgap, kjer ojačevalnik z negativno povratno vezavo (s_2) poskrbi, da sta napetosti v vozliščih $e1$ in $e10$ enaki oziroma je njuna razlika približno nič (odvisno od odprtozančnega ojačanja ojačevalnika). Razlika napetosti $[U_{BE}(q1)-U_{BE}(q10)]$ je PTAT napetost in je na upor $R1$. Napetost na upor $R1$ bo imela torej linearen in pozitiven temperaturni koeficient (V_{PTAT}).

Levi del vezja na sliki 44 torej predstavlja PTAT tokovni vir. Dejanski temperaturni koeficient (TC) bo seveda odvisen tudi od TC integriranega upora. Preprost izračun pokaže, da je TC PTAT napetosti približno $+3000 \text{ ppm}/^\circ\text{C}$.



Slika 43: Referenčni viri v [4]

Napetost V_{PTAT} se pretvori na upor $R1$ v tok in se preslika v tranzistorje $m3$, mp in mo . Uporabimo lahko tudi integrirane upore, izdelane v n_well strukturi (otok n^-), ki ima temperaturni koeficient TC približno $6500 \text{ ppm}/^\circ\text{C}$.



Slika 44: Primer bandgap generatorja

Delovanje desnega dela vezja na sliki 44 lahko opišemo ločeno v posameznih območjih delovanja. Območja so odvisna od temperaturnega območja delovanja aplikacije, od U_{BE} napetosti in od absolutne vrednosti želene bandgap napetosti U_O :

1. $U_{BE} > U_O$, kjer velja naslednja relacija:

$$I_{BE} = I_O - I_r = I_O - \frac{U_{BE} - U_O}{R_O}, \quad (32)$$

$$U_O = (I_p + I_r) \cdot R_p, \quad (33)$$

2. $U_{BE} = U_O$: To se zgodi, ko temperatura naraste do $T = T_0$ (v primeru na sliki 43 je $T_0 = 135$ °C). Takrat ni povratnega toka iz enega od tokovnih virov I_O ali I_p :

$$U_O = I_p \cdot R_p = U_{BE}(T_0) = \frac{kT}{q} \cdot \ln\left(\frac{I_O}{I_{SS}}\right), \quad (34)$$

Največji potreben tok I_O je torej določen z nominalno referenčno napetostjo U_O in z lastnostmi integriranih elementov pri najnižji željeni temperaturi delovanja:

$$I_{O_{max}} = I_{BE} \left\{ f(U_{BE}) \right\}_{max} + \frac{U_{BE_{max}} - U_O}{R_{O_{min}}}, \quad (35)$$

3. $U_{BE} < U_O$: Tok I_r zamenja smer in del toka I_p teče v emitor ($q2$). Seštevalni regulator generira konstantno napetost U_O vse dokler je tok I_p dovolj velik, da stabilizira napetost na upor R_p . Del toka I_p teče v upor R_O in kompenzira padanje $U_{BE}(q2)$ z naraščanjem temperature:

$$I_p = \frac{U_O}{R_p} \quad , \quad (36)$$

$$I_{p_{max}} = \frac{U_O - U_{BE_{min}}}{R_{O_{min}}} + \frac{U_O}{R_{p_{min}}} \quad , \quad (37)$$

Poudarimo ponovno, da so vsi členi v zgornjih relacijah, razen U_O , temperaturno odvisni.

Člen kT/q je termična napetost, q je naboj elektrona ($1,602176462 \cdot 10^{-19} C$), T absolutna temperatura v K in k Boltzmannova konstanta ($1,38 \cdot 10^{-23} J/K$). Termična napetost linearno raste z naraščanjem temperature in znaša $26 mV$ pri $298 \text{ }^\circ K$.

4.2.5.3 Bandgap napetostna referenca v merilni enoti

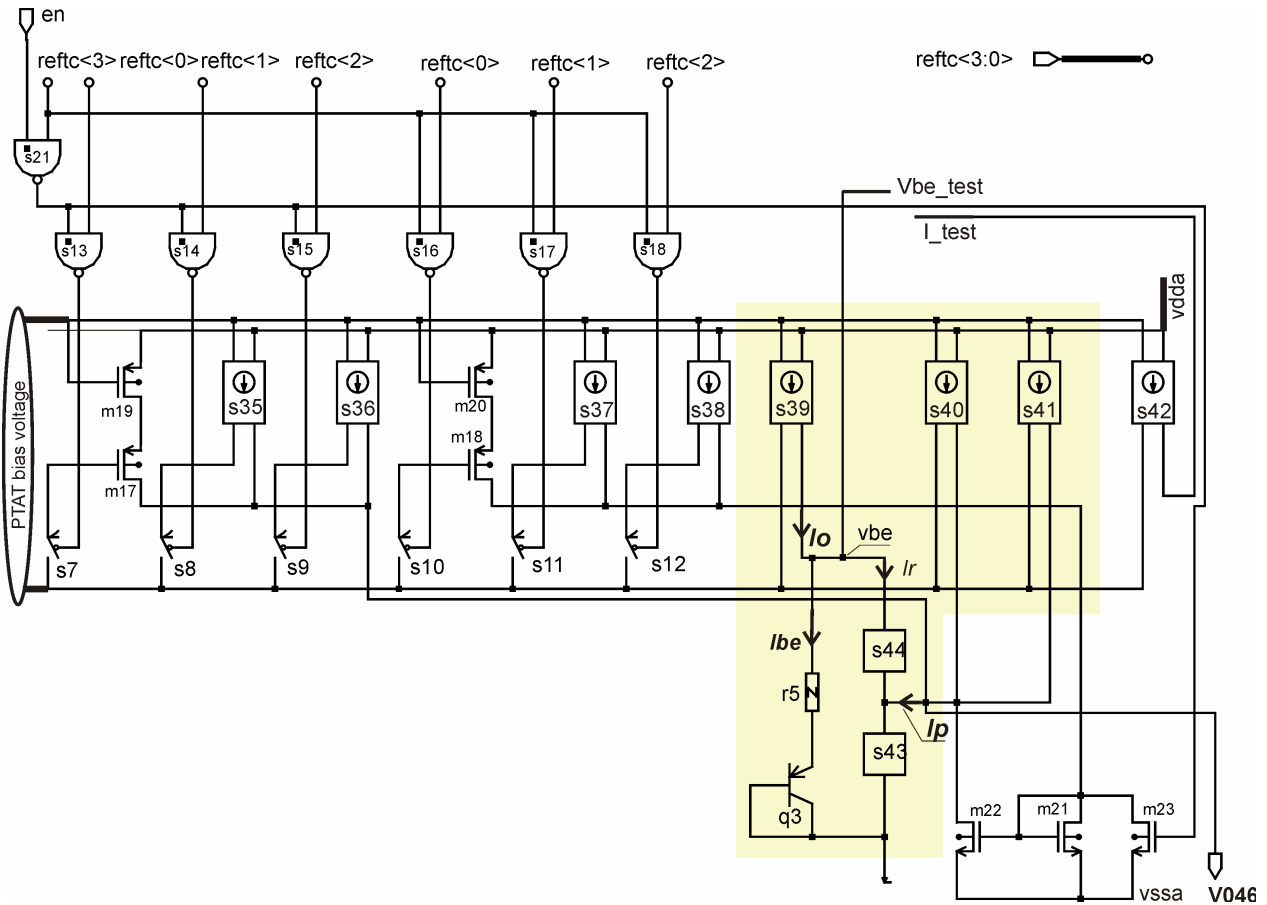
Referenčni vir sestavljajo vertikalni bipolarni tranzistor $q3$, upornosti $s43$ in $s44$ ter PTAT tokovni viri $s39$, $s40$ in $s41$. Programirljivost temperaturnega koeficienta TC omogočajo binarno razporejeni tokovni viri $s35$, $s36$, $s37$, $s38$, $m19$ in $m20$. Krmilna napetost tokovnih virov je PTAT napetost, ki jo proizvedemo v sklopu temperaturnega senzorja. TC je digitalno nastavljen s kodo $reftc < 3:0 >$.

Princip kompenzacije opisujejo naslednje relacije. Če zanemarimo bazni tok, potem je emitorski tok tranzistorja $q3$ enak kolektorskemu toku in velja:

$$I_C(T) = I_{BE}(T) = I_{SS} \cdot e^{\frac{q}{kT} \cdot U_{BE}} = kT^a \cdot e^{\frac{q(U_{BE} - U_{GO})}{kt}} \quad . \quad (38)$$

Temperaturni potek integriranega upora zapišemo kot:

$$R(T) = R_{lft}(T_0) \cdot \left(\frac{T}{T_0} \right)^n \quad . \quad (39)$$



Slika 45: Referenčni vir napetosti z izhodno napetostjo 460mv v sistemu SAL

Regulacijska napetost U_{BE} uravnava lasten delovni tok I_{BE} tranzistorja $q3$ in obratno, delovni tok I_{BE} uravnava napetost U_{BE} v vozlišču vbe (slika 45):

$$I_{BE} = I_0(T) - \frac{U_{vbe(T)} - U_{V046}}{R_{s44(T)}} \quad (40)$$

in ga lahko nadalje zapišemo kot:

$$I_{BE}(T) = \frac{\sigma \cdot kT}{q \cdot R_{s43}(T_0) \cdot \left(\frac{T}{T_0}\right)^n} \cdot \ln(A) - \frac{U_{vbe(T)} - U_{V046}}{R_{s44}(T_0) \cdot \left(\frac{T}{T_0}\right)^n} \quad (41)$$

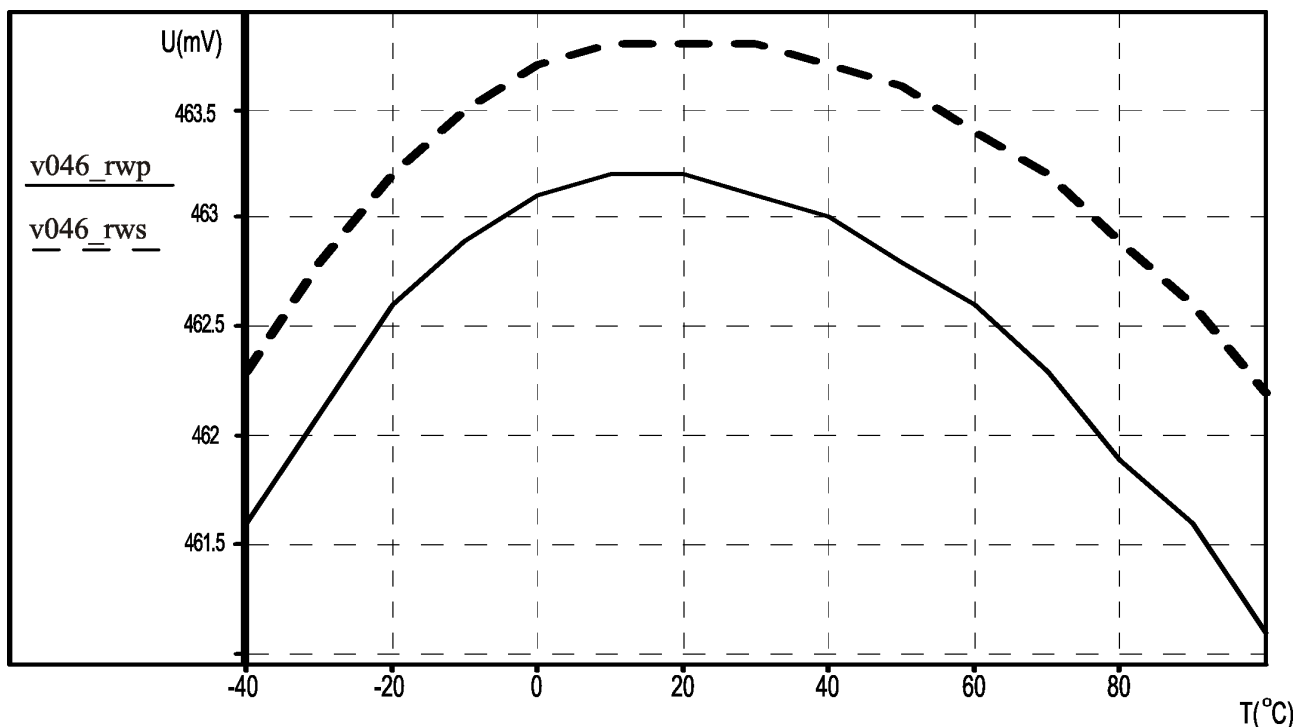
pri čemer sta $s43$ in $s44$ sklopa integriranih uporov z razmerjem, ki ga določa razmerje tokov $s36$, $s37$ in $s45$.

Z izbiranjem uporovnih razmerij in razmerja tokov lahko dobimo na izhodu $V046$ katerokoli temperaturno stabilno napetost od praktično 100 mV do polne bandgap napetosti 1,2 V. To je tudi

ena od ključnih lastnosti patenta [4]. Kadar izhodna stabilna napetost preseže napetost U_{BE} , potem tok, ki teče v vozlišče $V046$ (I_p) napaja tudi emitor bipolarnega tranzistorja. Ta tok pa mora biti večji od toka, ki ga potrebuje bipolarni tranzistor v celotnem temperaturnem območju. Za hiter izračun elementov velja preprosta relacija (slika 45):

$$U_{V046} = \frac{R_{s44}}{R_{s43} + R_{s44}} \cdot U_{BE} + \frac{R_{s43} \cdot R_{s44}}{R_{s43} + R_{s44}} \cdot I_p \quad (42)$$

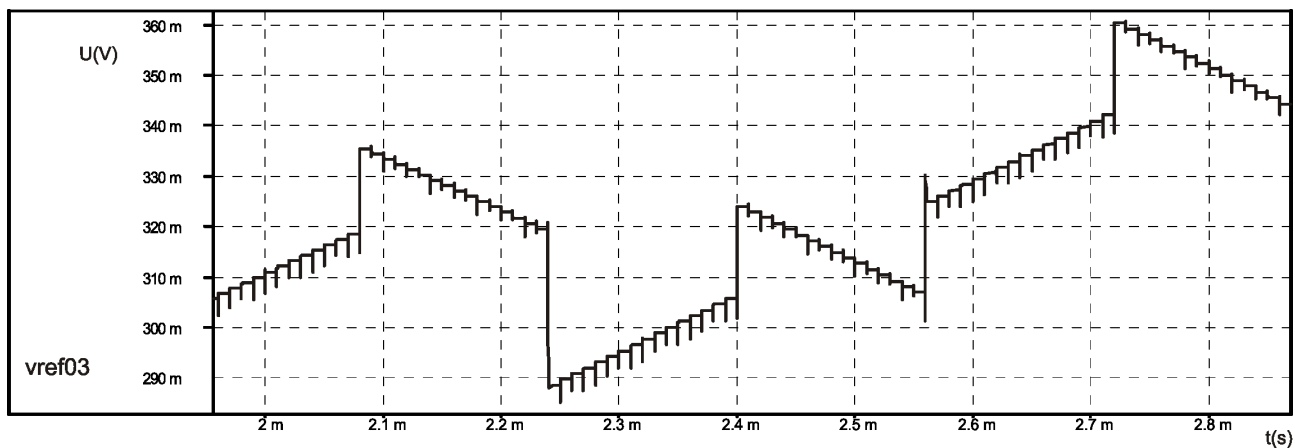
Regulacijske lastnosti, opisane z gornjimi relacijami, upornost $r5$ in PTAT lastnost toka določajo kompenzacijo referenčne napetosti drugega reda. Omenjeni prijemi in način izvedbe PTAT toka določajo preciznost in stabilnost izdelanega referenčnega vira. Integrirani sistem SAL deluje s 3 V baterijo, z 1,5 V baterijo in tudi kot pasiven sistem, napajan iz elektromagnetnega polja. Zaradi tega je pomembna tudi neodvisnost referenčne napetosti od napajanja, ki je lahko 1 V pa vse do 3,6 V. Izdelani tokovni viri so zato nizkonapetostne kaskode izboljšane s tehniko povečanja efektivnega krmiljenja (PTAT bias voltage – slika 45) ob minimalnem toku. Enakost (oziroma pravilno razmerje tokov) določimo z dinamičnim izenačevanjem v sklopu temperaturnega senzorja, katerega sestavni del je tudi opisani referenčni vir. Referenčni vir je načrtovan tako, da ga je mogoče ustrezno preizkusiti v fazi raziskav in omogoča testiranje in kalibracijo v fazi produkcije.



Slika 46: Izhodna napetost bandgap napetostne reference v odvisnosti od temperature tolerant integriranih uporov

Minimalna napajalna napetost je določena z največjo napetostjo U_{BE} . Ta doseže maksimum pri največji negativni temperaturi, povečani za padec napetosti na tokovnem viru. Če je želena izhodna napetost V_{046} večja od največje U_{BE} napetosti, potem je omejitev napajanja odvisna tudi od te napetosti. Pomembno je poudariti, da na najnižjo napajalno napetost vpliva tudi izvedba PTAT tokovnega vira.

Slika 46 prikazuje simulacijo napetostnega referenčnega vira v temperaturnem območju od -40°C do $+100^{\circ}\text{C}$. S krivuljama sta narisani meji procesnih toleranc integriranih uporov. Polna krivulja označuje potek referenčne napetosti z najmanjšimi upornostmi, prekinjena krivulja pa potek referenčne napetosti z največjimi upornostmi. V samem bandgap referenčnem viru imamo možnost doravnavanja temperaturnega poteka bandgap napetosti. Absolutna vrednost pa se doravna v vezju za referenčno napetost 300 mV, ki je uporabljena v analogno digitalnem pretvorniku. Simulacija nastavljanja referenčne napetosti je prikaza na sliki 47.

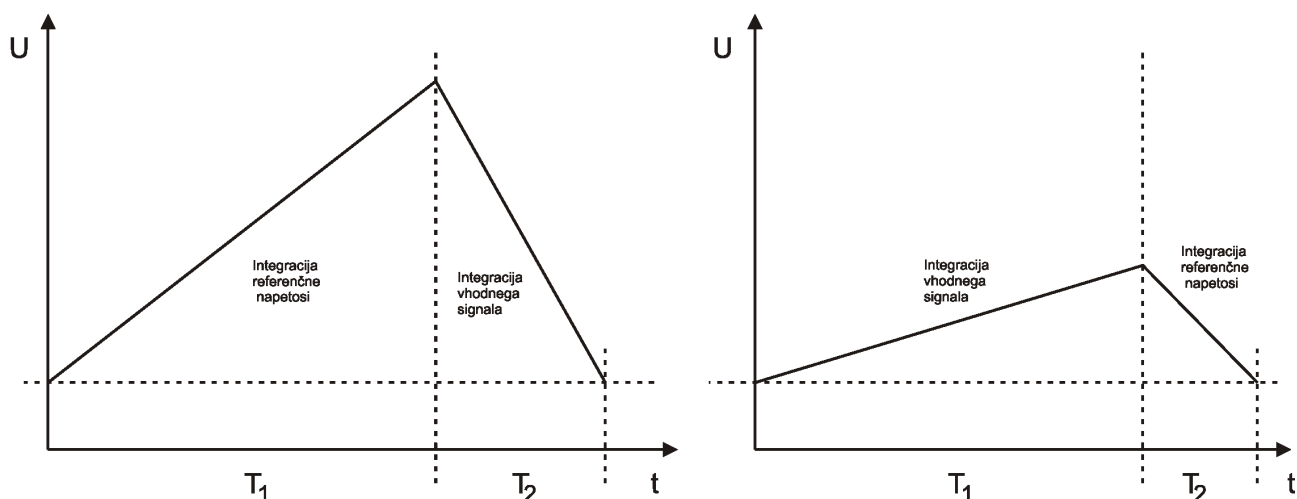


Slika 47: Simulacija nastavljanja referenčne napetosti za AD pretvornik

4.2.5.4 Analogno digitalni pretvornik

V integriranem vezju je uporabljen analogno digitalni pretvornik z dvojnimi naklonom. Ta tip pretvornika spada med integracijske pretvornike, saj se pretvori integral vhodne napetosti in ne

trenutna vrednost vhodne napetosti. Ime dvojni naklon prihaja iz dejstva, da za analogno digitalno pretvorbo primerjamo naklona naraščanja ali padanja integracijske napetosti, od katere je eden naklon odvisen od vhodnega signala, drugi naklon pa od referenčne napetosti. Analogno digitalna pretvorba je razdeljena na dve fazi: integriranje vhodne napetosti in integriranje referenčne napetosti. Ena od obeh faz ima vedno konstantno periodo, medtem ko je perioda druge faze napetostno odvisna [23].



Slika 48: Levo - pretvornik z dvojnimi naklonom, kjer je faza s konstantno periodo integriranja referenčne napetosti

Desno - pretvornik z dvojnimi naklonom, kjer je faza s konstantno periodo integriranja signalne napetosti

Slika 48 prikazuje možnosti izvedbe pretvornika z dvojnimi naklonom. Čas T_2 , za primer kjer je faza s konstantno periodo integriranja referenčne napetosti, se izračuna po naslednji enačbi:

$$T_2 = \frac{T_1 \cdot U_r}{U_s}, \quad (43)$$

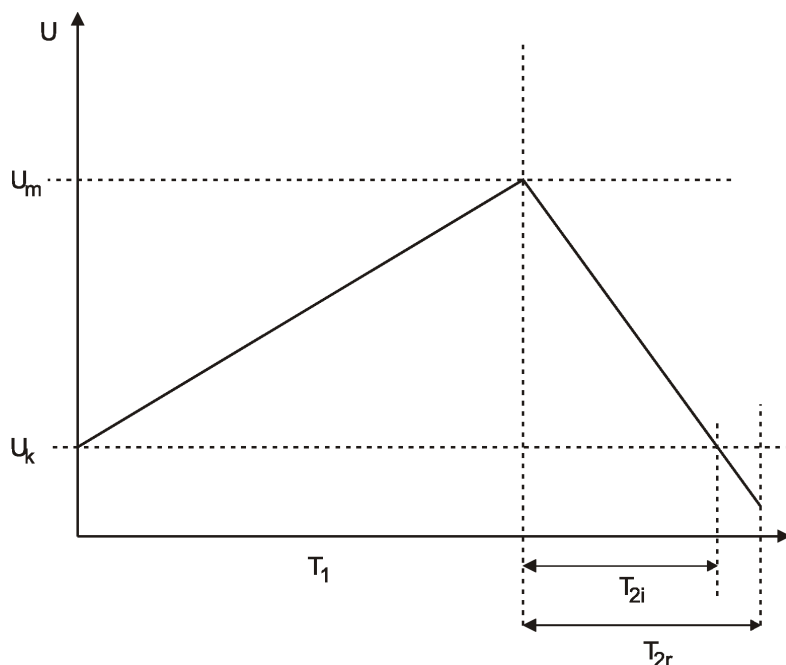
V drugem primeru, kjer je faza s konstantno periodo integriranja signalne napetosti velja:

$$T_2 = \frac{T_1 \cdot U_s}{U_r}, \quad (44)$$

V prvem primeru je čas T_2 obratno sorazmeren z napetostjo vhodnega signala. V drugem primeru pa je linearno odvisen od napetosti vhodnega signala. Glede na to, da je izhodna napetost temperaturnega senzorja linearno odvisna od temperature, je bolj primerna druga možnost izvedbe pretvornika.

Slika 49 prikazuje potek napetosti analogno digitalnega pretvornika. Analogno digitalni pretvornik

je sestavljen iz integratorja in napetostnega primerjalnika. Integrator je zgrajen iz operacijskega ojačevalnika, kondenzatorja C v povratni zanki in iz upora, preko katerega je priključen vhodni signal.



Slika 49: Potek integracijske napetosti analogno digitalnega pretvornika z dvojnimi naklonom

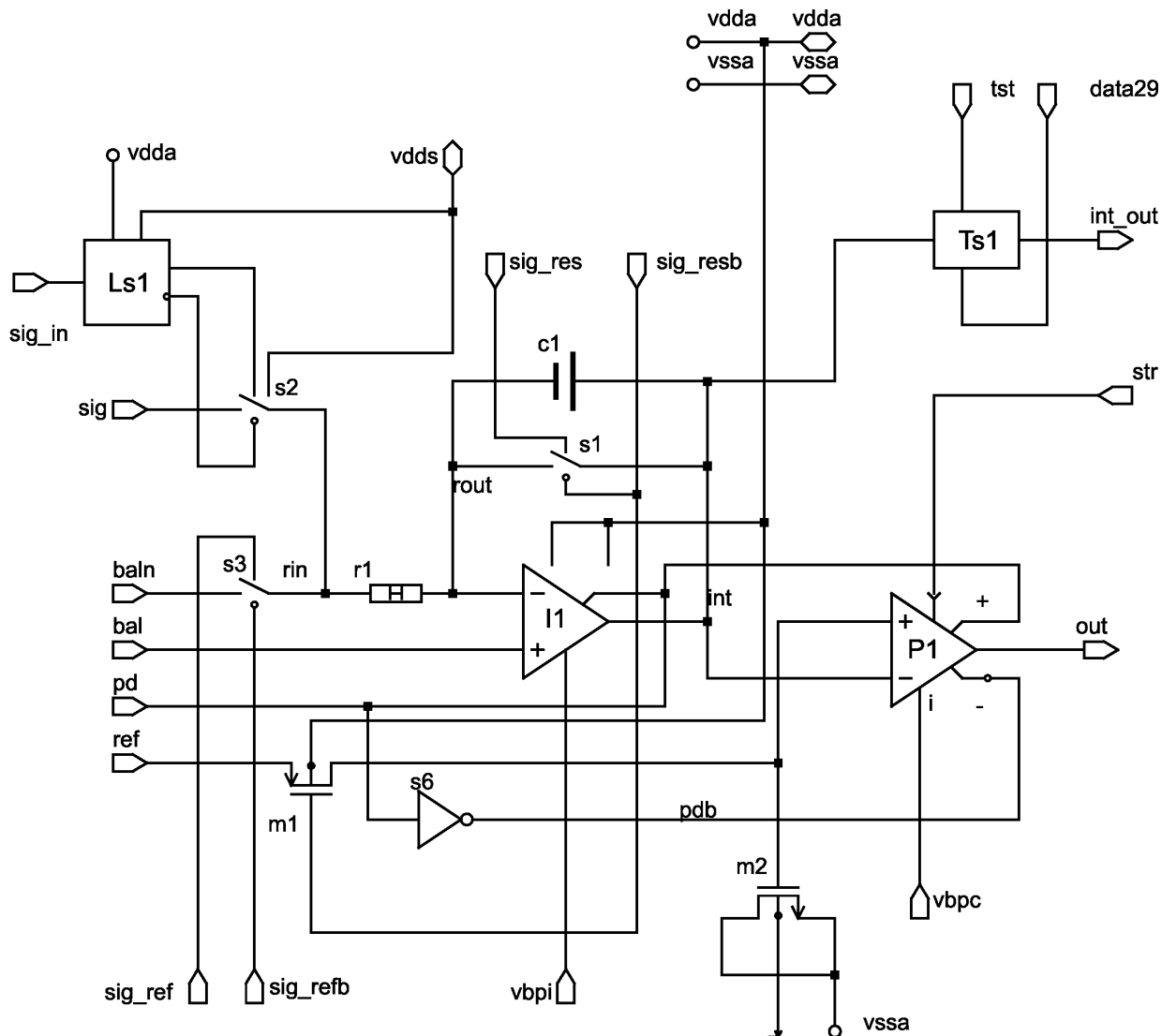
Naslednja enačba prikazuje izračun časa T_2 pri idealnih razmerah. Tukaj vidimo, da upor R in kondenzator C , ki sestavljata integrator, ne vplivata na čas T_2 .

$$\begin{aligned}
 T_{2i} &= \frac{\Delta U \cdot C}{I_2} = \frac{\Delta U \cdot RC}{U_r}, \\
 \Delta U &= U_m - U_k = \frac{T_1 \cdot I_1}{C} = \frac{T_1 \cdot U_s}{RC}, \\
 T_{2i} &= \frac{T_1 \cdot U_s \cdot RC}{U_r \cdot RC} = \frac{T_1 \cdot U_s}{U_r}.
 \end{aligned} \tag{45}$$

Če upoštevamo zakasnitev (T_d) in napetost ničanja (U_n) napetostnega primerjalnika dobimo naslednjo enačbo:

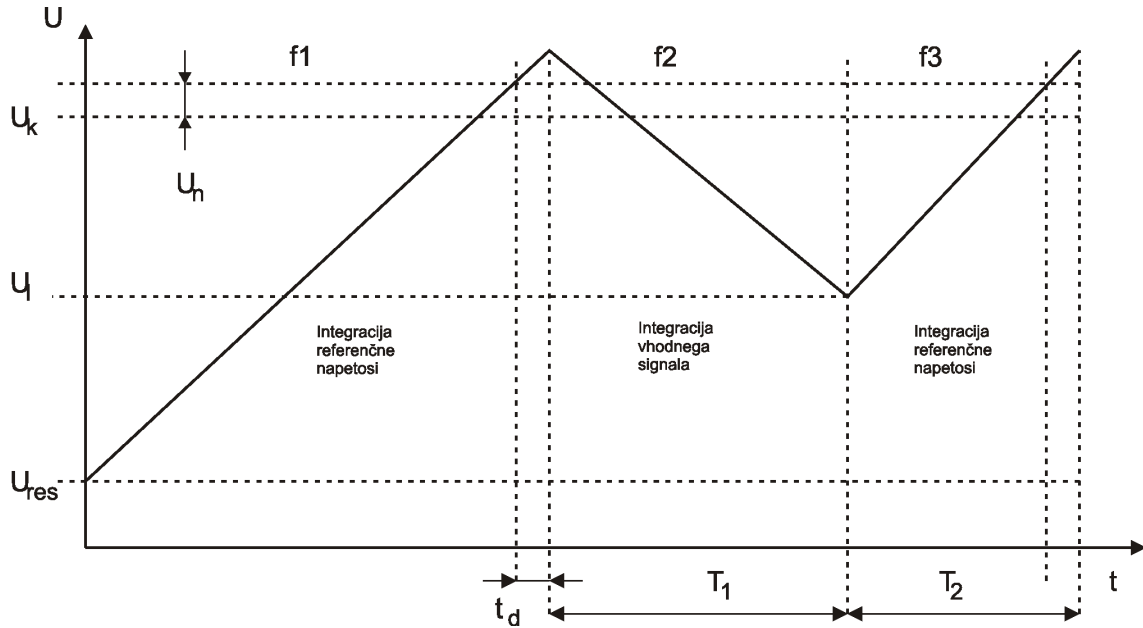
$$\begin{aligned}
 T_{2r} &= \frac{(\Delta U + U_n) \cdot C}{I_2} + T_d = \frac{(\Delta U + U_n) \cdot RC}{U_r} + T_d, \\
 T_{2r} &= \frac{\left(\frac{T_1 \cdot U_s}{RC} + U_n \right) \cdot RC}{U_r} + T_d = \frac{T_1 \cdot U_s + U_n \cdot RC}{U_r} + T_d.
 \end{aligned} \tag{46}$$

V tem primeru v enačbi nastopata napetost ničanja U_N in tudi časovna zakasnitev napetostnega primerjalnika T_d . Napetost ničanja je posledica toleranc izdelave integriranega vezja, predvsem variacije velikosti tranzistorjev v vhodni diferencialni stopnji. Zakasnitev primerjalnika je odvisna od delovnih pogojev: od napajalne napetosti, delovnega toka in temperature.



Slika 50: Shema analognega dela analogno digitalnega pretvornika z dvojnimi naklonom

Analogno digitalni pretvornik, ki je integriran v mikrosistemu SAL, ima klasično zgradbo in izboljšano krmiljenje z dodatno fazo. Dodatna faza je postavljena pred obe klasični fazi in ima funkcijo kompenzacije napetosti ničanja in časovne zakasnitve napetostnega primerjalnika. Na sliki 51 so prikazane vse tri faze analogno digitalne pretvorbe, $f1$, $f2$ in $f3$. U_k prikazuje napetostno referenco, ki je pripeljana na pozitivni vhod primerjalnika, U_n je napetost ničanja primerjalnika, t_d je časovna zakasnitev primerjalnika.



Slika 51: Potek integracijske napetosti v izboljššanem analogno digitalnem pretvorniku z dvojnimi naklonoma

Pred začetkom pretvorbe vhodne napetosti je stikalo $s1$ sklenjeno, stikali $s2$ in $s3$ pa sta razklenjeni. Integrator je torej povezan kot običajni napetostni sledilnik in kondenzator C_1 je izpraznjen. Na vhod bal je pripeljana referenčna napetost U_{res} , ki konkretno v naši izvedbi znaša 300 mV, zato je tudi izhodna napetost int 300 mV. Faza $f1$ se začne, ko se razkrene stikalo $s1$ in sklene stikalo $s3$. Na vhod $baln$ je pripeljana napetost 0, oz. napetost substrata. Kondenzator C_1 se začne polniti s tokom, ki je definiran z razliko napetosti na sponkah upora R_1 :

$$I_r = \frac{U_{rout} - U_{rin}}{R_1} = \frac{U_{bal}}{R_1}, \quad (47)$$

Pretvorba bo prešla v drugo fazo, ko bo napetostni primerjalnik zaznal prehod napetosti int preko referenčne točke U_k . Zaradi napetosti ničanja in zakasnitve primerjalnika bo napetost, ki jo bo doseglo vozlišče int , nekoliko višje od napetosti U_k .

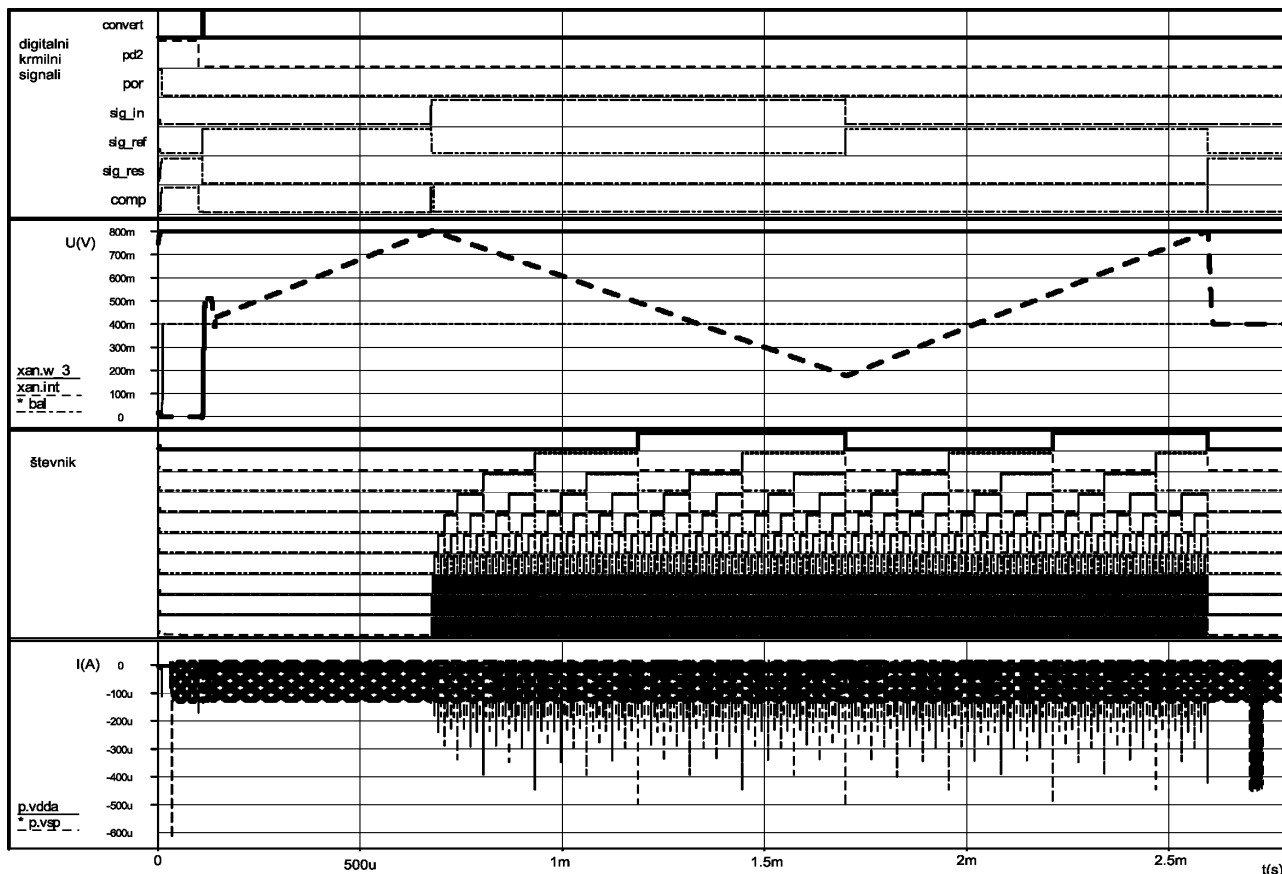
$$U_{kr} = U_k + \frac{t_d \cdot I_r}{C_1} = U_k + \frac{t_d \cdot U_{bal}}{R_1 C_1}, \quad (48)$$

Faza $f2$ se prične, ko se razkrene stikalo $s3$ in sklene stikalo $s2$. V primeru, ko bo vhodna napetost U_{sig} (torej napetost, katero želimo pretvoriti) višja od referenčne napetosti U_{bal} , bo napetost v vozlišču int začela padati. Kondenzator C_1 se bo praznil s tokom, ki je definiran z razliko napetosti na sponkah upora R_1 :

$$I_s = \frac{U_{rout} - U_{rin}}{R_1} = \frac{U_{bal} - U_{sig}}{R_1} , \quad (49)$$

Vhodno napetostno območje pretvornika je definirano z napetostima U_{bal} in U_{baln} .

$$\begin{aligned} U_{sig-min} &= U_{bal} , \\ U_{sig-max} &= U_{bal} + (U_{bal} - U_{baln}) . \end{aligned} \quad (50)$$



Slika 52: Simulacija analognog digitalnega pretvornika pri normalnih delovnih pogojih

Faza f_2 ima konstantno dolžino trajanja (T_1) in je definirana z dolžino števec v digitalnem delu AD pretvornika. Ob koncu druge faze bo tako napetost na vozlišču int enaka U_i :

$$U_i = U_{kr} + \frac{T_1 \cdot I_s}{C_1} = U_{kr} + \frac{T_1 \cdot \left(\frac{U_{bal} - U_{sig}}{R_1} \right)}{C_1} = U_{kr} + \frac{T_1 \cdot (U_{bal} - U_{sig})}{R_1 C_1} , \quad (51)$$

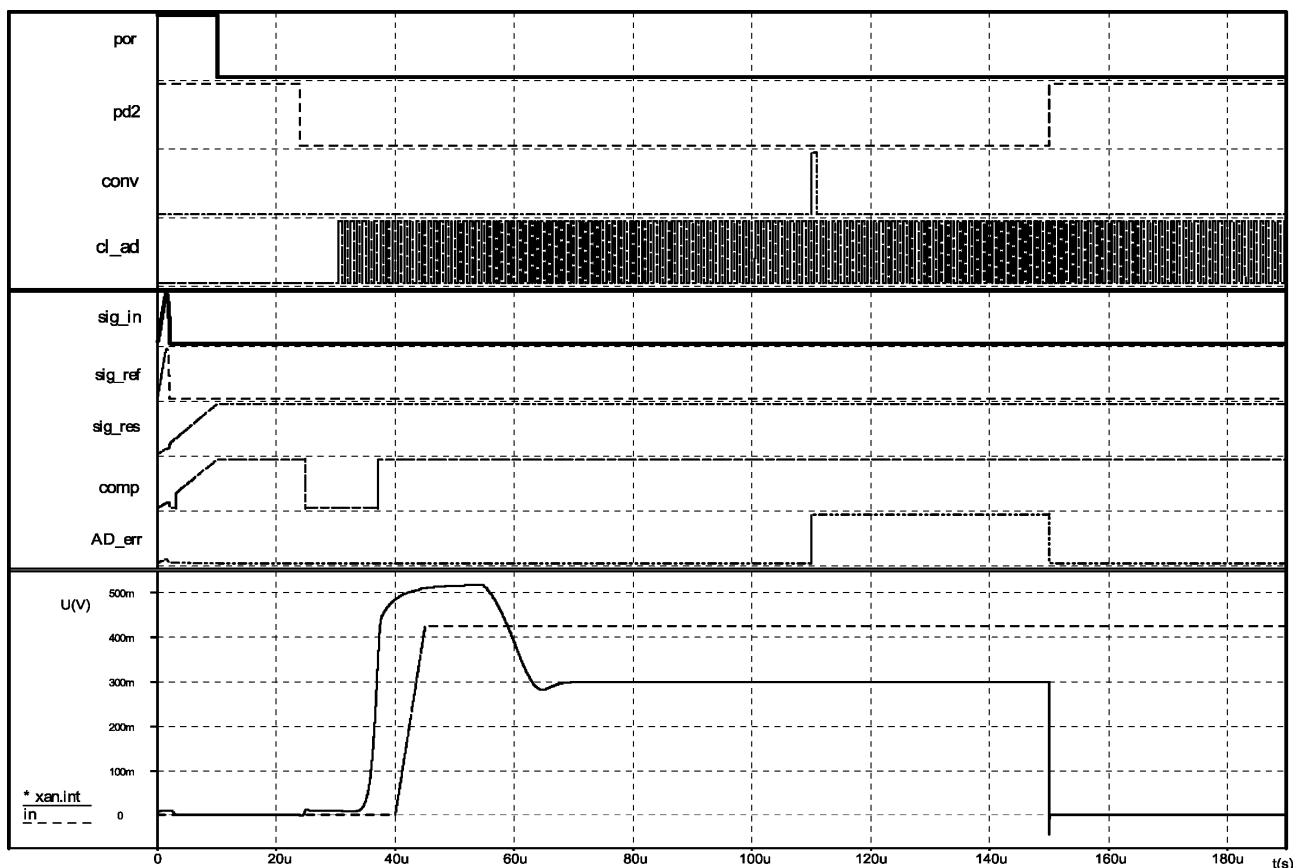
Ko poteče čas T_1 , se začne tretja faza f_3 : razkline se stikalo s_2 in sklene stikalo s_3 . Kondenzator C_1 se spet polni z enakim tokom kot v fazi f_1 , torej s tokom I_r . Tretja faza bo trajala vse do točke, ko bo

napetostni primerjalnik spet zaznal prehod napetosti v vozlišču *int* čez referenčno napetost. Zato mora napetost v tem vozlišču doseči točko U_{kr} . To se bo zgodilo v času T_2 , ki se izračuna kot:

$$T_2 = \frac{C_1 \cdot (U_{kr} - U_l)}{I_r} = \frac{C_1 \cdot \left(U_{kr} - U_{kr} - \frac{T_1 (U_{bal} - U_{sig})}{R_1 C_1} \right)}{I_r} = \frac{C_1 (-T_1 (U_{bal} - U_{sig})) \cdot R_1}{R_1 C_1 \cdot U_{bal}}, \quad (52)$$

$$T_2 = -T_1 \frac{U_{bal} - U_{sig}}{U_{bal}}, \quad (53)$$

Vidimo torej, da v enačbi 53 odpade vpliv referenčne napetosti primerjalnika in s tem tudi vpliv napetosti ničanja ter časovne zakasnitve primerjalnika.



Slika 53: Simulacija analogno digitalnega pretvornika pri prenizki referenčni napetosti

S tem pristopom smo dosegli dobro procesno in temperaturno neodvisnost AD pretvornika. Tukaj nam ostane le še vpliv napetosti ničanja operacijskega ojačevalnika (U_{ni}), ki je uporabljen kot integrator. Napetost ničanja je, kot smo že povedali, posledica toleranc parametrov v postopku

izdelave integriranega vezja. Zaradi tega je napetost ničanja različna v izdelanih integriranih vezjih. Vpliv napetosti ničanja integratorja na čas T_2 se zapiše kot:

$$T_2 = -T_1 \frac{(U_{bal} + U_{ni}) - U_{sig}}{U_{bal} + U_{ni}}, \quad (54)$$

Vidimo torej, da napetost ničanja integratorja vpliva tako na pogrešek zaradi enosmerne premaknitve pretvorbe (offset error), kot tudi na pogrešek zaradi ojačanja pretvorbe (gain error). Za kompenzacijo vpliva napetosti ničanja je uporabljena kalibracija referenčne napetosti U_{bal} , ki jo peljemo čez integrator.

Za kalibracijo referenčne napetosti je na začetku potrebno operacijski ojačevalnik v integratorju povezati v napetostni sledilnik. Skleniti je potrebno stikalo $s1$ in razkleniti stikali $s2$ in $s3$. Skleniti je potrebno tudi testno stikalo $Ts1$ (Slika 50), ki pripelje napetost na vozlišču int na testni izhod integriranega vezja. Nato nastavimo napetost U_{bal} tako, da jo merimo na testnem izhodu, kjer je k napetosti U_{bal} tudi prišteta napetost ničanja operacijskega ojačevalnika I_1 . Vpliv napetosti ničanja je omejen na korak nastavljanja napetosti U_{bal} , ki v mikrosistemu SAL znaša 0,5 mV. Pogrešek zaradi koraka nastavitve referenčne napetosti lahko izračunamo za konkretno izvedbo pretvornika, kjer veljajo naslednji parametri:

$$U_{bal} = 300 \text{ mV}, T_1 = 1,024 \text{ ms} (10\text{-bitni števec}), U_{sig} = 300 \text{ mV} \rightarrow 600 \text{ mV}. \quad (55)$$

Pri $U_{sig} = 300 \text{ mV}$ velja:

$$T_2 = T_1 \frac{U_{sig} - U_{bal}}{U_{bal}} = 1,024 \text{ ms} \frac{300 \text{ mV} - (300 \text{ mV} \pm 0,25 \text{ mV})}{300 \text{ mV} \pm 0,25 \text{ mV}} = 0 \text{ ms} \pm 0,85 \text{ ms}, \quad (56)$$

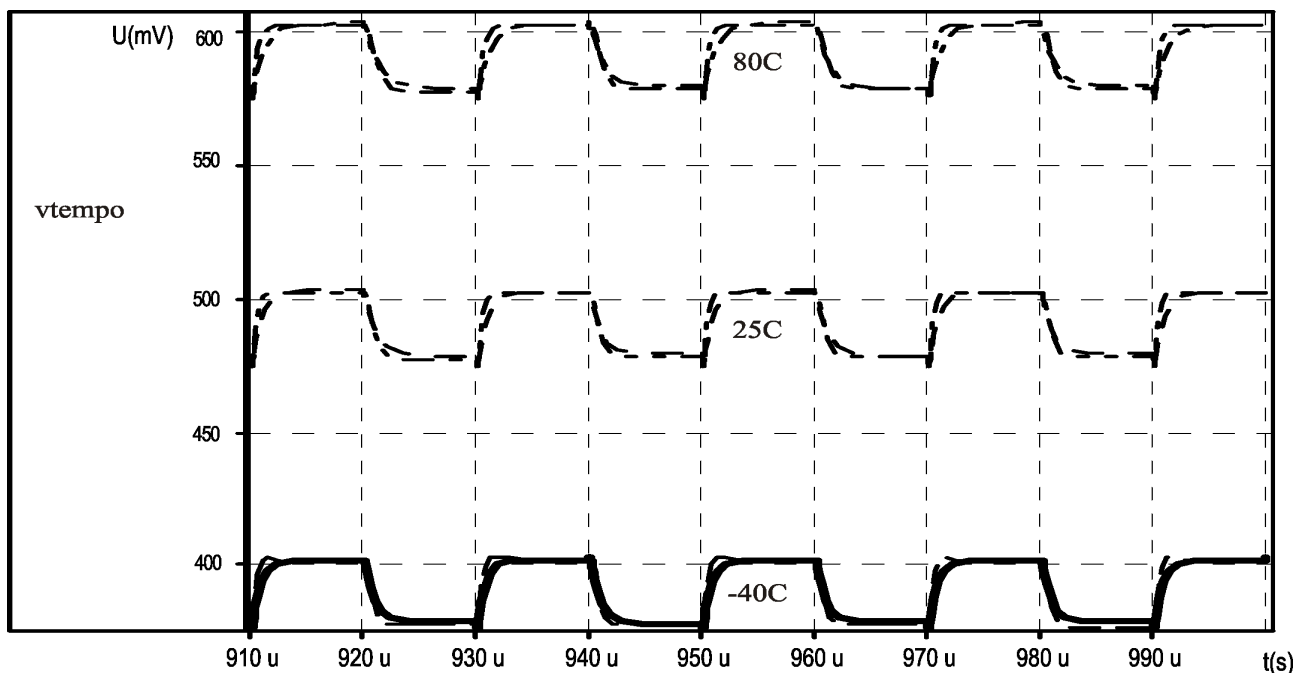
Pri $U_{sig} = 600 \text{ mV}$ velja:

$$T_2 = 1,024 \text{ ms} \frac{600 \text{ mV} - (300 \text{ mV} \pm 0,25 \text{ mV})}{300 \text{ mV} \pm 0,25 \text{ mV}} = 1,024 \text{ ms} \pm 1,7 \text{ ms}, \quad (56)$$

Pogrešek znaša $\pm 1,7 \text{ ms}$, to je $\pm 1,7 \text{ LSB}$, oziroma pretvorjeno v napetost 0,293 mV. Ker gre v tem primeru za linearno napako, je možno to napako kompenzirati. V mikrosistemu SAL je dodatno uporabljena digitalna kompenzacija napake enosmerne premaknitve. V digitalnem delu analogno digitalnega pretvornika se prišteje ali odšteje vrednost enosmerne premaknitve v LSB.

4.2.5.5 Vzorčenje in pretvorba temperaturne napetosti

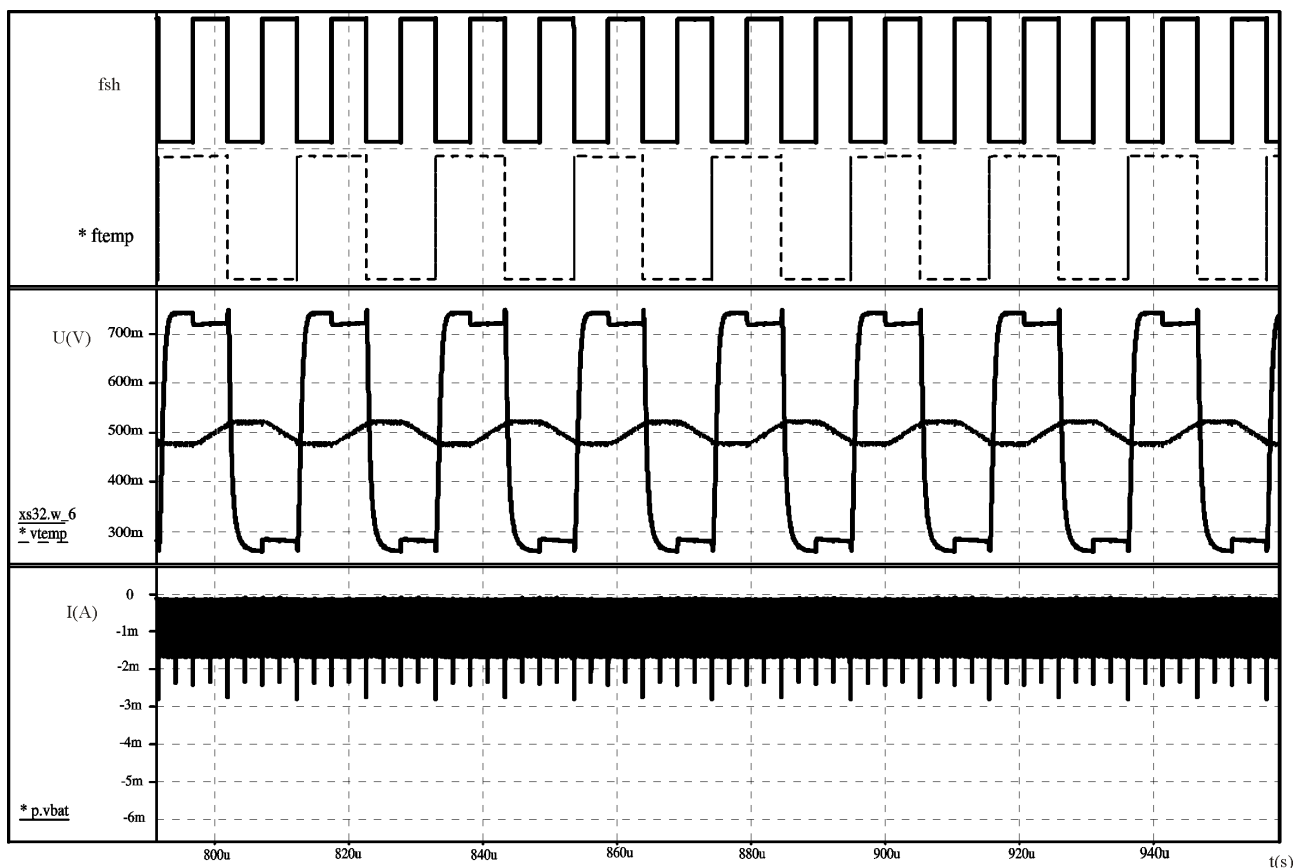
Izhodna napetost temperaturnega sensorja ima izmenično komponento, ki je posledica dinamičnega enačenja komponent. Za dinamično enačenje komponent, vzorčenje in analogno digitalno pretvorbo je uporabljen enak vir ure, zato so vsi trije procesi sinhronizirani. Vzorčenje ima fazno zakasnitev 90° za najvišjo frekvenco, ki je uporabljena v dinamičnem enačenju komponent v temperaturnem sensorju.



Slika 54: Časovna simulacija izhodne napetosti temperaturnega sensorja z umetno vgrajeno napetostjo ničanja in toleranco integriranih uporov

Z vzorčenjem izhodne napetosti temperaturnega sensorja želimo odstraniti prehodne pojave, ki se zgodijo ob preklopu komponent zaradi dinamičnega enačenja. Slika 54 prikazuje časovni potek izhodne napetosti temperaturnega sensorja ob 3 različnih temperaturah (v simulaciji je zaradi nazornosti dodan napetostni vir, ki simulira napetost ničanja). Vidimo, da prehoda iz višje napetosti do nižje napetosti in nazaj nista enaka. To bi v pretvorbi temperature pomenilo dodatno napako v digitalni vrednosti temperature. Zato v vezju za vzorčenje sinhroniziramo vzorčevalni signal tako, da temperaturno napetost vzorčimo v stabilnem stanju, torej točno na polovici med dvema prehodoma (slika 55).

Izhodni signal vzorčevalnika ima še zmeraj enako izmenično komponento, vendar pa je prehodni pojav enak na obeh frontah signala. Ta signal pripeljemo na vhod analogno digitalnega pretvornika, kjer se integrira. Integracija mora biti sinhronizirana z vzorčevanjem in mora vsebovati celo število period temperaturnega signala. Le tako lahko zagotovimo dobro filtriranje izmenične komponente v izhodnem signalu temperaturnega senzorja.

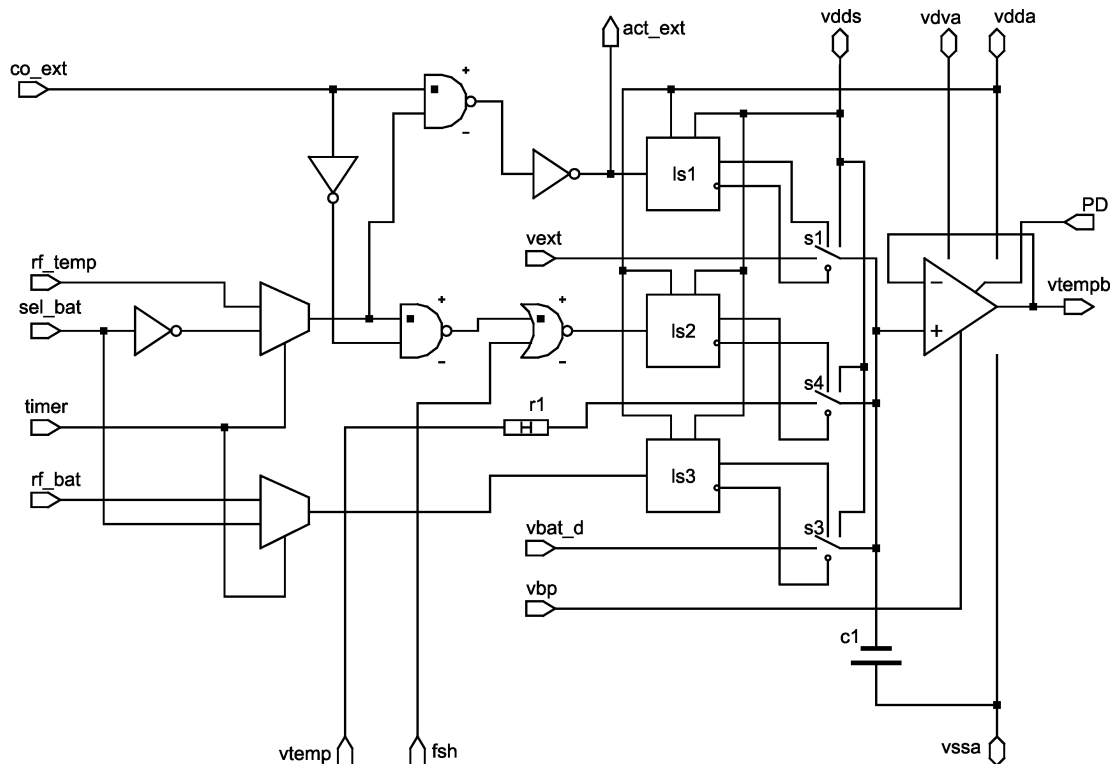


Slika 55: Simulacija vzorčenja temperaturne napetosti

Vzorčevalnik je sestavni del analognega multiplekserja (slika 56), ki preklaplja med signali temperaturnega senzorja, zunanjimi senzorji in baterijsko napetostjo. Sestavljata ga stikalo *s4* in kondenzator *c1*. Krmilni signal za vzorčenje se imenuje *fsh* in je pripeljano na signal za izbiro temperaturnega senzorja *rf_temp*.

V mikrosistemu SAL imajo vsi trije zgoraj omenjeni procesi isti izvor ure, ki se nato deli z različnimi faktorji. Tipična izhodna frekvenca oscilatorja znaša 3 MHz. Za analogno digitalni pretvornik je izbran faktor deljenja 4, kar pomeni 750 kHz. Za vzorčevalnik je uporabljen faktor deljenja 32, torej je frekvenca vzorčenja 93,75 kHz. Za vezje dinamičnega enačenja komponent v

temperaturnem senzorju uporabljamo faktor deljenja 64 in je tako frekvenca 46,875 kHz.



Slika 56: Analogni multiplekser z vzorčevalnikom

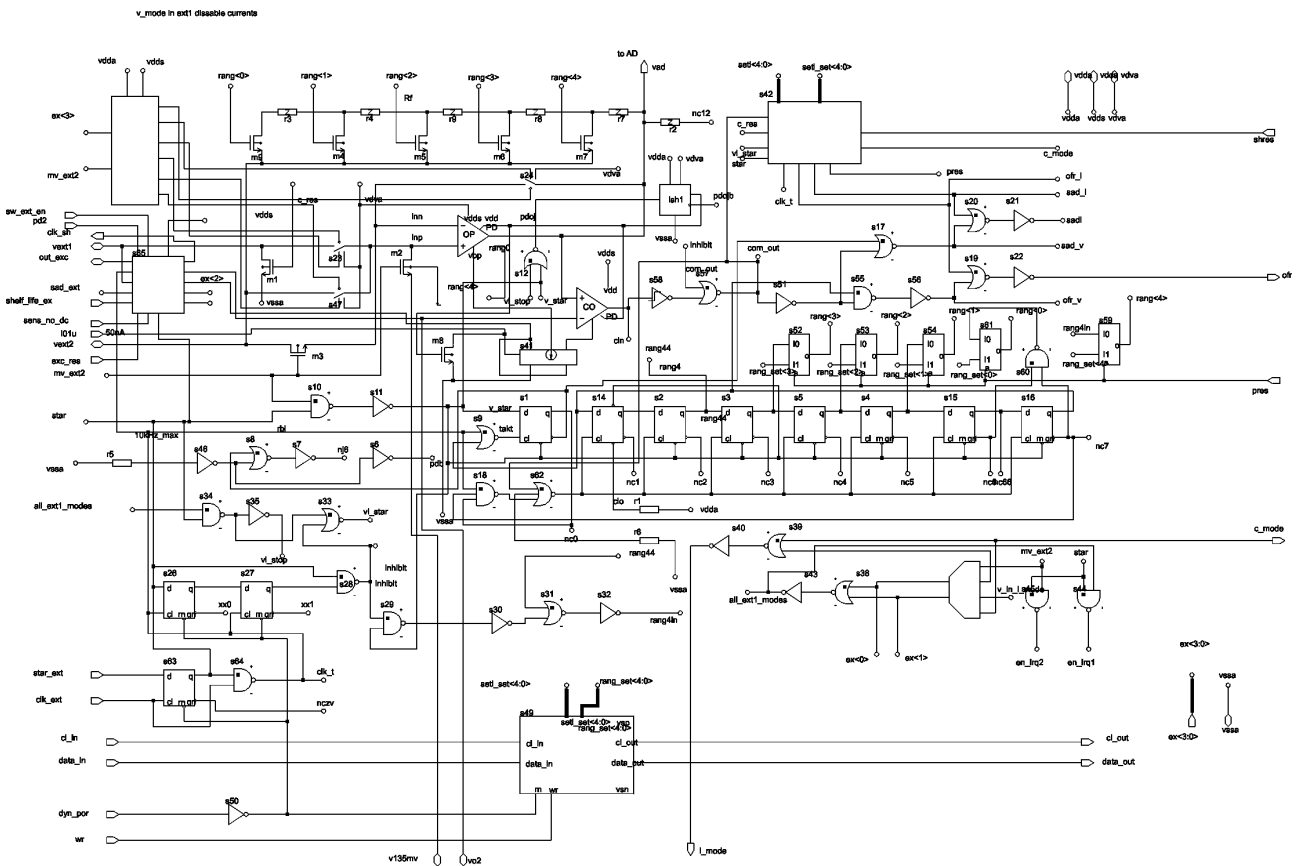
Delovanje analogno digitalnega pretvornika je razdeljeno med 3 faze. Dolžina prve faze, ki je uporabljena za kompenzacijo neidealnosti napetostnega primerjalnika, je odvisna od napajalne napetosti. Druga faza, kjer se integrira vhodni signal, ima konstantno dolžino trajanja, tretja faza je odvisna od velikosti vhodnega signala. Pomembno je, da ima faza integracije vhodnega signala konstantno dolžino trajanja. Dolžina te faze je 1024 ciklov urinega signala v analogno digitalnem

pretvorniku, kar znese 1,3653 ms. V tem času zajamemo $\frac{1,3653 \text{ ms}}{21,33 \mu\text{s}} = 64$ period izhodnega signala temperaturnega senzorja, s čemer je zajeto celo število period.

4.2.5.6 Vezje za zajemanje signalov zunanjih senzorjev

Poleg integriranega temperaturnega senzorja je na integriran mikrosistem SAL možno priključiti

tudi dva zunanja senzorja. Podprti so senzorji z izhodnimi veličinami: upornost, prevodnost, kapacitivnost, napetost, tok. Med takšnimi senzorji najdemo senzorje temperature, vlage, pritiska, kemijskih spojin, pospeška, magnetnega polja in svetlobe različnih valovnih dolžin. Vezje za zajemanje signalov zunanjih senzorjev (v nadaljevanju SFE) ima vgrajeno tudi avtomatsko nastavitve merilnega območja. Problem je v zagotavljanju nizke porabe (dolga življenjska doba vgrajene tiskane baterije), optimalnem koriščenju razpoložljivega pomnilniškega prostora in optimalnih algoritmičnih zajemanja podatkov iz različnih zunanjih senzorjev.

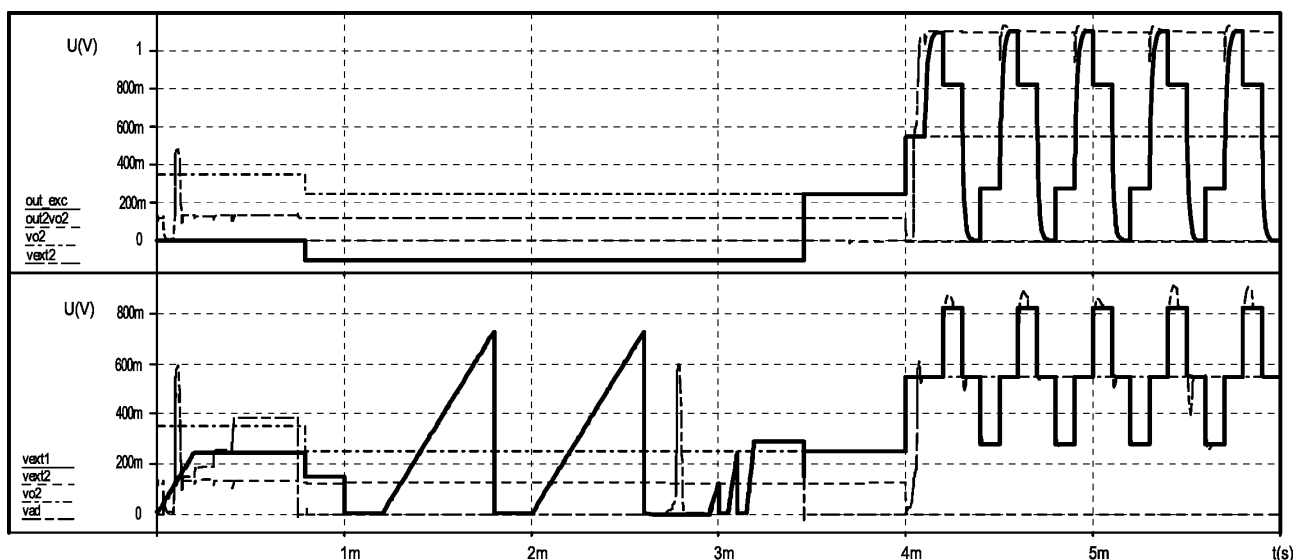


Slika 57: Shema vezja za zajemanje zunanjih senzorjev

Rešitev je v selektivnem krmiljenju in selektivnem napajanju senzorjev ob minimalni aktivnosti procesorja SFE, ter zajemanje podatkov takrat, ko se le ti spreminjajo. To zagotovi varčevanje z energijo (baterijo) in manj potrebnega pomnilniškega prostora zaradi shranjevanja le najpomembnejših podatkov. Rešitev kompleksnosti vzburjanja in zajemanja podatkov, zaradi različnosti senzorjev, rešujemo s povsem avtomatično nastavitvijo merilnega območja.

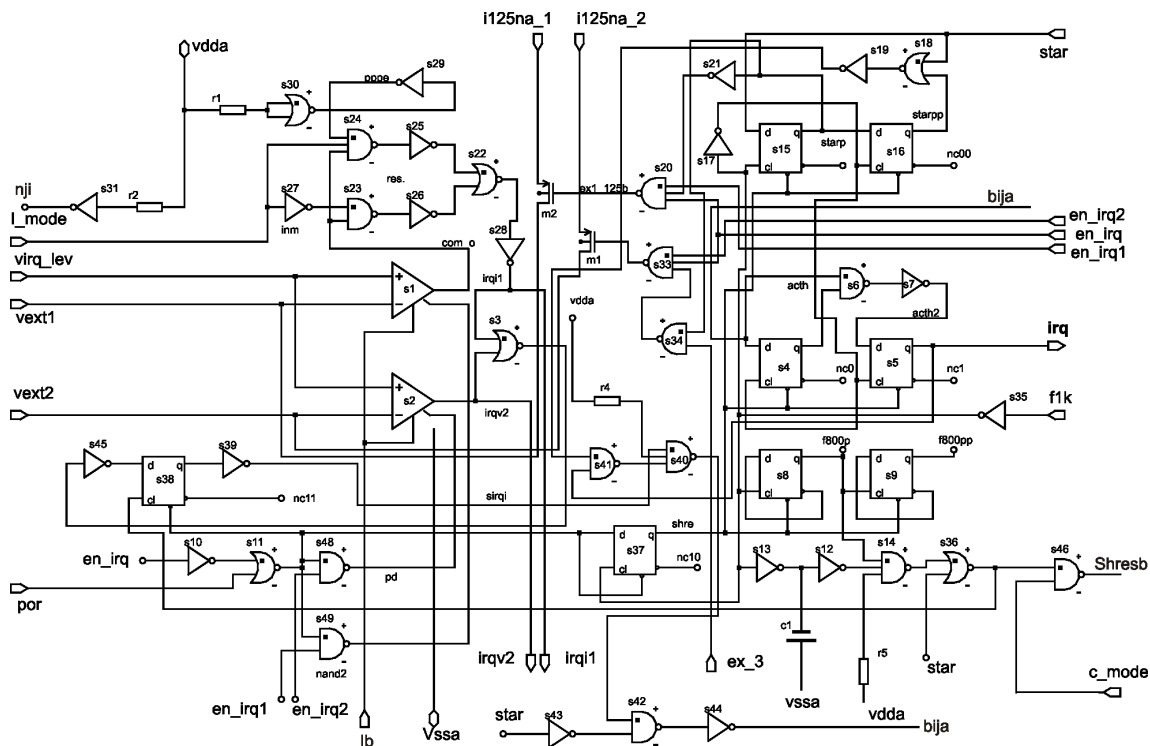
Shema SFE je prikazana na sliki 57. Zunanja senzorja se sta povezana na signala *vext1* in *vext2*. Signal *out_exc* je uporabljen za izmenično vzbujanje kapacitivnih senzorjev, na katere ne smemo priključiti enosmeren napetosti. V vezju je en operacijski ojačevalnik (*OP*) in en napetostni primerjalnik (*CO*). Operacijski ojačevalnik je z različnimi stikali možno povezati v različne vezave. Ta stika so: *s23*, *s41*, *s24*, *m3* in *m8*. Napetostni primerjalnik se uporablja le v algoritmu za avtomatično nastavljanje merilnega območja. Z njim zaznamo, da je ojačan izhodni signal zunanjega senzorja, znotraj napetostnega območja analognega digitalnega pretvornika.

Algoritem za avtomatično nastavitvev merilnega območja se izvaja z digitalnim nastavljanjem ojačanja (AGC). Nastavljamo lahko napetostno ojačanje (V-AGC), ali tokovno ojačanje (I-AGC). S tem algoritmom želimo signal senzorja ojačiti in čim bolj približati največji vhodni napetosti v analognu digitalni pretvornik, ki v konkretni izvedbi znaša 600mV. Digitalna koda nastavitve AGC je vrednost merilnega območja in predstavlja zgornje bite (MSb). Spodnje bite (LSB) doda AD pretvornik .



Slika 58: Simulacija algoritma za avtomatično nastavitve ojačanja (AGC)

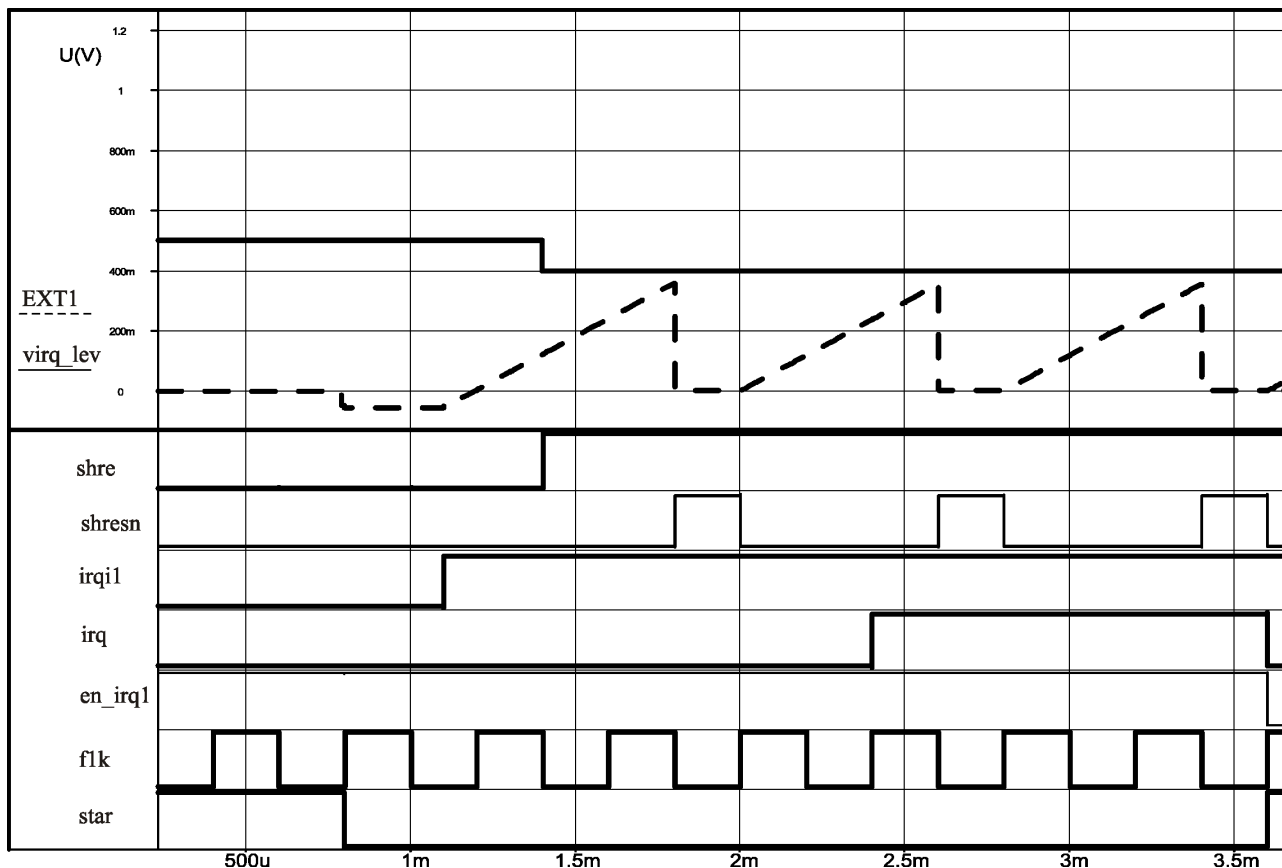
SFE ima tudi možnost samodejne zaznave spremembe na zunanjem senzorju, v tako imenovanem prekinitvenem načinu delovanja. V tem delovanju je zunanji senzor neprestano vzbujan z zelo majhnim tokom ($125nA$), napetost pa neprestano nadzira napetostni primerjalnik v prekinitvenem vezju (slika).



Slika 59: Prekinitveno vezje v SFE

Prekinitveno vezje ima svoj napetostni primerjalnik in svoj tokovni izhod za vsak zunanji senzor. Uporabnik ima možnost izbire, kateri zunanji senzor bo uporabljen za prekinitve. Uporabi lahko tudi oba zunanja senzora. Ko prekinitveno vezje zazna prehod napetosti preko referenčne točke (*virq_lev*), zbudi preostalo vezje. Za aktiviranje vezja je uporabljen enak postopek, ko pri prekinitvi s časovnikom. Ko so vzpostavljene referenčne napetosti in sistemska ura, se vklopi vezje za avtomatično nastavitve merilnega območja.

Slika 60 prikazuje simulacijo prekinitvenega vezja s kapacitivnim senzorjem. Začetek algoritma je pri 1 ms. Kmalu za tem se postavi signal *irqi1* in čaka na rezultat algoritma. V tem času signal *EXT1* (napetost na senzorju) narašča. Če ta napetost v določenem času (2 periodi signal *f1k*) ne doseže točke *virq_lev* se bo sprožila prekinitve (signal *irq*).



Slika 60: Simulacija prekinitvenega vezja s kapacitivnim zunanjim senzorjem

4.2.6 Napredne funkcije beleženja

Beleženje temperature, časa in drugih senzorskih podatkov je osnovna funkcija opisanega mikrosistema. Osnovni način shranjevanja podatkov v EEPROM pomnilnik je nekompresiran. Pri vsakem prekinitvenem signalu časovnika najprej sproži analogno digitalna pretvorba. Nato se v pomnilnik vpiše čas in senzorski podatek (ali več senzorskih podatkov). Ob uporabi standardnega zapisa časa (na primer UNIX čas), uporabimo 32 bitov za zapis časa, $n \cdot 10$ bitov za podatke iz analogno digitalnega pretvornika in $n \cdot 5$ bitov za podatek iz bloka za nastavitev območja merjenja.

Velikost pomnilnika je omejena, saj ima že EEPROM pomnilnik, velikosti 8 k bitov, površino 0,8

mm². Zato občutno prispeva k skupni površini integriranega vezja in posledično k njegovi ceni. Na ceno vpliva tudi testni čas pomnilnika, saj je potrebno vsako bitno celico v pomnilniku posebej preizkusiti v testnem programu. Tako testni čas, ki je potreben za pomnilnik, raste linearno z njegovo velikostjo, oz. s količino bitnih celic.

Razvidno je, da je motivacija za kompresijo podatkov beleženja velika. V ta namen smo v integrirano vezje vgradili različne možnosti:

1. Gosto beleženje,
2. Beleženje izven meja,
3. Beleženje prehodov mej,
4. Števci podatkovnih točk izven meja,
5. Algoritem za dinamično izračunavanje življenjske dobe.

4.2.6.1 Gosto beleženje

Gosto beleženje je način beleženja, kjer se ne shranjuje informacije o času, ampak samo senzorski podatek. Za rekonstrukcijo časa je v pomnilniku dodeljen prostor, kjer integrirano vezje shranjuje število izvedenih meritev in je shranjen tudi absolutni čas začetka beleženja. Čas začetka beleženja vpiše RFID izpraševalnik z ukazom, ki zažene beleženje (Start Log). Iz števila meritev in intervala beleženja je možno izračunati absolutni čas zadnjega dogodka, ki je shranjen v pomnilniku.

$$T_E = n_m \cdot (T_S + T_I) \quad , \quad (58)$$

T_E – absolutni čas zadnjega dogodka,

T_S – absolutni čas začetka beleženja,

T_I – interval beleženja,

n_m – število meritev.

Spominska lokacija	Vnos	Razvrstitev bitov
1	Leto	Leto [5:0]
	Mesec	Mesec [3:2]
2		Dan
	Ura	Dan [4:0]
3	Minuta	Ura [4]
		Ura [3:0]
4	Sekunda	Minuta [5:2]
		Minuta [1:0]
		Sekunda [5:0]

Tabela 4: Oblika začetnega časa

Začetni čas beleženja (Tabela 4), ki je shranjen v pomnilniku, ima obliko podobno UTC (leto, mesec, dan, ura minuta in sekunda).

V pomnilniku se podatki v gostem beleženju lahko shranjujejo na dva načina. V prvem načinu dosežemo največjo gostoto podatkov tako, da podatke shranjujemo preko meja bytov. V pet 8-bitnih pomnilniških lokacij lahko zato shranimo 4 senzorske podatke. Ta način shranjevanja se uporablja samo za notranji temperaturni senzor, kjer ne rabimo dodatnega podatka iz bloka za nastavitve območja merjenja.

Spominska lokacija	Številka bita in meritve							
	7	6	5	4	3	2	1	0
1	Meritev 1							
2	Meritev 2						Meritev 1	
3	Meritev 3				Meritev 2			
4	Meritev 4		Meritev 3					
5	Meritev 4							

Tabela 5: Gosti način beleženja z integriranim senzorjem temperature

V drugem načinu gostega beleženja je možno shranjevati poleg temperature, tudi podatke iz zunanjih senzorjev in stanje baterije. K 10 bitni kodi AD pretvornika, je pri zunanjih senzorjih,

potrebno shraniti še 5 bitno kodo vezja za avtomatično nastavitve merilnega območja.

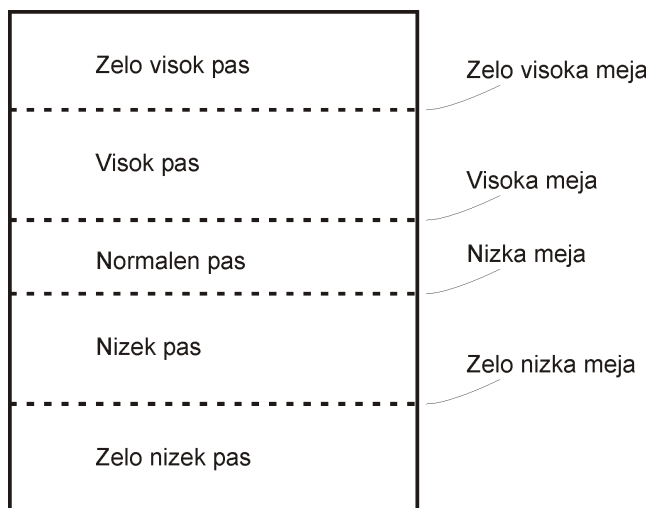
V celoten pomnilniški prostor, ki je rezerviran za beleženje, lahko s tem načinom shranimo 819 temperaturnih točk. Na prvi pogled to sicer ne zveni veliko, vendar je temperatura veličina, ki se ne spreminja hitro, zato ne potrebujemo hitrega vzorčenja. Pri izbranem intervalu beleženja 5 minut, pomnilniški prostor zadostuje za 68 ur beleženja, torej 2 dni in 20 ur.

Spominska lokacija	Številka bita in meritve							
	7	6	5	4	3	2	1	0
1	Meritev zunanjega senzorja 1							
2	1	Območje zunanjega senzorja 1					Meritev z.s. 1	
3	Meritev zunanjega senzorja 2							
4	1	Območje zunanjega senzorja 2					Meritev z.s. 2	
5	Meritev temperaturnega senzorja							
6	Meritev baterijske napetosti						Meritev t.s.	

Tabela 6: Gosti način beleženja z integriranim senzorjem in zunanjimi senzorji

4.2.6.2 Beleženje in števci podatkovnih točk izven meja

V mikrosistemu SAL imamo implementirane štiri meje (Slika 61). Dve za nizke vrednosti senzorskih podatkov in dve za visoke vrednosti podatkov. Uporabnik ima možnost izbire petih pasov: sredinski pas (oz. normalen pas), nizek in visok pas, ter zelo nizek in zelo visok pas. Pasove si lahko določi poljubno ozko ali široko, odvisno od tipa izdelka in načina transporta oz. skladiščenja. Določi si lahko pas z normalno temperaturo, kjer se podati ne bodo shranjevali. Naslednja dva pasova imata temperaturo že zunaj normale, vendar pa določen čas prekoračitve normalne temperature ni problematičen. V zadnjih dveh pasovih je temperatura že tako daleč stran od normalne, da lahko pride do poškodbe izdelka. Ob beleženju podatkov tako integrirano vezje vedno primerja opisane 4 meje s trenutno vrednostjo senzorske veličine in se glede na rezultat primerjave odloči, če je potrebno podatek shraniti ali ne.



Slika 61: Meje in pasovi

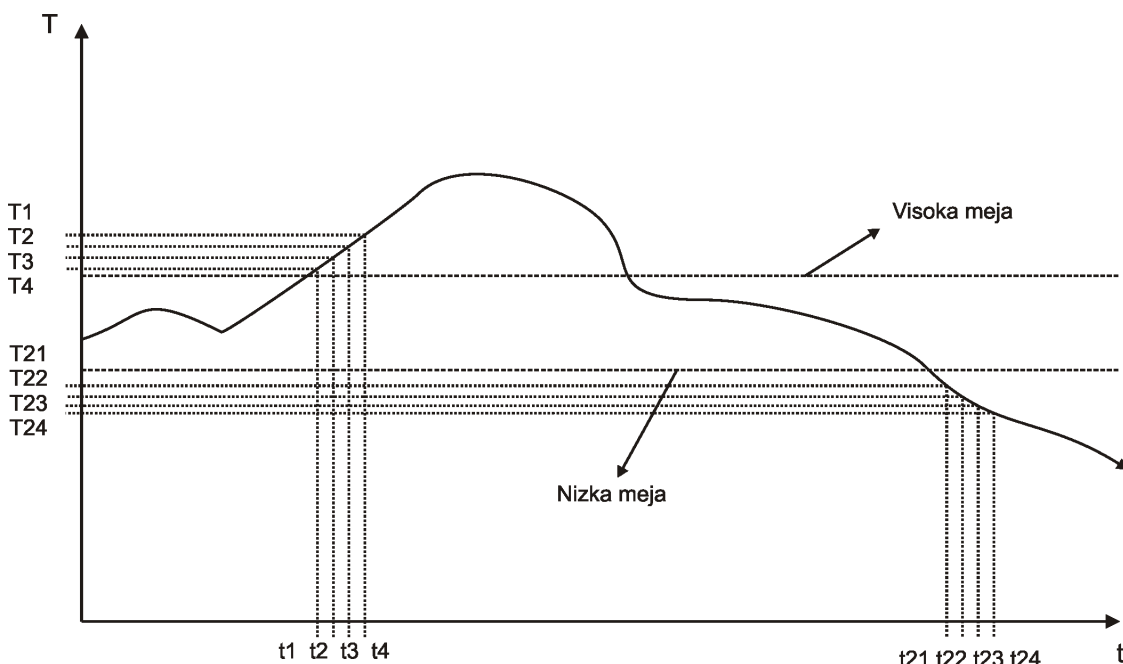
Osnovni način beleženja podatkov z uporabo mej je tako imenovano beleženje podatkov zunaj meja (Tabela 7, Slika 62). V tem načinu se v pomnilnik zapiše vsak podatek, ki je nad visoko mejo ali pod nizko mejo. Zraven senzorskega podatka se mora v pomnilnik shraniti tudi čas meritve, ki je lahko absolutni čas, relativni čas glede na začetek beleženja ali pa samo zaporedna številka meritve.

Spominska lokacija	Številka bita in meritve							
	7	6	5	4	3	2	1	0
1	Meritve zunanjega senzorja 1							
2	1	Območje zunanjega senzorja 1					Meritve z.s. 1	
3	Meritve zunanjega senzorja 2							
4	1	Območje zunanjega senzorja 2					Meritve z.s. 2	
5	Meritve temperaturnega senzorja							
6	Meritve baterijske napetosti						Meritve t.s.	
7	Zaporedna številka meritve							
8	Zaporedna številka meritve							

Tabela 7: Način beleženja izven meja

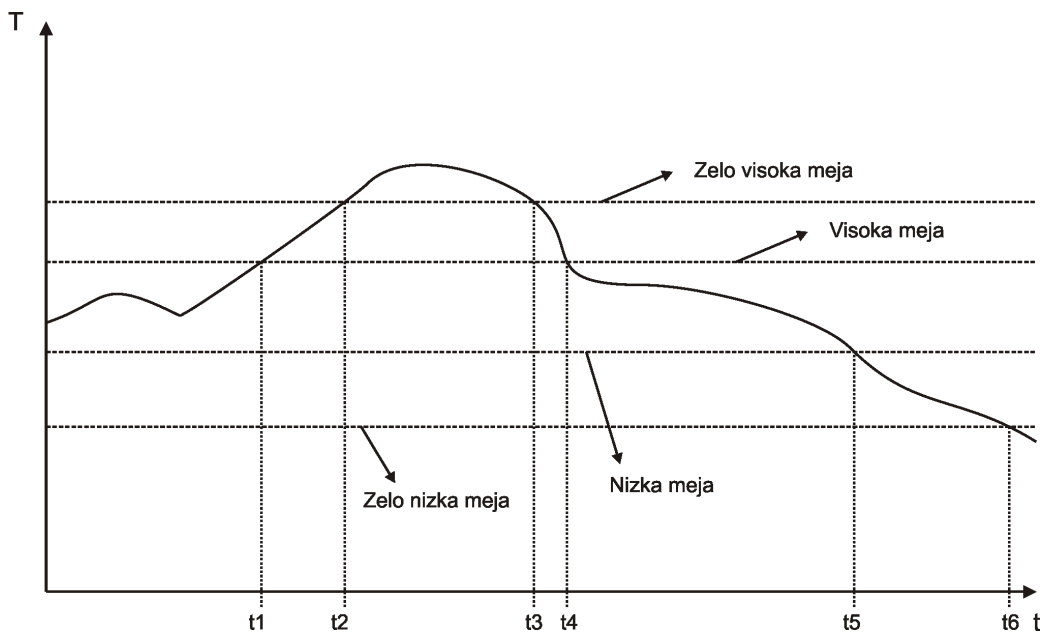
Meje, ki jih uporabnik shrani v pomnilnik, se lahko nanašajo na integrirani temperaturni senzor, ali pa na zunanje senzorce. S tem je omogočena velika fleksibilnost sistema. Načrtovalec končnega sistema lahko uporabi zunanji temperaturni senzor, če mu natančnost ali območje integriranega senzorja ne ustreza. Pri tem pa še vseeno uporabi beleženje z upoštevanjem mej. Zaradi prihranka prostora v EEPROM pomnilniku, imamo v njem rezerviran prostor za samo en nabor mej. Če bi

uporabili večji pomnilnik, bi lahko imeli za vsak senzor svoj nabor mej. Pri odločitvi o shranjevanju podatkov pa bi lahko uporabili vsak senzor. Če bi bil samo en senzor zunaj mej, bi podatke shranili.



Slika 62: Način beleženja temperature in časa z uporabo mej – zaradi preglednosti je prikazanih samo nekaj točk

Slika 63 prikazuje način beleženja prehodov mej. Zabeleži se samo točka prehoda temperature preko ene od štirih določenih mej. Ob točki prehoda se v trajni pomnilnik zabeleži vrednost temperature in čas prehoda.



Slika 63: Beleženje prehodov mej

4.2.6.3 Zaščita podatkov

Prednost uporabe mikrosistema SAL je v sledenju fizikalnih parametrov, ki vplivajo na obstojnost izdelka. Tako kupec kot proizvajalec občutljivih izdelkov želita zagotovilo, da je izdelek dostavljen kupcu brez napak. Zato bo proizvajalec temperaturno občutljivemu izdelku določil transportne temperaturne meje, ki jih logistično podjetje pri dostavi mora upoštevati. Mikrosistem SAL lahko uporabi proizvajalec ali logistično podjetje za nadzor in dokaz kupcu, da je bilo z izdelkom ravnano v skladu s transportnimi zahtevami.

Konkurenčnost in zahteva po nižjih transportnih cenah pa lahko pripeljeta do nespoštovanja transportnih zahtev, skrivanja dejanskega postopka transporta ali prirejanja shranjenih podatkov na mikrosistemu SAL.

Pomnilniška lokacija	Geslo	Funkcija
1	Sistemsko geslo [31:24]	Zaščita pred branjem in pisanjem systemskega področja
2	Sistemsko geslo [23:16]	Zaščita pred pisanjem systemskega področja
3	Sistemsko geslo [15:8]	Zaščita pred branjem systemskega področja
4	Sistemsko geslo [7:0]	Zaščita pred pisanjem systemskega področja
5	Uporabniško geslo [31:24]	Zaščita pred branjem in pisanjem uporabniškega področja
6	Uporabniško geslo [23:16]	Zaščita pred pisanjem uporabniškega področja
7	Uporabniško geslo [15:8]	Zaščita pred branjem uporabniškega področja
8	Uporabniško geslo [7:0]	Zaščita pred pisanjem uporabniškega področja
9	Merlino geslo [31:24]	Zaščita pred branjem in pisanjem merilnega področja
10	Merlino geslo [23:16]	Zaščita pred pisanjem merilnega področja
11	Merlino geslo [15:8]	Zaščita pred branjem merilnega področja
12	Merlino geslo [7:0]	Zaščita pred pisanjem merilnega področja

Tabela 8: Gesla za zaščito pred branjem in pisanjem

Za zaščito podatkov v trajnem pomnilniku so v mikrosistemu SAL pripravljena tri gesla. Vsako od teh gesel ščiti svoje področje. Sistemsko geslo ščiti nastavitve, kot je interval beleženja, meje, začetni čas beleženja,... Uporabniško geslo ščiti podatke, ki so v uporabniškem delu EEPROM pomnilnika. Merilno geslo ščiti podatke, ki jih shranjujemo ob beleženju. Vsa gesla so 32-bitna in so shranjena v sistemske pomnilniku, do katerega ni možno dostopati z RFID izpraševalnikom. Zaščita z geslom se vklopi, ko uporabnik prvič vpiše geslo, ki je različno od 0. Gesla se vpišejo z ukazom „Set Password“. Dostop do določenega področja se lahko spet odpre z ukazom „Open

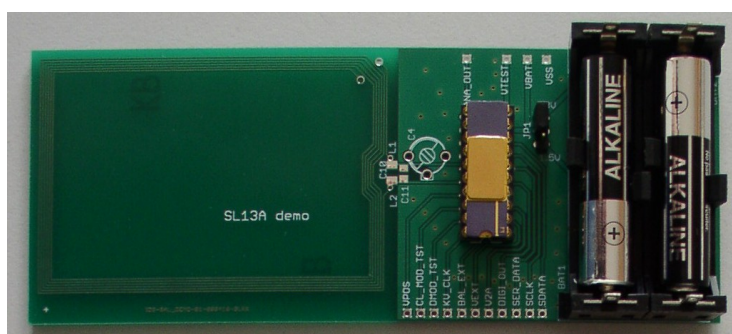
Area“ in pravilnim geslom.

Vsa tri gesla so razdeljena na dva 16-bitna dela, kjer spodnjih 16 bitov določa zaščito pred vpisovanjem, zgornjih 16 bitov pa zaščito pred branjem in vpisovanjem (tabela 8).

Poleg zaščite z gesli je vpeljan tako imenovan varni način delovanja. V ta namen izkoriščamo mehanizem zaklepanja pomnilniških lokacij z zastavicami. V ISO 15693 standardu se za zaščito pred prepisovanjem podatkov uporabljajo zastavice, ki zaklenejo vsako posamezno pomnilniško lokacijo. To lahko naredi uporabnik z ukazom „Lock Block“, ki zaklene le eno pomnilniško lokacijo (tipično je velika 4 byte). Za zaklepanje več lokacij mora uporabnik poslati več ukazov. V mikrosistemu SAL smo definirali ukaz „Initialize“, v katerem uporabnik določi, koliko pomnilniških lokacij bo uporabljenih za uporabniške podatke in koliko za merilne podatke. Hkrati lahko postavi zastavico za varni način delovanja. V tem primeru bo enota za izvajanje ukazov avtomatično zaklenila vse lokacije, ki so določeni za beleženje senzorskih podatkov. Ko so lokacije enkrat zaklenjene, ni več možno spreminjati vsebine, prav tako pa jih ni možno odkleniti. Dostop je omogočen le končnemu avtomatu stanju za beleženje. Varni način delovanja se lahko uporabi, kadar obstaja določena verjetnost, da je nekdo ugotovil merilno geslo in ima namen spreminjati merilne podatke. Zaklenjene lokacije namreč ni možno spreminjati, tudi če je geslo znano.

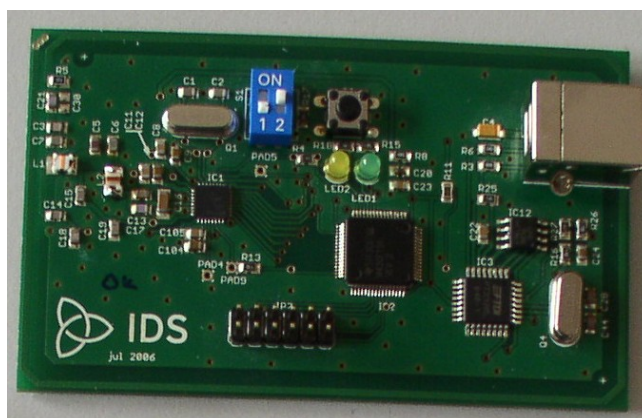
4.3 Rezultati meritev in sklep

Meritve so bile izvršene na integriranem vezju v laboratoriju podjetja IDS d.o.o. in na Fakulteti za elektrotehniko na Univerzi v Ljubljani. V tem poglavju so predstavljeni rezultati nekaterih meritev, ki so bile narejene za evaluacijo pretvorbe temperature. V meritvah so bili analizirani temperaturni senzor, referenčna napetost in celoten sistem pretvorbe temperature v digitalno vrednost.



Slika 64: Tiskano vezje uporabljeno za merive mikrosistema SAL

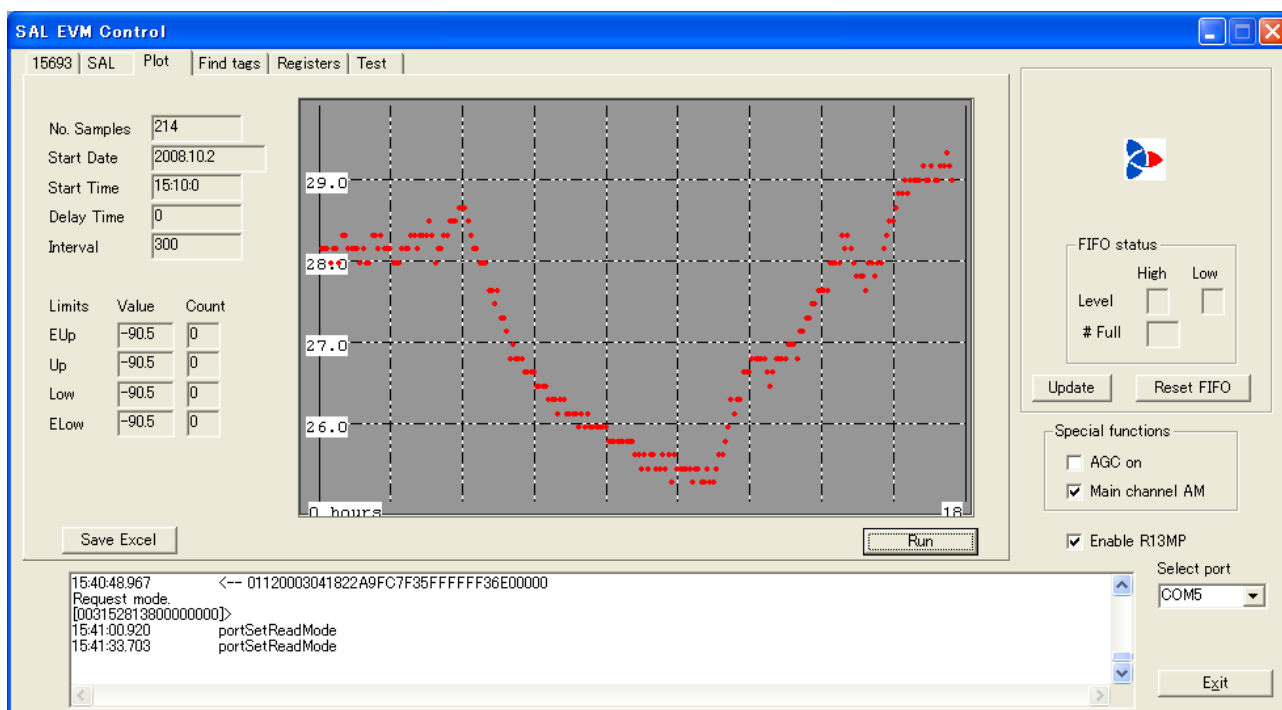
Temperaturne meritve so bile izvedene v komori ESPEC SU-241 s temperaturno stabilnostjo $0,5^{\circ}\text{C}$. Za merjenje analognih enosmernih napetosti je bil uporabljen digitalni multimeter FLUKE 189, ki ima pogrešek meritve enosmerne napetosti $0.03\% + 2 \text{LSb}$. V prvem sklopu meritev sta bila v temperaturni komori dva mikrosistema SAL, ki sta bila pritrjena vsak na lastno merilno tiskano vezje (slika 64). Komunikacija z mikrosistemoma je potekala s pomočjo RFID izpraševalnika in SPI vmesnika. SPI vmesnik je bil uporabljen za nastavljanje testnih načinov merjenja analognih napetosti, medtem ko je bil RFID izpraševalnik uporabljen za branje digitalne vrednosti temperature (slika 65).



Slika 65: Fotografija RFID izpraševalnika uporabljenega pri meritvah

V drugem sklopu meritev je bilo v komori hkrati 8 mikrosistemov SAL, kjer je bil vsak pritrjen na lastno merilno tiskano vezje. Pri teh meritvah je komunikacija potekala v celoti preko RFID izpraševalnika. Za meritev temperature je bila uporabljena funkcija beleženja. Meritve so bile izvedene od temperature -40°C do $+70^{\circ}\text{C}$, v korakih po 10°C . Za vsako temperaturno točko je bilo izvedenih vsaj 80 pretvorb temperature v digitalno vrednost. Po vsakem ciklu AD pretvorb smo, s pomočjo RFID izpraševalnika, prebrali shranjene vrednosti in jih shranili v podatkovno zbirko.

Izvede so bile tudi obsežne meritve in testiranja komunikacijskih funkcij in funkcij beleženja. V ta namen je bilo razvito testno okolje, ki omogoča enostaven vnos in izvajanje RFID ukazov ter enostaven grafični izpis shranjenih podatkov.



Slika 66: Grafično okolje, ki je bilo razvito za testiranje funkcionalnosti beleženja

4.3.1 Meritve temperaturnih lastnosti analognih funkcij

V sklopu teh meritev smo izmerili temperaturno odvisnost nekaterih analognih funkcij integriranega vezja v območju od -40°C do $+80^{\circ}\text{C}$ v korakih po 5°C . Pri vsaki temperaturni točki je bilo narejenih 10 meritev. Napajalna napetost je znašala 3 V. V tabelah in grafih je prikazana povprečna vrednost desetih meritev. V tem poglavju so prikazani rezultati dveh mikrosistemov SAL.

$T(^{\circ}\text{C})$	$T_r(^{\circ}\text{C})$	$T_M(\text{Dec})$	$T_M(^{\circ}\text{C})$	$V_M(\text{mV})$	$V_r(\text{mV})$	$V_{bg}(\text{mV})$
-40	-40,49	298,7	-40,73	387,38	302	463,2
-35	-35,32	327,3	-35,72	395,6	302	463
-30	-30,26	357,4	-30,46	404,35	302	462,8
-25	-25,15	387,3	-25,22	412,95	302	462,55
-20	-20,25	416,4	-20,13	421,3	301,9	462,3
-15	-15,09	446,1	-14,93	429,7	301,9	462
-10	-10,04	475,6	-9,77	438,05	301,9	461,8
-5	-5,05	505	-4,62	446,4	301,85	461,5
0	0,06	534,1	0,47	454,7	301,8	461,3
5	5,09	563,7	5,65	463,2	301,8	461
10	10,05	593,2	10,81	471,6	301,8	460,8
15	15,18	622,3	15,9	479,9	301,8	460,6
20	20,1	652,1	21,12	488,3	301,78	460,3
25	25,16	681,7	26,3	496,7	301,7	460
30	30,28	710,8	31,39	504,9	301,7	459,8
35	35,26	740	36,5	513,2	301,7	459,5
40	40,34	770,8	41,89	521,65	301,6	459,2
45	45,35	800,1	47,02	530,1	301,6	458,9
50	50,46	830,4	52,32	538,45	301,5	458,6
55	55,59	859,8	57,47	546,8	301,5	458,25
60	60,78	890,2	62,79	555,2	301,5	457,9
65	65,94	920,6	68,11	563,65	301,4	457,6
70	71,06	950,2	73,29	572	301,3	457,3
75	76,12	981,3	78,73	580,55	301,3	456,9
80	81,38	1012,2	84,14	589,1	301,2	456,55

Tabela 9: Rezultati meritev prvega integriranega vezja

T – nastavljena temperatura notranjosti komore,

T_r – temperatura, izmerjena z referenčnim senzorjem,

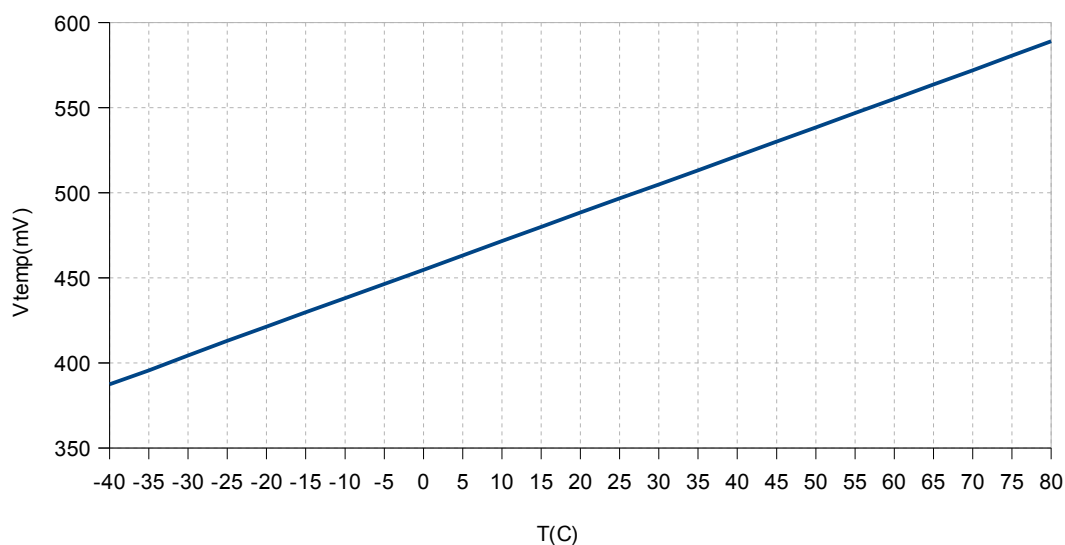
T_M – pretvorjena digitalna vrednost temperature (LSb),

V_M – izhodna napetost integriranega temperaturnega senzorja,

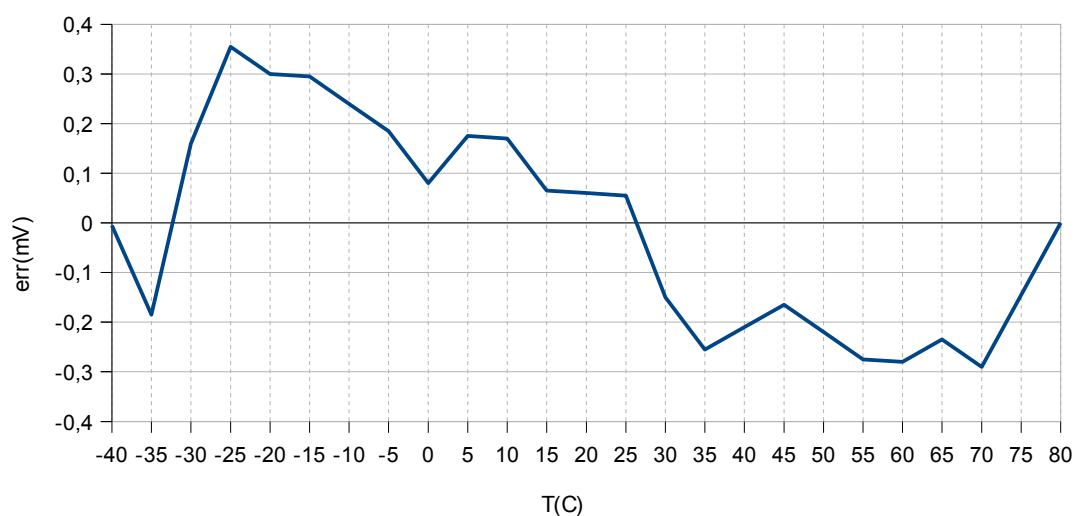
V_r – referenčna napetost AD pretvornika,

V_{bg} – bandgap napetost.

Tabela 9 prikazuje rezultate meritev prvega senzorja. Slika 67 prikazuje temperaturno odvisnost izhodne napetosti. Nelinearnost temperaturnega senzorja v temperaturnem območju od -40°C do $+80^{\circ}\text{C}$ prikazuje slika 68. Za analizo napake temperaturnega senzorja smo vzeli mejni vrednosti pri -40°C in $+80^{\circ}\text{C}$.

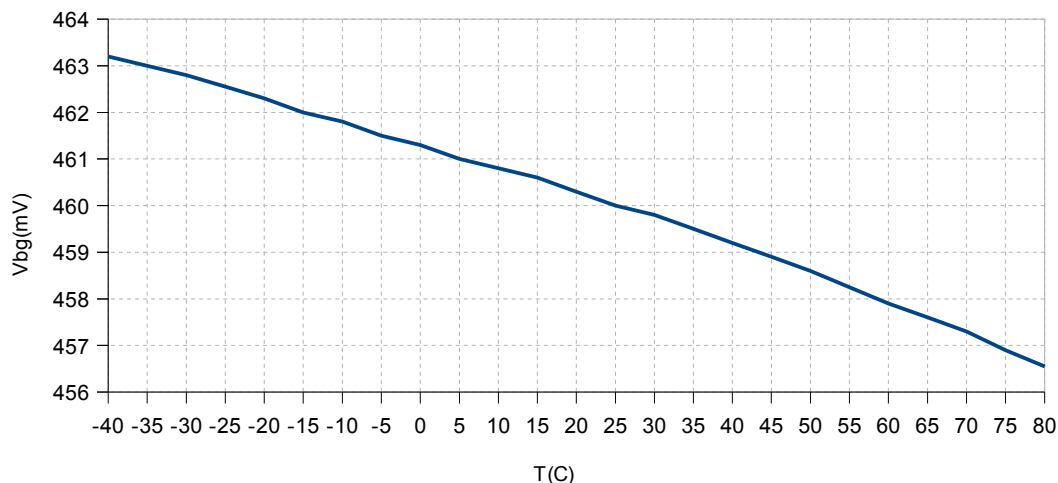


Slika 67: Izhodna napetost temperaturnega senzorja v prvem integriranem vezju

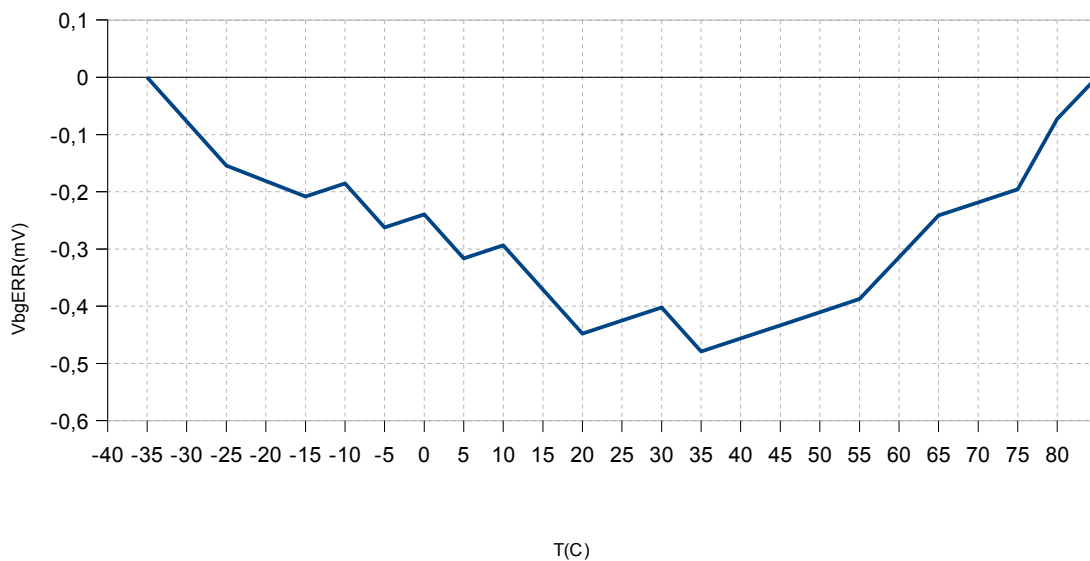


Slika 68: Nelinearnost temperaturnega senzorja v prvem integriranem vezju

Slika 69 prikazuje temperaturno odvisnost bandgap napetosti, ki je v tem integriranem vezju precej velika, saj močno pada z naraščajočo temperaturo. S kalibracijo temperaturnega koeficienta bandgap napetosti dosežemo občutno boljši rezultat, vendar še zmeraj ostane nelinearna odvisnost, ki jo prikazuje slika 70.



Slika 69: Temperaturna odvisnost bandgap napetosti v prvem integriranem vezju



Slika 70: Temperaturna nelinearnost bandgap napetost v prvem integriranem vezju

Slika 71 prikazuje izhodno kodo analogno digitalnega pretvornika v temperaturnem območju od -40°C do +80°C. Na sliki 72 je prikazana nelinearnost pretvorbe temperature, kjer je zajet celoten sitem pretvorbe: nelinearnost samega temperaturnega senzorja, nelinearnost referenčne napetosti in nelinearnost analogno digitalnega pretvornika. Te napake ni mogoče odpraviti s sistemom

kalibracije, ki je vgrajen v mikrosistem SAL, zato predstavlja mejo točnosti meritve temperature.

Tr(°C)	T _M (Dec)	T _M (°C)	V _M (mV)	V _r (mV)	V _{bg} (mV)
-40,49	311,5	-40,48	389,1	299,8	461,5
-35,32	341,1	-35,42	397,8	299,9	461,6
-30,26	370,8	-30,34	406,5	300,1	461,6
-25,15	399,6	-25,42	415,1	300,3	461,6
-20,25	427,6	-20,63	423	300,4	461,5
-15,09	458,2	-15,4	431,7	300,5	461,4
-10,04	486,8	-10,51	440,1	300,6	461,4
-5,05	515,5	-5,6	448,4	300,7	461,3
0,06	544,9	-0,57	456,9	300,8	461,2
5,09	574,7	4,52	465,5	300,8	461
10,05	603	9,36	473,6	300,8	460,9
15,18	633,4	14,56	482,3	300,9	460,7
20,1	662,1	19,47	490,4	300,9	460,5
25,16	692	24,58	498,9	300,9	460,3
30,28	722,6	29,81	507,5	300,9	460,1
35,26	751,7	34,79	516,9	300,9	459,8
40,34	782	39,97	524,4	300,9	459,6
45,35	811,8	45,07	532,8	300,9	459,3
50,46	842,1	50,25	541,4	300,9	459,1
55,59	872,5	55,45	550	300,9	458,8
60,78	903,9	60,82	558,7	300,9	458,5
70,94	966,2	71,47	576	300,8	457,7
81,06	1023	81,18	593,4	300,6	457,1

Tabela 10: Rezultati meritev drugega integriranega vezja

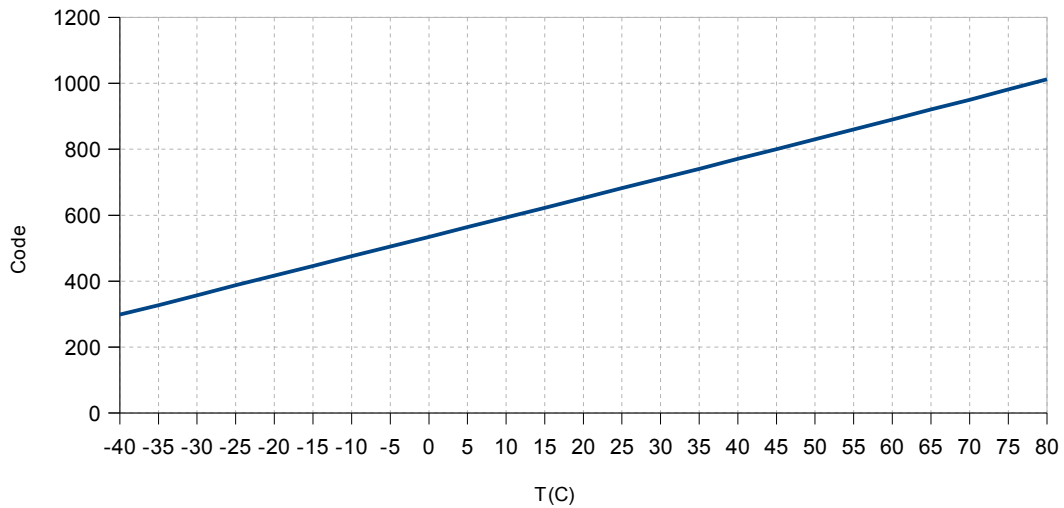
T_r – temperatura notranjosti komore, izmerjena z referenčnim senzorjem

T_M – pretvorjena digitalna vrednost temperature (LSB),

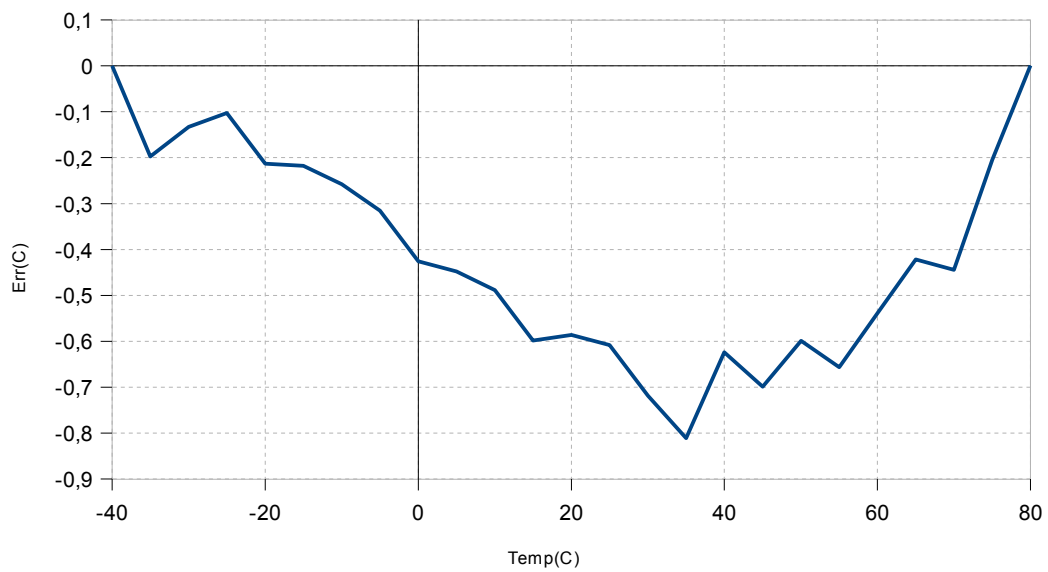
V_M – izhodna napetost integriranega temperaturnega senzorja,

V_r – referenčna napetost AD pretvornika,

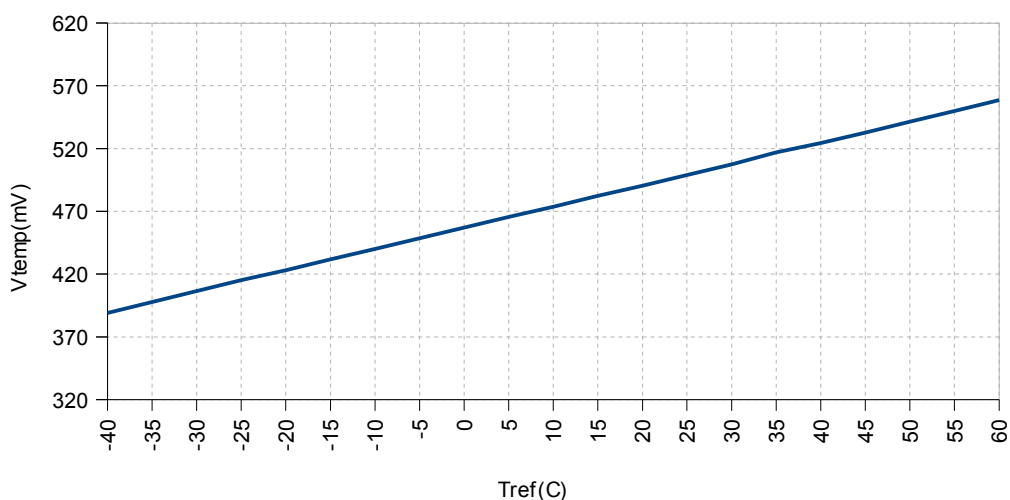
V_{bg} – bandgap napetost.



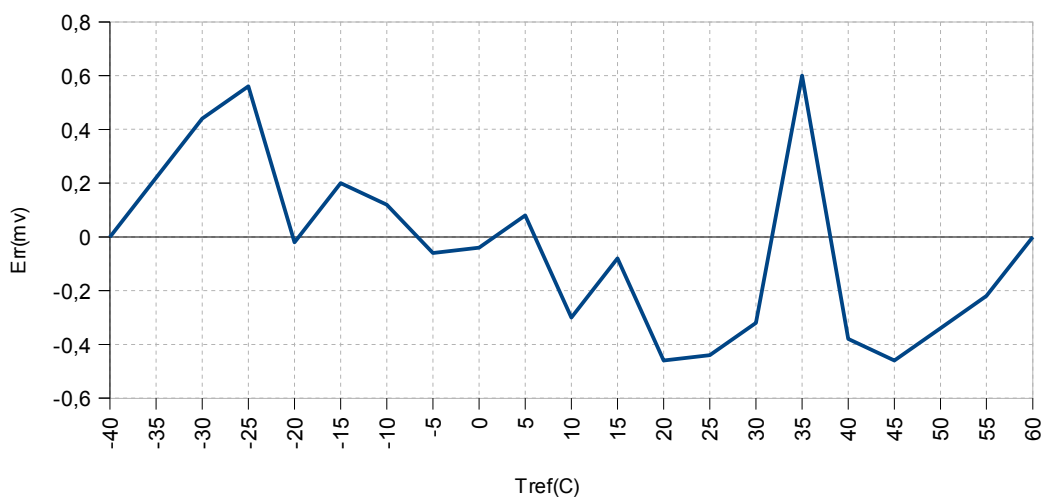
Slika 71: Rezultat pretvorbe temperature v digitalno vrednost pri prvem integriranem vezju



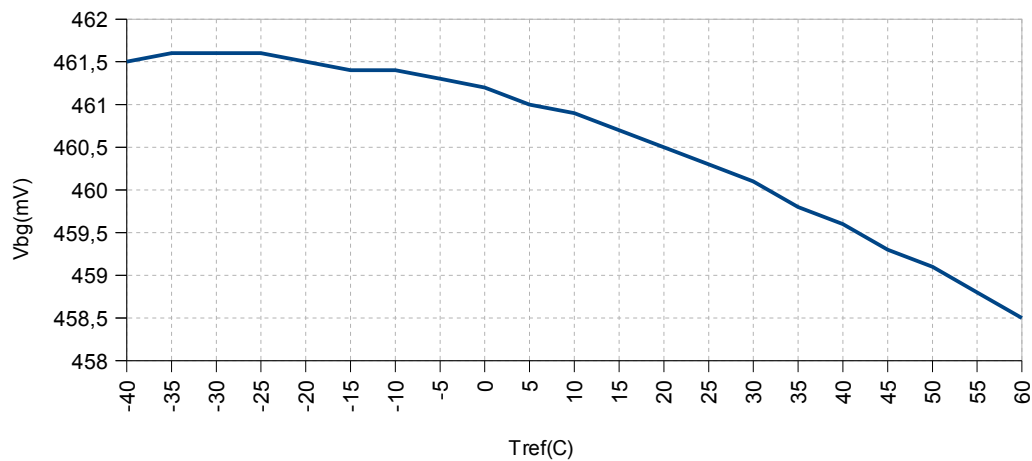
Slika 72: Nelinearnost analognog digitalne pretvorbe temperature pri prvem integriranem vezju



Slika 73: Izhodna napetost temperaturnega senzorja v drugem integriranem vezju

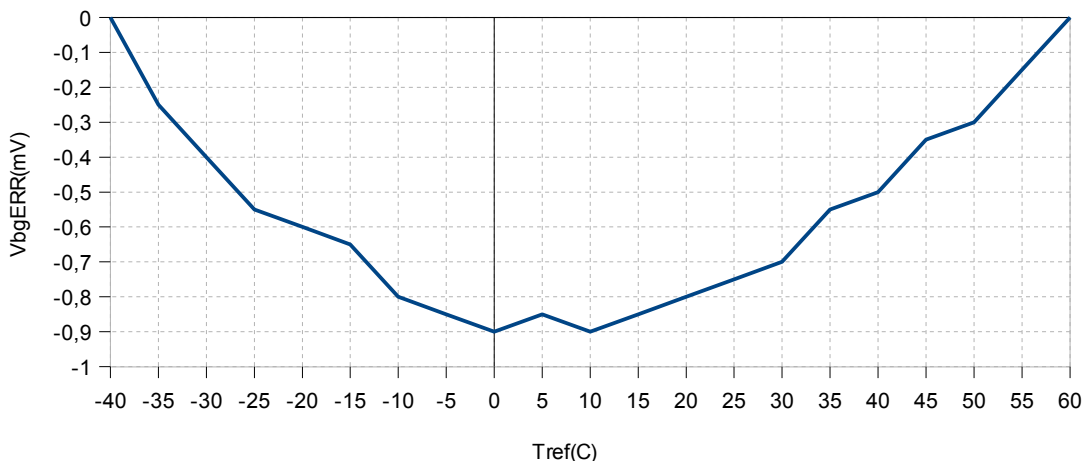


Slika 74: Nelinearnost temperaturnega senzorja v drugem integriranem vezju

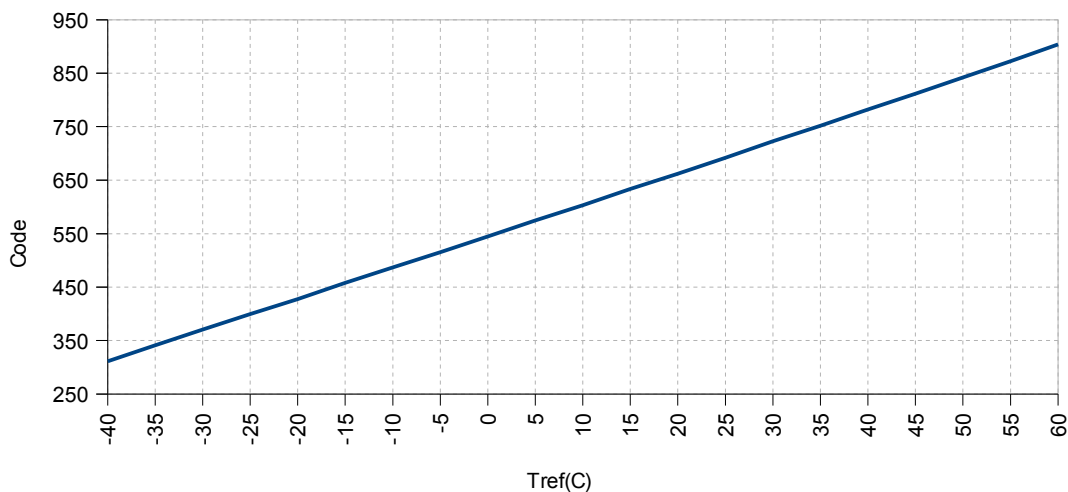


Slika 75: Temperaturna odvisnost bandgap napetosti v drugem integriranem vezju

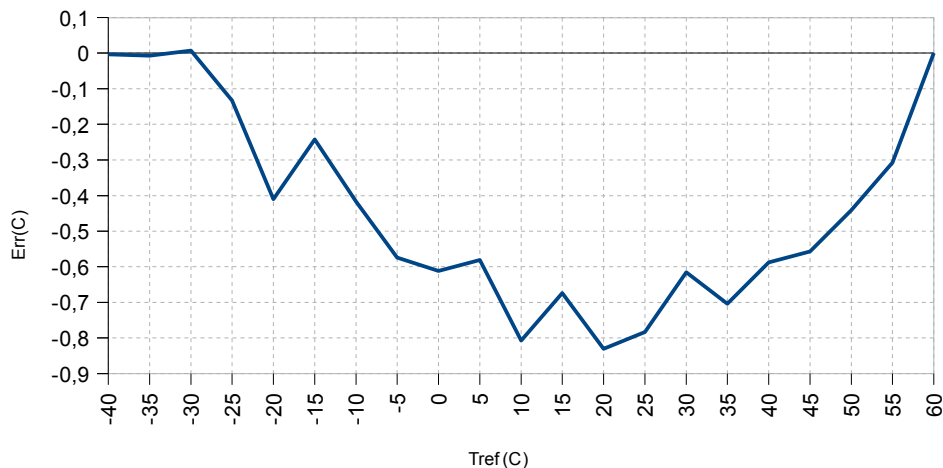
V obeh izmerjenih integriranih vezjih opazimo podobno obliko nelinearnosti pretvorbe temperature. Nelinearnost pretvorbe je podobna nelinearnosti referenčnega napetostnega vira, kar pomeni, da je za izboljšanje sistema potrebno izboljšati temperaturno odvisnost bandgap vira.



Slika 76: Temperaturna nelinearnost bandgap napetost v drugem integriranem vezju



Slika 77: Rezultat pretvorbe temperature v digitalno vrednost pri drugem integriranem vezju



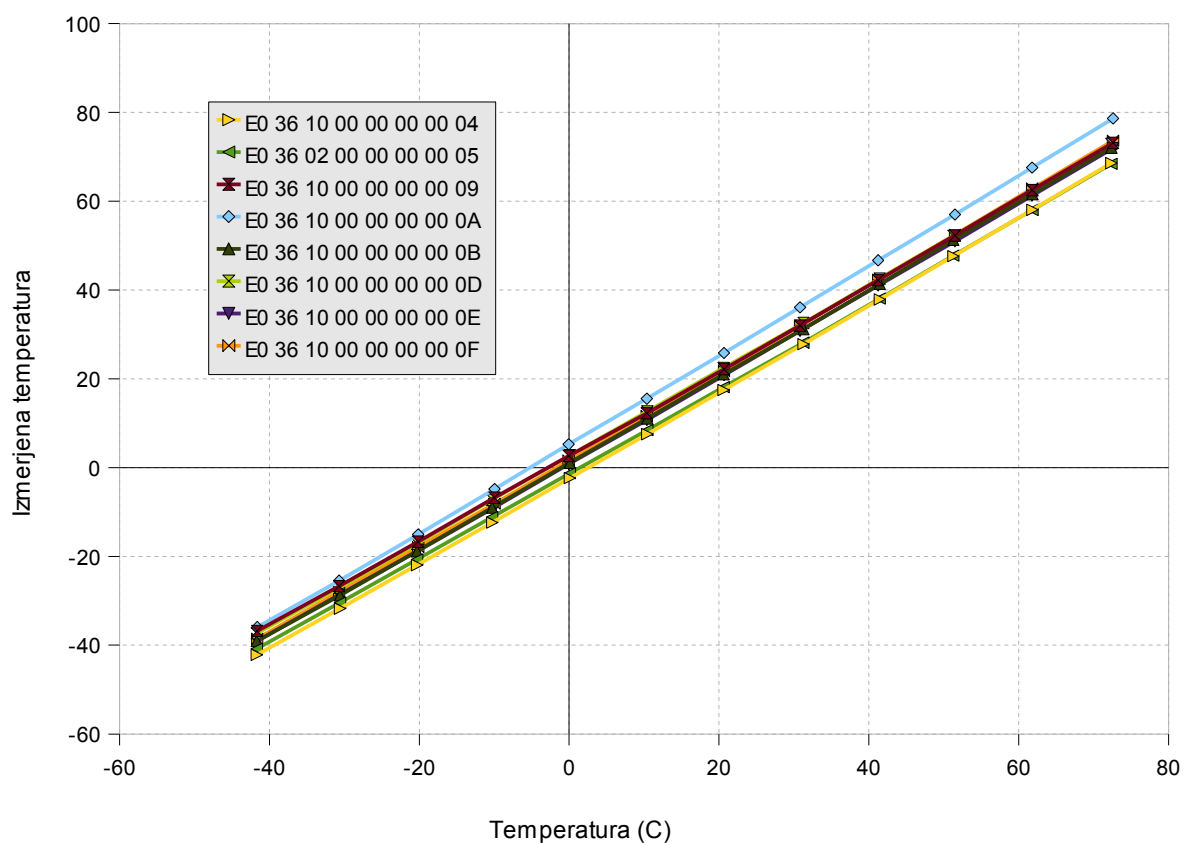
Slika 78: Nelinearnost analognog digitalne pretvorbe temperature pri drugem integriranem vezju

Za aplikacije sledenja je izmerjena točnost pretvorbe zadostna, saj običajno potrebujemo manjše temperaturno območje. V fazi kalibracije referenčne napetosti in temperaturne pretvorbe imamo možnost izbrati temperaturni pas, kjer bo mikrosistem SAL uporabljen, in tako v tem pasu minimizirati napako. Običajen pas, ki je uporabljen v produkciji, med od -20°C in $+40^{\circ}\text{C}$, na zahtevo pa je možno pas prestaviti proti nižjim ali višjim temperaturam.

4.3.2 Meritve sipanja temperaturne pretvorbe

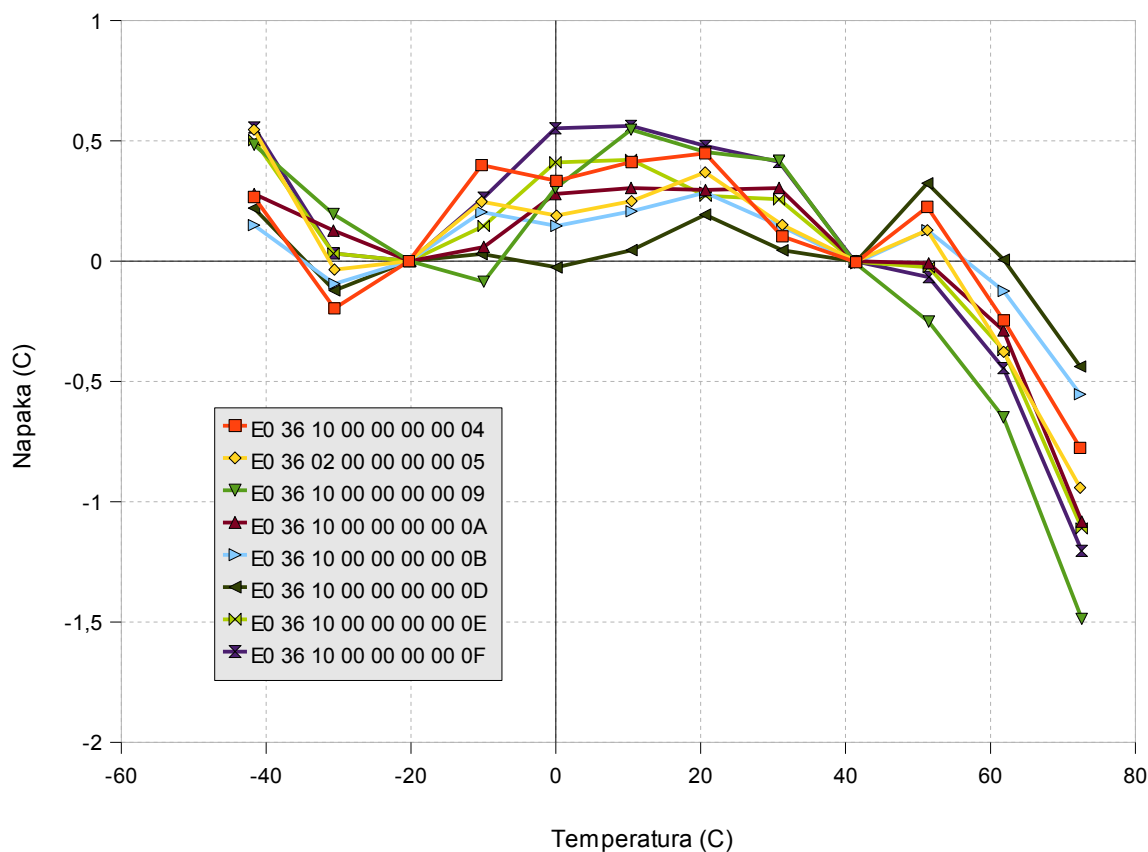
Meritve sipanja temperaturne pretvorbe so bile izvedene na 8 nekalibriranih integriranih vezjih. Namen meritev je predvsem določitev ponovljivosti meritev na različnih integriranih vezjih ter določitev območja sipanja. Vseh 8 integriranih vezij je iz iste silicijeve rezine, zato je pričakovano nekoliko večje sipanje lastnosti na integriranih vezjih iz različnih silicijevih rezin.

Ker je pri meritvah šlo za nekalibrirana integrirana vezja, je pri teh meritvah prisotna tudi napaka ojačanja in enosmerne premaknitve (slika 79). Obe napaki sta odvisni od referenčne napetosti analognog digitalnega pretvornika (poglavje 4.2.5.4). Po kalibraciji referenčne napetosti preostanek napake, zaradi enosmerne premaknitve, dodatno kalibriramo v digitalnem delu analognog digitalnega pretvornika.



Slika 79: Absolutna vrednost temperature izmerjena z 8 mikrosistemi SAL

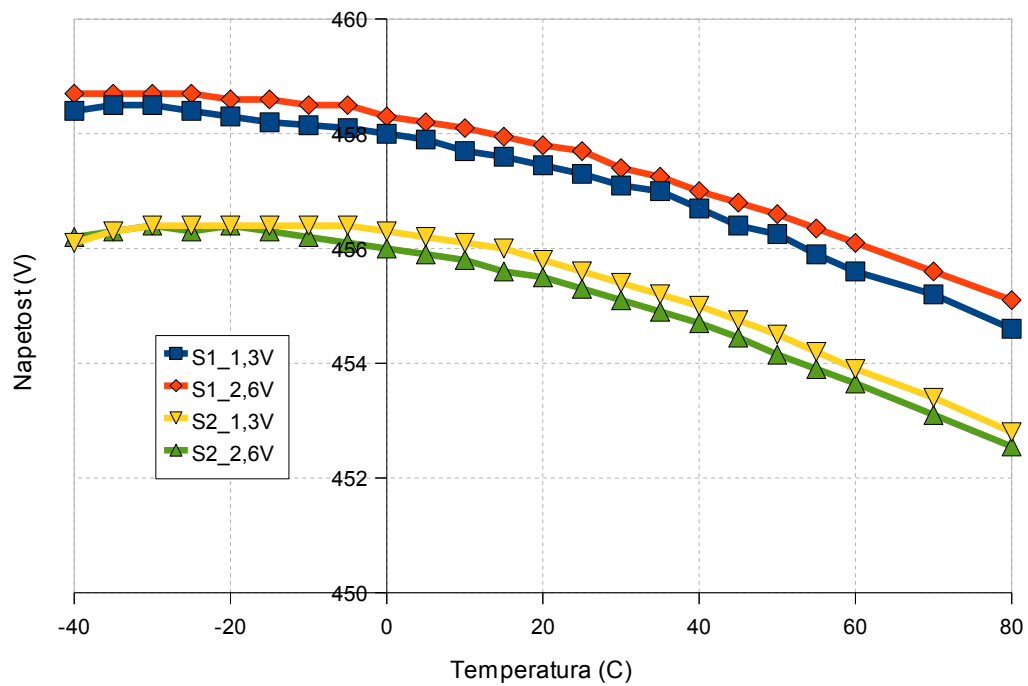
Slika 80 Prikazuje nelinearnost pretvorbe 8 mikrosistemov, kjer smo za točko linearizacije vzeli -20°C in $+40^{\circ}\text{C}$. Ti točki sta bili določeni, ker je večina aplikacij omejena na ta temperaturni pas.



Slika 80: Nelinearnost pretvorbe temperature pri 8 mikrosistemih SAL

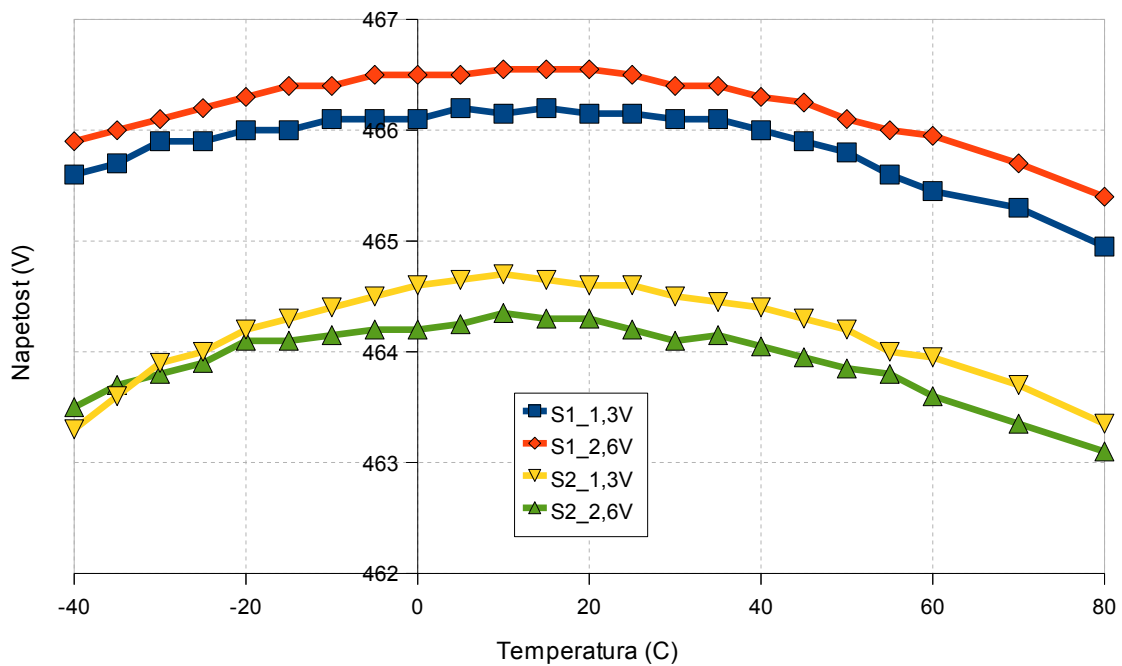
4.3.3 Meritve kalibracije temperaturnega koeficienta bandgap vira

V tem sklopu meritev smo izmerili možnost kalibracije bandgap napetostnega vira. V bandgap vezju imamo možnost kalibrirati temperaturni koeficient (TC). Meritve so bile izvedene na dveh integriranih vezjih, pritrjenih na tiskana vezja. Meritev smo ponovili pri dveh napajalnih napetostih, 1,2 V in 2,6 V. Najprej smo izmerili karakteristiko bandgap napetosti v nekalibriranem stanju (slika 81) in nato v kalibriranem stanju (slika 82).

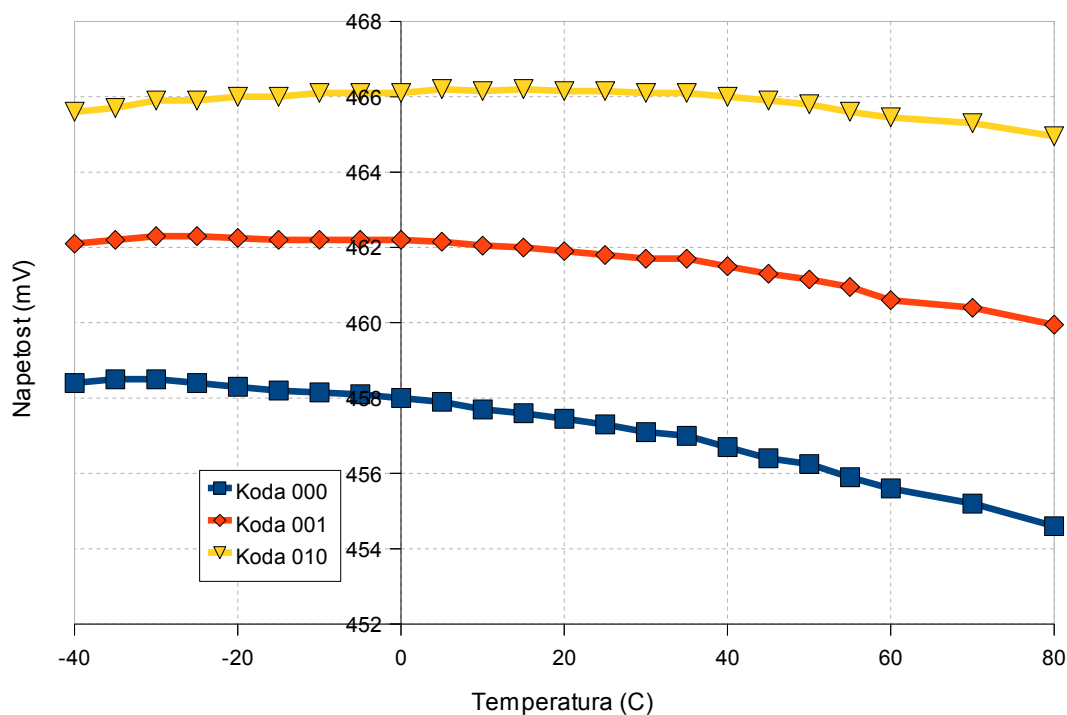


Slika 81: Meritev bandgap napetosti pred kalibracijo

S kalibracijo bandgap napetosti želimo doseči čim manjši temperaturni koeficient. Nelinearne odvisnosti bandgap napetosti od temperature ne moremo kalibrirati.



Slika 82: Meritev bandgap napetosti po kalibraciji

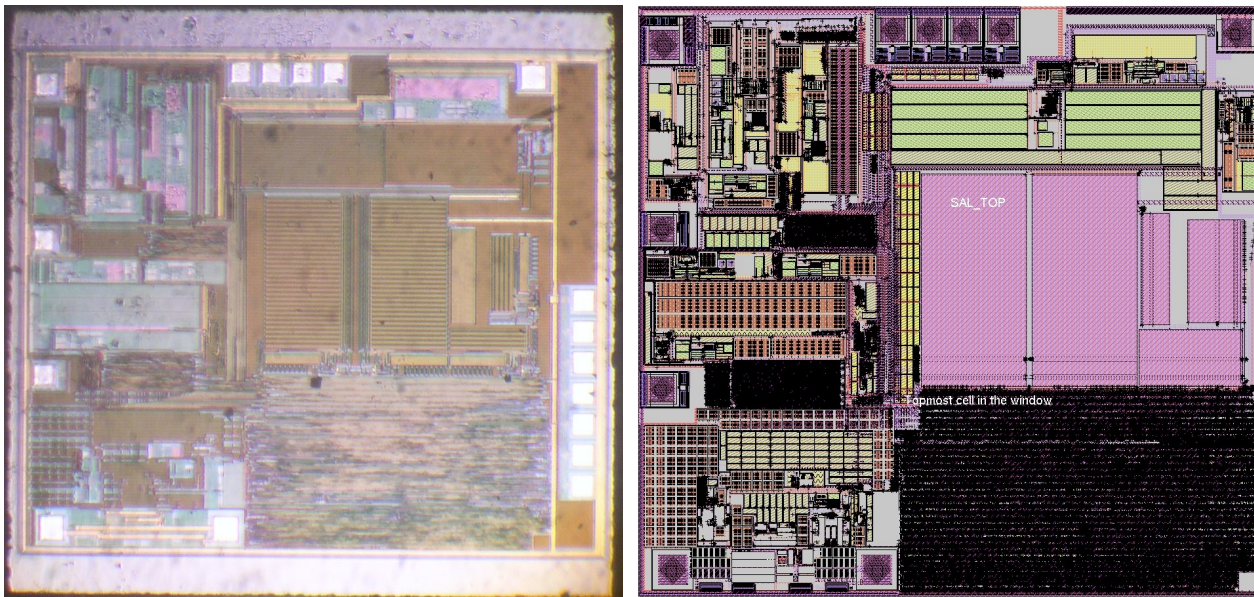


Slika 83: Meritev bandgap napetosti pri treh kalibracijskih kodah

Slika 83 prikazuje izhodno napetost bandgap napetostnega vira pri treh različnih kalibracijskih kodah. Pri kalibraciji temperaturnega koeficienta bandgap napetosti povzročimo tudi enosmerno premaknitev, kar pa naknadno popravimo s kalibracijo referenčne napetosti za AD pretvornik.

4.3.4 Sklep

V doktorski disertaciji je predstavljena zasnova integriranega mikrosistema za brezkontaktno identifikacijo in beleženje. Poseben poudarek je dan načrtovanju analognih sklopov integriranega vezja pri omejitvi nizkega napajanja in majhni porabi celotnega vezja. Ciljni izdelek, kjer bo uporabljena predstavljena zasnova mikrosistema, je baterijsko podprta RFID značka. Za izvor napajanja je uporabljena tankoplastna tiskana baterija, ki je zaradi majhne debeline posebej primerna za to aplikacijo. Predvidena velikost končnega izdelka je v formatu kreditnih kartic (velikost in debelina).



Slika 84: Fotografija izdelanega testnega integriranega vezja (levo) in njegova geometrija (desno)

Na sliki 84 levo je prikazana fotografija testnega integriranega vezja, ki je bilo izdelano v okviru doktorske disertacije. Na sliki desno je prikazana geometrija vezja. Spodaj desno se v področju velike gostote celic vidi digitalna enota. Nad njo je viden EEPROM pomnilnik in napetostni množilnik za napajanje pomnilnika. Spodaj levo je vidna RF AE enota, zgoraj levo pa merilna enota integriranega vezja. Na fotografiji so na skrajnem desnem robu prikazani tudi testni priključki vezja, ki na geometriji niso vidni.

Nadaljne raziskave na področju merjenja temperature bodo usmerjene v izboljšane postopke kalibracije temperaturne pretvorbe in v uporabniško nastavljiva temperaturna območja. V trenutni zasnovi integriranega vezja je teoretično temperaturno območje za analogno digitalno pretvorbo med $-90\text{ }^{\circ}\text{C}$ in $+80\text{ }^{\circ}\text{C}$. Ločljivost v tem temperaturnem območju je $0,175\text{ }^{\circ}\text{C}$. Nelinearnost v zmanjšanem temperaturnem območju med $-20\text{ }^{\circ}\text{C}$ in $+40\text{ }^{\circ}\text{C}$ znaša $\pm 0,5\text{ }^{\circ}\text{C}$. Prihodnje raziskave bodo usmerjene na uporabniško nastavljiva temperaturna območja in na optimalne algoritme kalibracije vezij v fazi proizvodnje. Uporabnikom bi radi ponudili ožja temperaturna območja z izboljšano ločljivostjo in nelinearnostjo.

Na področju beleženja senzorskih podatkov bodo raziskave usmerjene v izboljšano izkoriščenost trajnega pomnilnika. Zaradi pritiskov na končno ceno, je verjetnost, da bo v prihodnje uporabljen

večji EEPROM, zelo majhna. To bi namreč povečalo površino vezja in s tem proizvodnjo ceno. Predvsem bi radi integrirali algoritem za avtomatično izračunavanje življenjske dobe.

Na področju varovanja podatkov so izboljšave možne v enkripciji komunikacijskih podatkov. S trenutno rešitvijo dobro ščitimo podatke, ki so shranjeni v pomnilniku, prenos podatkov je pa popolnoma brez zaščite.

Na področju RFID standardov bo nadaljnji razvoj usmerjen v sisteme za ultra visoke frekvence, predvsem standard EPC Gen2. Ta standard ima velik potencial, saj je zasnovan z namenom, da zamenja črtne kode. Prednost sistemov na ultra visokih frekvencah je predvsem boljši doomet in cenejša izdelava značk.

5 Izvirni znanstveni prispevki

- Zasnova rešitve problema dvojnega napajanja in izgube podatkov v integriranem mikrosistemu.

Predstavljena je nova rešitev napajalnega sistema, ki za preklop napajalnega vira, uporablja aktivno krmiljenje stikal. Zasnova omogoča branje podatkov iz trajnega pomnilnika tudi po izpraznitvi baterije.

- Zasnova naprednih funkcij beleženja fizikalnih veličin v sistemu beleženja pogojev sledenja.

Predstavljeni so različni načini beleženja fizikalnih veličin, ki optimalno izkoristijo velikost trajnega pomnilnika. Omogočajo prilagoditev sistema na ciljno aplikacijo.

- Analiza vplivov delovnih pogojev na preciznost merjenja fizikalnih veličin in izboljšane metode merjenja temperature na čipu.

Narejena je analiza vplivov proizvodnih toleranc in nizke napajalne napetosti na natančnost merjenja temperature. Predstavljena je izboljšana rešitev temperaturnega senzorja, vira referenčne napetosti, sinhronega filtriranja ter analogno digitalnega pretvornika. Vse analize in izboljšave so bile narejene v smislu znižane porabe vezij in delovanja vezij pri zelo nizkem napajanju.

- Nov in univerzalen pristop k rešitvi napajanja in zajemanja signalov različnih zunanjih senzorjev.

Predstavljeno je vezje za zajemanje signalov zunanjih senzorjev, ki omogoča uporabo različnih tipov analognih senzorjev. Zasnova novega algoritma omogoča različne načine zajemanja signalov (predvzbujanje, prekinitveno delovanje, avtomatična nastavitve merilnega območja)

- Zasnova novih algoritmov za zaščito podatkov in zaščito dostopa.

Predstavljen je sistem zaščite sistemskih, uporabniških in merilnih podatkov, shranjenih na trajnem pomnilniku. Sistem omogoča različne nivoje zaščite, ki so prilagojeni aplikacijam za sledenje in beleženje fizikalnih pogojev pri skladiščenju in transportu.

Zahvala

Zahvaljujem se mentorju, izr. prof. dr. Antonu Pleteršku, za vodenje pri izdelavi doktorske disertacije. Za pomoč pri razvoju in meritvah se zahvaljujem sodelavcem v podjetju IDS d.o.o., še posebej dr. Vinku Kuncu. Zahvaljujem se prof. dr. Janezu Trontlju in Laboratoriju za mikroelektroniko za posojeno merilno opremo.

Še posebej pa bi se rad zahvalil Špeli za potrpljenje in pomoč pri lektoriranju.

Izjava

Spodaj podpisani Kosta Kovačič, rojen 2.9.1979, izjavljam, da sem doktorsko delo izdelal samostojno pod vodstvom mentorja. Izkazano pomoč drugih sodelavcev sem v celoti navedel v zahvali.

Kosta Kovačič

6 Literatura

1. PLETERŠEK, Anton, „Načrtovanje analognih integriranih vezij v tehnologijah CMOS in BiCMOS“, Založba FE in FRI, 2005.
2. FURLAN, Jože, „Osnove nelinearnih elementov“, Fakulteta za elektrotehniko in računalništvo, 1991.
3. Kosta Kovačič, Anton Pleteršek, „Napajalni sistem baterijsko podprte RFID značke“, Informacije MIDEM, 40(2010)2, ISSN 0352-9045, 2010 – v tisku.
4. PLETERŠEK, Anton. „Temperature independent low voltage reference source“, US7282901 B2 2007-10-16 : appl. no. 10/563,858, Jul. 9, 2003. Alexandria (Virginia): US Patent Office, 2007.
5. Michiel A. P. Pertijs, Kofi A. A. Makinwa, and Johan H. Huijsing, „A CMOS Smart Temperature Sensor With a 3σ Inaccuracy of $0.1\text{ }^{\circ}\text{C}$ From -55°C to 125°C “, IEEE Journal of solid-state circuits, VOL. 40, no. 12, 2005.
6. Jeremy Landt, Barbara Catlin, „Shrouds of Time, The history of RFID“, AIM, Inc. 2001.
7. Klaus Finkenzeller, „RFID Handbook, Fundamentals and applications in contactless smart cards and identification“, 2003, John Wiley & Sons, Ltd.
8. Kosta Kovačič, Anton Pleteršek, Andrej Vodopivec, Willian Peyton Roberts, Oluf Alminde, „Postopek za varno obstojno beleženje v aktivni RFID nalepki procesa v oblepljenem predmetu“, 2009, Patentna prijava P2009 0 0006.
9. Kosta Kovačič, Vinko Kunc, Andrej Vodopivec, „Nalepka za brezkontaktno identificiranje z izpopolnjenim komuniciranjem med nanjo galvansko priključenim zunanjim logičnim elementom in izpraševalnikom ter postopek za takšno komuniciranje“, 2009, Patentna prijava P2009 0 0055.
10. Anton Pleteršek, Kosta Kovačič, Andrej Vodopivec, „Postopek za zajemanje in oblikovanje signalov zunanjih senzorjev z RFID pametno nalepko in vezje za izvajanje tega postopka“, 2009, Patentna prijava P2009 0 310.

11. Kosta Kovačič, Anton Pleteršek, Andrej Vodopivec, „Postopek za baterijsko in pasivno napajanje RFID nalepke in preklopno vezje za izvajanje tega postopka“, 2009, Patentna prijava P2009 0 309.
12. B. Abali, H. Franke, M. E. Giampapa: „Method and apparatus for automated measurement of properties of perishable consumer products“, Patentna objava PCT WO 00/45331, 2000.
13. S. K. Howel, I. Butler: „Identification tag with environmental sensing facility“, Patentna objava GB 2308947 A, 1997.
14. P. Sorrels, S. Poulin, L. Furey, S. Alexander: “Radio identification tag device with sensor input”, Patentna objava US 6720866 B1, 2004.
15. N. Batra: “RFID sensor tag with manual modes and functions”, Patentna objava PCT WO 145911, 2007.
16. L. W. Kueckendahl: “Data capture and logging with passive data transmission”, Patentna objava WO 01/84581 A1, 2001.
17. Heinrich Harley Kent, “RFID tag having combined battery and passive power source”, Patentna objava US 6944424 B2, 2005.
18. James D. Cook, Richard L. Dale, „Combined RF tag and SAW sensor“, Patentna objava WO 2007011377 A2, 2005.
19. Peter McCarthy, „Wearable motion sensor device with RFID tag“, Patentna objava GB 2428802 A, 2007.
20. G. Wang and G. C. M. Meijer, “Temperature characteristics of bipolar transistors fabricated in CMOS technology,” *Sensors and Actuators A*, vol. 87, pp. 81–89, Dec. 2000.
21. G. C. M. Meijer, “Thermal sensors based on transistors,” *Sensors and Actuators*, vol. 10, pp. 103–125, Sep. 1986.
22. F. Fruett, G. C. M. Meijer, and A. Bakker, “Minimization of the mechanical-stress-induced inaccuracy in bandgap voltage references,” *IEEE J. Solid-State Circuits*, vol. 38, no. 7, pp. 1288–1291, Jul. 2003.

23. Rudy J. Van De Plassche: “CMOS Integrated Analog-to-Digital and Digital-to-Analog Converters ”, Kluwer Academic Publishers, 2003.
24. International standard ISO/IEC 15693-3,” Identification cards – Contactless integrated circuit(s) cards - Vicinity cards - Part 3: Anticollision and transmission protocol”, ISO-IEC, 2001.
25. R. R.Hogervorst, J.H.Huijsing, „Design of Low-Voltage, Low-Power Operational Amplifier Cells“, Kluwer Academic Publishers, 1996.