

INFORMACIJE MIDEM

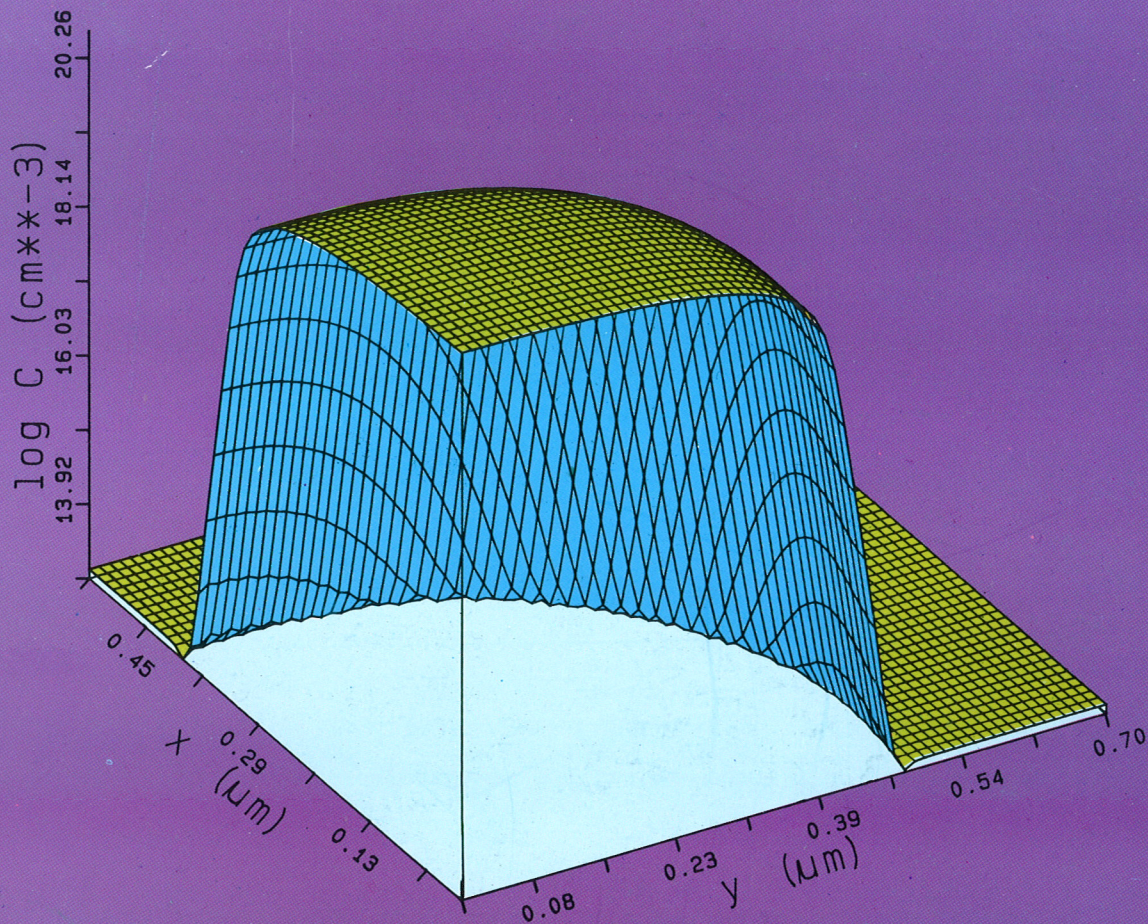
Strokovno društvo za mikroelektroniko,
elektronske sestavne dele in materiale

Stručno društvo za mikroelektroniku,
elektronske sestavne delove i materijale

3 ○ 1987

LJUBLJANA, SEPTEMBER 1987, LETNIK-GODINA 17, ŠTEVILKA-BROJ 43

PROFIL ARSENA POSLE JONSKE IMPLANTACIJE
($E = 150 \text{ keV}$, $D = 10^{16} \text{ cm}^{-2}$) I REDIFUZIJE
($t = 15 \text{ min}$, $T = 1000^\circ \text{ C}$)



ELEKTRONSKI FAKULTET NIŠ

I N F O R M A C I J E MIDEM

Izdaja trimesečno Strokovno društvo za mikroelektroniko, elektronske sestavne dele in materiale

Izdaje tromesečno Stručno društvo za mikroelektroniko, elektronske sestavne delove i materijale

Glavni in odgovorni urednik Glavni i odgovorni urednik	Mag Milan Slokan, dipl. ing.
Tehnični urednik Tehnički urednik	Janko Colnar
Uredniški odbor Redakcioni odbor	Miroslav Turina, dipl. ing. Mag Stanko Solar, dipl. ing. Dr Rudi Ročak, dipl. ing. Pavle Tepina, dipl. ing. Alojzij Keber, dipl. ing.
Člani izvršnega odbora MIDEM Članovi izvršnog odbora MIDEM	Mr Vlada Arandžlović, dipl. ing. — Ei-Poluprovodnici, Niš Mr Mladen Arbanas, dipl. ing. — RIZ-KOMEL, Zagreb Franc Beravs, dipl. ing. — Iskra-Polprevodniki, Trbovlje Mr Željko Butković, dipl. ing. — Elektrotehnički fakultet, Zagreb Jasminka Čupurdija, dipl. ing. — Rade Končar-ETI, Zagreb Mr Miroslav Damjanović, dipl. ing. — VTI, Beograd Prof dr Tomislav Đekov, dipl. ing. — Elektrotehnički fakultet, Skopje Mihajlo Filiferović, ing. — Mipro, Rijeka Prof dr Jože Furlan, dipl. ing. — Fakulteta za elektrotehniko, Ljubljana
Tajnik-sekretar	Mr Miroslav Gojo, dipl. ing. — RIZ-KOMEL, Zagreb Franc Jan, dipl. ing. — Iskra-HIPOT, Šentjernej Mr Slavoljub Jovanović, dipl. ing. — Ei-Poluprovodnici, Niš Alojzij Keber, dipl. ing. — Institut Jožef Stefan, Ljubljana Prof dr Drago Kolar, dipl. ing. — Institut Jožef Stefan, Ljubljana
Podpredsednik	Ratko Krčmar, dipl. ing. — Rudi Čajavec, Banja Luka Mag Milan Mekinda, dipl. ing. — Iskra-Mikroelektronika, Ljubljana
Podpredsednik	Mr Vladimir Pantović, dipl. ing. — Ei-IRI, Zemun Ljutica Pešić, dipl. ing. — Institut Mihailo Pupin, Beograd Ervin Pirtovšek, dipl. ing. — Iskra IEZE, Ljubljana
Predsednik	Dr Rudi Ročak, dipl. ing. — Iskra-Mikroelektronika, Ljubljana Dr Alenka Rožaj-Brvar, dipl. ing. — Iskra-Center za elektrooptiko, Ljubljana
Tajnik-sekretar	Pavle Tepina, dipl. ing. — Ljubljana Prof dr Dimitrije Tjapkin, dipl. ing. — Elektrotehnički fakultet, Beograd Prof dr Lojze Trontelj, dipl. ing. — Fakulteta za elektrotehniko, Ljubljana Mag Stanko Solar, dipl. ing. — Iskra-Avtoelektrika, Nova Gorica
Podpredsednik	Mag Milan Slokan, dipl. ing. — Ljubljana Prof dr Ninoslav Stojadinović, dipl. ing. — Elektronski fakultet, Niš Prof dr Sedat Širbegović, dipl. ing. — Elektrotehnički fakultet, Banja Luka Mr Srebrenka Ursić, dipl. ing. — Rade Končar-ETI, Zagreb
Naslov uredništva Adresa redakcije	Uredništvo Informacije MIDEM Elektrotehniška zveza Slovenije Titova 50, 61000 LJUBLJANA telefon (061) 316-886, (061) 329-955

Člani MIDEM prejema jo Informacije MIDEM brezplačno

Po mnenju Republiškega komiteja za kulturo SRS številka 4210-56/79 z dne 2. 2. 1979 je publikacija oproščena plačila davka od prometa proizvodov.

Tipkanje besedila: Metka Vidmar
Tisk: Partizanska knjiga, Ljubljana
Tisk ovojnice: Kočevski tisk, Kočevje
Naklada: 1000 izvodov

Članovi MIDEM primaju Informacije MIDEM besplatno

Mišljenjem Republičkog komiteta za kulturo SRS broj 4210-56/79 od 2. 2. 1979 publikacija je oslobođena plaćanja poreza na promet.

Prepis teksta: Metka Vidmar
Tisak: Partizanska knjiga, Ljubljana
Tisak omota: Kočevski tisk, Kočevje
Tiraž: 1000 komada

VSEBINA - SADRŽAJ

Rudi Ročak: MOŽE LI SE JUGOSLAVENSKA MIKROELEKTRONIKA UKLJUČITI U EUROPSKA ZBIVANJA?	136
G. Lippert, M. Procop, W. Borchardt, L. Spies DC - SPUTTERING FROM MOSAIC - TARGETS	137
N. Stojadinović, S. Mijalković, D. Pantić: MODELIRANJE PROCESA I KOMPONENATA INTEGRISANIH KOLA NA ELEKTRONSKOM FAKULTETU U NIŠU	142
Z. Krivokapić: INTEGRIRANA MOČNOSTNA VEZJA MOS	151
M. Pejović, D. Zlatanović, Dj. Bošan: SISTEMI ZA PROCESE U PLAZMI	159
Z. Janevski, Z. Aleksievski, M. Popović: ND : YAG LASER ZA ISPISIVANJE OZNAKA	164
Ninoslav Stojadinović: IZVEŠTAJ O REZULTATIMA NAUČNOISTRAŽIVAČKOG RADA U OBLASTI POUZDANOSTI POLUPROVODNIČKIH KOMPONENATA ZA PERIOD 1983-1986 G.	166
Marjana Kobe: TRŽENJE PROFESIONALNIH ELEMENTOV	174
Igor Pompe: FAKTOR KAKOVOSTI V VODENJU	179
Danica Purg: MODERNE TEHNOLOGIJE POTREBUJEJO TUDI MODERNO ŠOLANE VODJE - MANAGERJE	182
Stojan Ristić: PRIKAZ DOKTORSKE DISERTACIJE "MAGNETODARLINGTON - NOVA KLASA SENZORA MAGNETNIH POLJA"	185
Miroslav Turina: VESTI	187
Pavle Tepina: STROKOVNI POTOVANJI	192
ODMEVI	196
JUGOSLOVANSKI TEHNOLOŠKI STANDARDI	198

MOŽE LI SE JUGOSLAVENSKA MIKROELEKTRONIKA UKLJUČITI U EUROPSKA ZBIVANJA?

U razgovorima o jugoslavenskoj mikroelektronici često mogu čuti:
"Pa, što mi možemo u toj visokoj tehnologiji napraviti? Najbolje bi bilo, da kupujemo čipove u inostranstvu. Mi nemamo nikakvih mogućnosti, ni u pogledu kvalitete, ni u ekonomičnosti proizvodnje mikroelektroničkih sklopova."

Nevjerojatno je, koliko ljudi koji to tvrde imaju pravo, a i koliko u svom mišljenju greše. A upravo je nevjerojatna činjenica da više od devedeset posto osoba od kojih sam takvo mišljenje čuo, ili ih se citira, o izradi mikroelektroničkih sklopova pojma nemaju a u jugoslavensku poluvodičku tvornicu nikada ni zakoračili nisu.

Zašto imaju pravo? Zato jer se njihovim utjecajima i stavovima potpomaže neprestrukturiranje jugoslavenske privrede, jer su ozbiljna kočnica potrebnog energičnog i ambicioznog pristupa, koji je potreban u modernom svijetu a pogotovo u mikroelektronici.

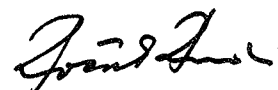
Zašto griješe? Zato jer govore napamet ne poznavajući činjenice. Čak za Evropom zaostala, jugoslavenska mikroelektronika uključuje se na europsko tržište.

Tako je naprimjer samo jedna od poluvodičkih tvornica u Jugoslaviji svoj prošlogodišnji izvoz čipova od 434.000 US\$ premašila u prvom polugodištu ovog ljeta na 544.000 US\$ sa istovremenim uvozom repromaterijala od 586.000 US\$. 80 % količinske proizvodnje ostvareno je u izvozu na konvertibilna tržišta.

Stručno društvo MIDEM također se uključilo u međunarodna stručna i naučna zbivanja. Odlični, priznati stručnjaci svjetski poznatih firmi dolaze na našu konferenciju MIEL, a u europskom časopisu društva ISHM - Europe "HYBRID CIRCUITS" u januarском broju ove godine izašao je osvrt na prošlogodišnje savjetovanje o sastavnim dijelovima SD, čiju fotokopiju reproduciramo u ovom broju.

Imamo li mogućnosti uključiti se u europska zbivanja? Onoliko, koliko si to kao cilj postavimo!

dr. Rudolf Ročak



DC — SPUTTERING FROM MOSAIC — TARGETS

V. Lippert, M. Procop, W. Borc Hardt, L. Spies

Naslednji referat je g. G. Lippert imel na letošnjem posvetovanju MIEL '87 v Banja Luki in ga objavljamo, ker ni bil natisnjen v zborniku.

1. Introduction

- Refractory metal silicides have broadly been used as materials for gates and their interconnection in very-large-scale integrated devices.
- Deposition and treatment conditions of silicides have a great impact on their mechanical and electrical properties.
- Among the deposition techniques electron beam coevaporation, co-sputtering and chemical vapour deposition are the most suitable.
- Preventing the particles from moving the one-wafer processes is preferred.
- Concluding from this deposition of mixed layers requires the use of only one target.
- Due to the known impurity problems of hot pressed targets it is useful to develop a target consisting of pieces of pure metal and silicon.
- The various materials on this target with their different properties interacted during the sputtering process.

- The target is even sure not identically reflected in the layer.
- Moreover the process parameters effect this reflection.

2. Experiments

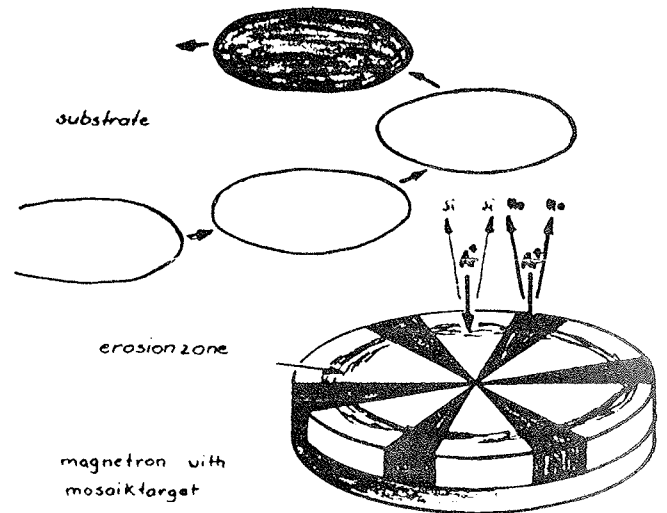


fig 1

- The molybdenum-silicon layers were deposited onto oxidized silicon wafers.
- It was performed by a commercial magnetron source and a mosaic-target.
- In the present configuration the substrate was moved closely above the target during the deposition.
- The composition of the deposited layers was determined by Rutherford backscattering.

- The resistivity and homogeneity were measured by the linear van de Pauw method.
- The films were analysed by X-ray and Reflection high energy electron diffraction.
- The impurity level was determined by Auger electron spectroscopy.
- In some cases AES spectra were recorded at high resolution to investigate energy shifts and changes in peak shapes.

3. Results and Discussion

- By sampling the resistivity across the wafer we found a weak increase of up to 10 % towards the periphery.
- RBS showed that the metal-to-silicon-ratio remained constant across the wafer.
- Therefore the variation in the resistivity was the consequence of a decrease only in the layer thickness.
- The figure 2 represents an iso-resistivity topograph for the as deposited film on a 3-inch wafer.

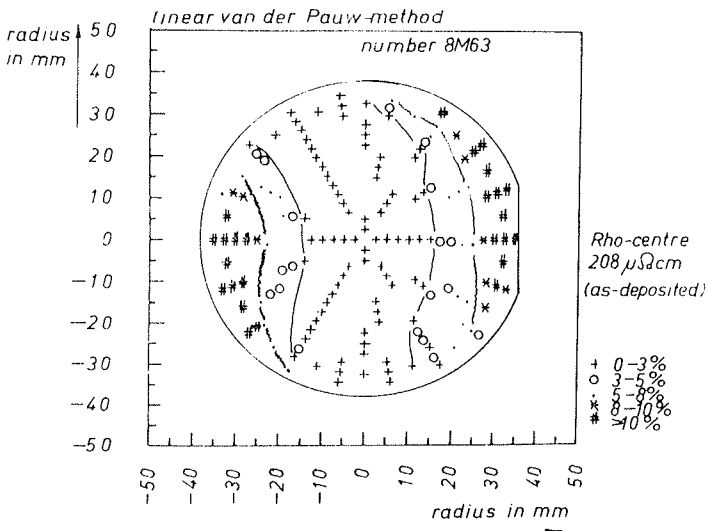


fig. 2

- The various symbols represent absolute difference in the resistivity relative to that of the centre of the wafer.
- The deposited layers showed excellent vertical homogeneity as determined by AES depth profiling
- It's seen in the fig. 3.

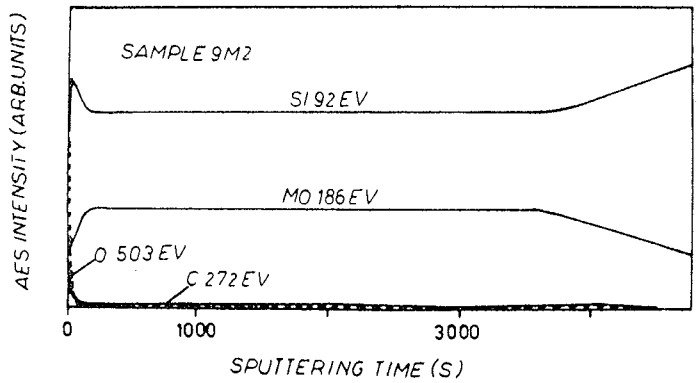


fig. 3

- Layers were deposited from four different targets under otherwise identical conditions.
- The metal-to-silicon ratio is plotted against the target area ratio in fig. 4.

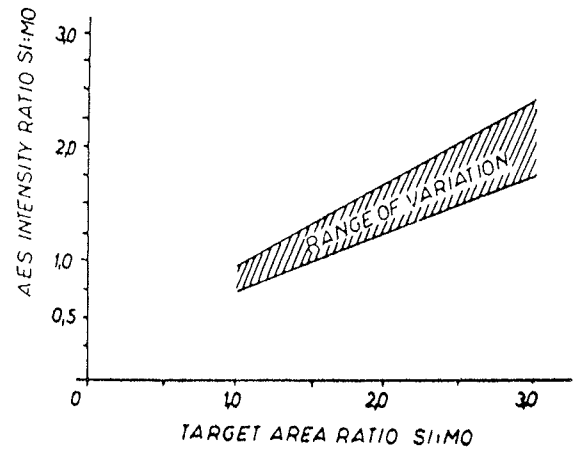


fig. 4

- The layer composition depends almost linearly on the target composition.
- This composition was studied also as a function of the

argon pressure and the substrate bias voltage and it revealed the possibility of compositional control to within 20 %.

- The argon pressure during sputtering has the strongest influence on the layer composition.
- This can be explained in the following way.
- The gas discharge in the dc-magnetron is also influenced by the electron emission of the target.
- Owing to the higher electron emission of molybdenum in comparison with that of silicon, the plasma density above the metal is higher.
- Above the lines separating adjacent molybdenum and silicon target pieces transport processes in the plasma equalize the different plasma density and lead to a transition region.
- Therefore the sputtering rate above the silicon side of separating line will be increased while that above the molybdenum side will be decreased in comparison with those of the regions far from the separating lines.
- For higher working pressure the transition regions ex-

pand, resulting in the observed increase in silicon sputtering and decrease in molybdenum sputtering.

- The influence of a negative bias during sputtering on the layer composition can be explained by the impingement of argon ions on the film surface.
- The argon ions cause are preferential sputtering of the silicon atoms.
- Therefore the films will be enriched in molybdenum.
- Argon ions also become imbedded in the layer, leading to the observed cracked regions.
- The detection of argon in the RBS-spectrum of the cracked region indicates the inclusion of argon under such sputter conditions.
- Impurity levels in the as-deposited films were determined using AES.
- Typical concentrations ranged between 1 and 2 % for carbon and 0,5 and 1 % for oxygen.
- This can also be seen in the fig. 6.

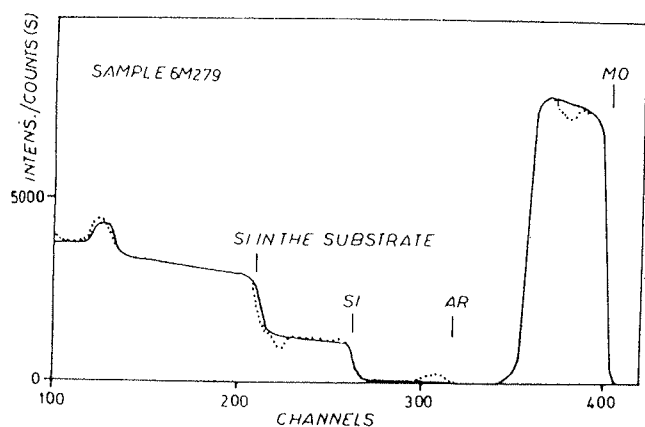


fig. 5

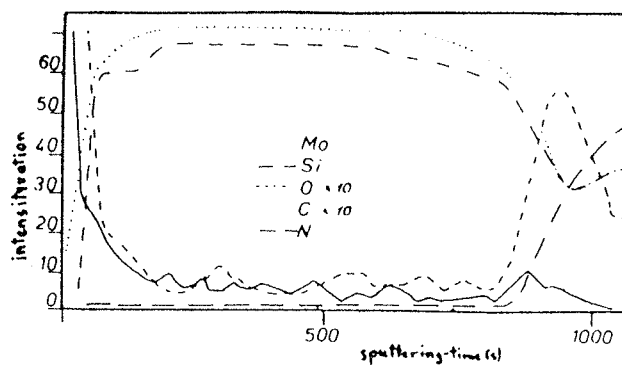


fig. 6

- In some cases the concentration of impurities was lower than the AES detection limit - it's approximately 0,1 %.

- The composition range investigated all deposited layers were mainly amorphous.
- In the X-ray diffraction spectra the weak and broadened Mo (110) reflection at 40,6 degree appears indicating the existence of very small molybdenum crystallites.

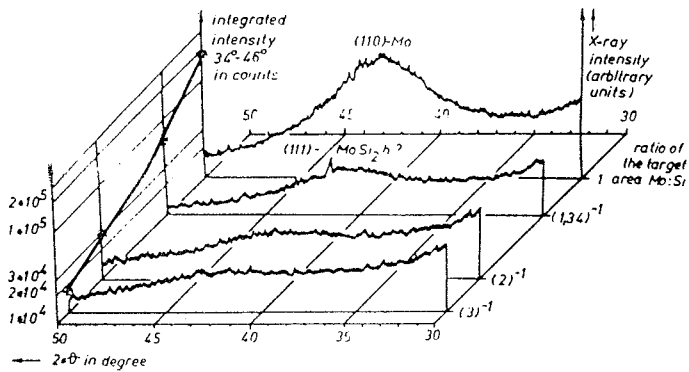


fig. 7

- The higher the ratio of molybdenum to silicon the higher is the peak around the angle of 40,6, the Bragg-angle of Mo (110), also observed by Murarka and co-workers [1/].
- On the right-hand side of the figure the integrated intensity of the reflection is shown as a function of the ratio of molybdenum to silicon.
- The position of the peak is independent of the composition.
- For this reason we attribute it to molybdenum even for the silicon-rich layers.
- The integrated intensity represents a measure for the increasing amount of molybdenum crystallites.
- RHEED patterns obtained on successive etching of the asdeposited layers all indicated the amorphous character.

- Although no well-defined stoichiometric silicide compound is indicated in the X-ray spectra of the as-deposited layers, the AES spectra reveal a strong electronic interaction between the silicon and molybdenum atoms.

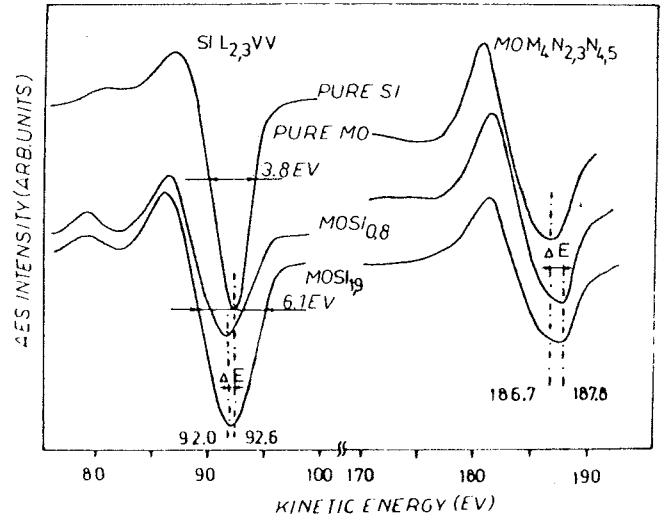


fig. 8

- To obtain some informations about the chemical nature of the layers, the Si LVV and Mo MNN Auger transition were recorded at high energy resolution.
- They are shown in fig. 8 together with the spectra of the pure elements.
- As can be seen the Silicon LVV transition in the differentiated spectrum is broadened from 3,8 eV at half the peak for pure silicon to $6,1 \pm 0,2$ eV for the Mo-Si-layers and is shifted by $0,6 \pm 0,2$ eV towards lower energies.
- The Mo MNN transitions are shifted towards higher energies.
- Broadening or splitting of the Si LVV transition in silicides has been observed by numerous researchers

- and is attributed to the hybridization of Si p and metal d electrons.
- The agreement between the shape of the Si LVV peak in spectra and the spectrum of a polycrystalline MoSi₂ sample points to the occurrence of p-d hybridization even in the amorphous state.
 - X-ray photoelectron spectroscopy measurements for amorphous palladium silicid (by Riley and co-workers /2/ lead also to this conclusion.
- Therefore we can conclude that silicide-like compound is formed between neighbouring atoms in the as-deposited amorphous layers.

REFERENCES

- /1/ S.P. Murarka et. al.: Appl. Phys. 51 (1980) 5380-5385
- /2/ J. D. Riley et. al.: Phys. Rev. B 20 (1979) 776-783

G. Lippert

Institut für Halbleiterphysik der Akademie der Wissenschaften der DDR, Frankfurt (Oder), GDR

M. Procop

Zentralinstitut für Elektronenphysik der Akademie der Wissenschaften der DDR, 1199 Berlin, GDR

W. Borchardt

Institut für Halbleiterphysik der Akademie der Wissenschaften der DDR, Frankfurt (Oder), GDR

L. Spies

Technische Hochschule Ilmenau, GDR

MODELIRANJE PROCESA I KOMPONENATA INTEGRISANIH KOLA NA ELEKTRONSKOM FAKULTETU U NIŠU

N. Stojadinović, S. Mijalković, D. Pantić

1. Uvod

Razvoj savremenih integrisanih kola, praćen stalnim srazmernim smanjivanjem dimenzija komponenata i usavršavanjem tehnologije, danas je već nezamisliv bez numeričkog modeliranja procesa i komponenata pomoću računara. Pre svega, testiranje i optimizacija novih tehnologija pomoću računara su vremenski i finansijski znatno ekonomičniji u odnosu na eksperimentalno podešavanje tehnoloških parametara. Pored toga, korišćenjem mogućnosti višedimenzionalnog modeliranja u neposrednom smo kontaktu sa nizom prostorskih raspodela različitih fizičkih veličina po zapremini komponenata, što nam pomaže u efikasnom detektovanju patoloških ponašanja komponenata čiji se uzroci eksperimentalno najčešće ne mogu odrediti.

Pri projektovanju integrisanih kola od posebne je važnosti poznavanje uzročno-posledične veze između parametara bazičnih tehnoloških procesa i električnih karakteristika komponenata. Modeliranjem procesa i komponenata pomoću računara lako ostvarujemo tu vezu čime se otvara mogućnost i za povezivanje kompletnog softverskog lanca za projektovanje integrisanih kola u kome se poznavanjem tehnološkog niza za proizvodnju integrisanih kola dobijaju njegove električne karakteristike.

Na Elektronskom fakultetu u Nišu pri Katedri za mikroelektroniku i elektronske komponente već par go-

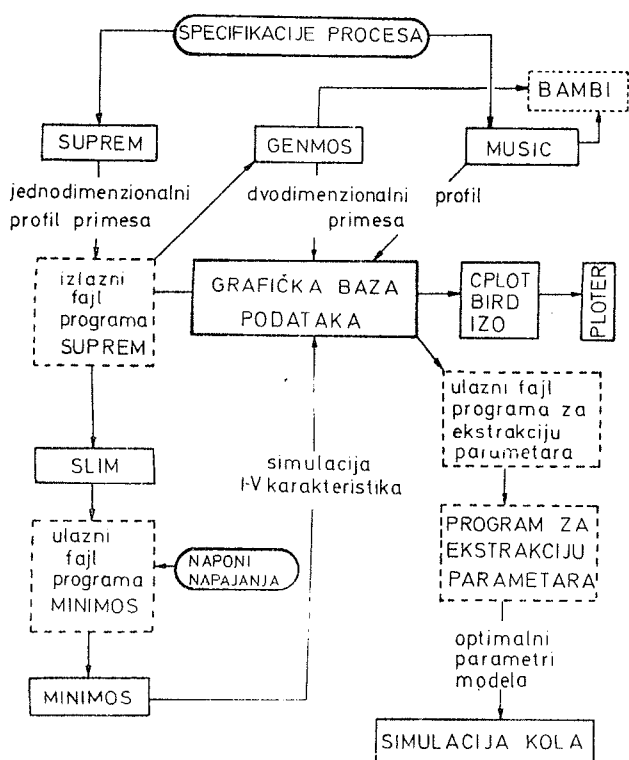
dina uspešno radi grupa za modeliranje procesa i komponenata integrisanih kola. U ovom radu ukratko su opisani metodologija i pristup modeliranju procesa i komponenata na Elektronskom fakultetu kao i neki od karakterističnih rezultata.

2. Konfiguracija sistema za modeliranje procesa i komponenata

Svaki sistem za modeliranje procesa i komponenata integrisanih kola uslovno čine tri osnovne softverske celine. To je najpre niz nezavisnih programa orijentisanih samo na modeliranje procesa ili na modeliranje komponenata koje možemo nazvati i osnovnim programima sistema. Ovi programi najčešće mogu da rade autonomno pri čemu ulaznu informaciju dobijaju preko jednostavnih za korišćenje ulaznih jezika. Zatim je tu niz pomoćnih programa koji prvenstveno služe za povezivanje osnovnih programa sistema omogućavajući da jedni programi koriste rezultate drugih programa. Osnovna karakteristika pomoćnih programa je jednostavnost i kratak programski kod. Zadnju, ali zato ne i manje važnu grupu programa čine programi za grafičko prikazivanje dobijenih rezultata.

Grupa za modeliranje procesa i komponenata na Elektronskom fakultetu je imajući u vidu potrebe Elektronske industrije u Nišu i njihovu orijentaciju na

razvoj i proizvodnju CMOS integriranih kola konfigurisala sistem za modeliranje procesa i komponenta koji odgovara CMOS tehnologiji mada to ne isključuje mogućnost modeliranja procesa i komponenta integriranih kola izvedenih drugim tehnologijama. Na sl. 1 prikazana je blok šema sistema za modeliranje procesa i komponenta koja se koristi na Elektronskom fakultetu u Nišu.



Sl. 1 Blok šema sistema za modeliranje procesa i komponenta na Elektronskom fakultetu u Nišu

Treba istaći da je rad grupe za modeliranje usmeren u dva osnovna pravca razvoja. Najpre, to je upoznavanje i korišćenje već gotovih u svetu prihvaćenih programa za modeliranje procesa i komponenta, kao i njihovo međusobno povezivanje. Pri tome se posebna pažnja posvećuje praktičnim problemima primene novih programa. S druge strane, radi se na razvoju novih programa koji kompletiraju sistem za modeliranje ili čine zamenu nekih od komercijalnih programa. Na ovom mestu zgodno je reći nešto o često kritikovanoj

kupovini komercijalnih programa za modeliranje. S obzirom na obim i složenost ovih programa njihov razvoj predstavlja veoma kompleksan zadatak skopčan sa nizom problema u oblasti izbora fizičkih modela i numeričke analize. Zbog toga, kupovini komercijalnih programa treba pribeći u svakom slučaju kada je cena potrebnih ljudskih, vremenskih i materijalnih resursa potrebnih za razvoj programa sličnih karakteristika mnogo veća od cene komercijalnog programa. S druge strane, razvoj novih programa je sasvim opravdan u slučaju kada nam on pruža znatno veće mogućnosti u postupku modeliranja u odnosu na komercijalne programe ili kada se program razvija u cilju analize novih numeričkih pristupa modeliranju.

Za modeliranje procesa se u sistemu sa sl. 1 koriste osnovni programi SUPREM II (1) i MUSIC (2) kao i pomoćni program GENMOS (3). Modeliranje komponenta zasniva se uglavnom na programu MINIMOS (4) kada je modeliranje MOS tranzistora u pitanju i na programu BAMBI (5) za ostale komponente. Pomoćni program SLIM (9) služi za povezivanje programa SUPREM II i MINIMOS, dok je za povezivanje celog ovog sistema sa programima za električnu simulaciju integriranih kola predviđeno korišćenje programa za ekstrakciju parametara analitičkih modela. Programi međusobno komuniciraju pomoću fajlova binarnog tipa pri čemu se željeni medjurezultati skladište u grafičkoj bazi podataka sistema.

Posebno važnu ulogu u sistemu za modeliranje imaju programi za grafičko prikazivanje rezultata. Ovi rezultati koji se nalaze u grafičkoj bazi podataka su najčešće jednodimenzionalne ili dvodimenzionalne raspodele fizičkih veličina zadate u obliku vektora

ili matrica sa velikim brojem elemenata. Direktno korišćenje i karakterizacija ovakvih podataka je veoma otežana. Zbog toga su u sistem uključeni programi CPLOT, BIRD i ISO (3, 6) za prikazivanje jednodimenzionalnih raspodela fizičkih veličina, aksionometrijsko prikazivanje dvodimenzionalnih raspodela i prikazivanje rezultata metodom izolinija, respektivno. Elementi matrica i vektora rezultata koji se grafički prikazuju mogu biti uniformno ili neuniformno raspoređeni u prostoru.

Svi programi za grafičko prikazivanje dobijenih rezultata kao i programi SLIM, GENMOS i MUSIC razvijeni su na Elektronskom fakultetu u Nišu, na računaru Honeywell DPS 6/92. Razvoj programa za ekstrakciju parametara analitičkih modela je još uvek u toku.

3. Praktični aspekti modeliranja procesa

U sistemu za modeliranje procesa i komponenata integrisanih kola kao osnovni program za modeliranje procesa koristi se program SUPREM II. Radi se o dobro poznatom i veoma popularnom programu za jednodimenzionalno modeliranje procesa u tehnološkom nizu za proizvodnju integrisanih kola. Veoma korektan fizičko-hemijski model svakog od standardnih procesa čine ovaj program veoma podesnim za modeliranje u svim onim oblastima u kojima se mogu zanemariti lateralni efekti.

Pri praktičnom korišćenju programa SUPREM II suočeni smo sa sledećim problemima: (3):

- izbor jednodimenzionalnog domena modeliranja od-

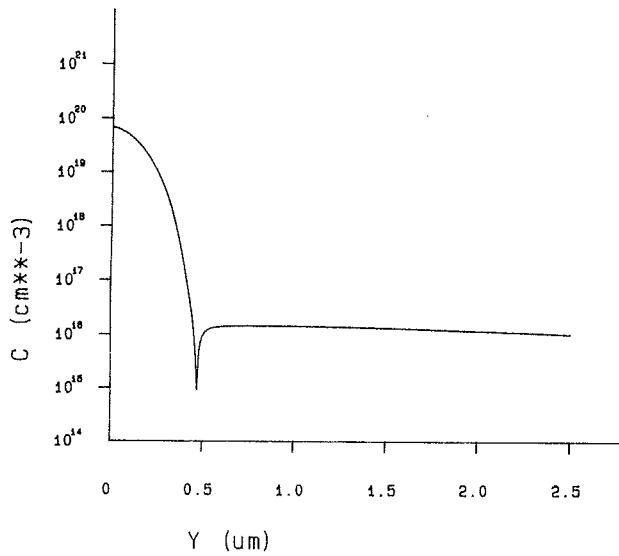
nosno preseka upravnog na površinu poluprevodničke pločice,

- izbor numeričkih parametara mreže u cilju smanjivanja greške diskretizacije,
- kalibracija modela.

Pri izboru jednodimenzionalnog domena modeliranja treba poštovati pravilo da su lateralne dimenzije modeliranih slojeva mnogo veće od dimenzija slojeva mereno upravno na površinu pločice.

Pri korišćenju programa SUPREM nije dovoljno samo poznavanje karakteristika tehnološkog niza koji modeliramo već je potrebno voditi računa i o numeričkoj tačnosti dobijenih rezultata. Tu se pre svega misli na kontrolu greške diskretizacije izborom parametara mreže konačnih razlika. Domen modeliranja je u programu suprem podeljen u tri oblasti: oblast oksida, oblast silicijuma sa finijom gustinom tačaka u mreži i oblast silicijuma sa dvostruko redjom raspodelom tačaka. Treba uvek težiti da se pri modeliranju procesa sa najvećim gradijentom koncentracije primesa odvijaju u prvoj oblasti silicijuma. Ocenu greške diskretizacije možemo izvršiti kao što je predloženo u radu (3). Konačno, koristeći mogućnosti ulaznog jezika programa SUPREM II potrebno je pre prelaska na modeliranje nove tehnologije integrisanih kola izvršiti korekciju određenih parametara modela procesa koristeći što je više moguće eksperimentalno izmerene veličine.

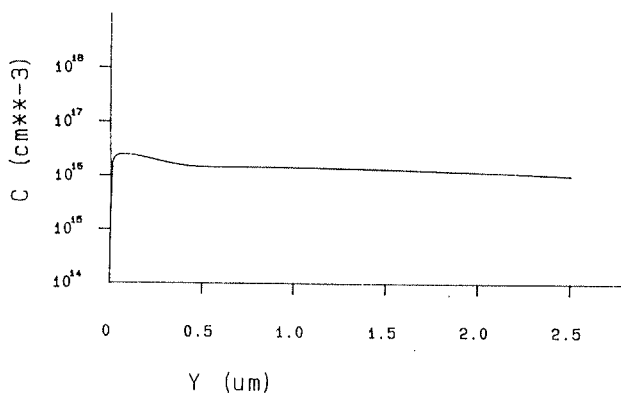
Na sl. 2. i sl. 3 prikazani su profili primesa u oblastima sorsa (drejna) i kanala n-kanalnog QMOS tranzistora (9) određeni programom SUPREM II, a grafički prikazani programom CPLOT.



Sl. 2. Profil primesa n-kanalnog QMOS tranzistora u oblasti sorsa (drejna)

Povećana koncentracija primesa u oblasti kanala ovog tranzistora (sl. 3) posledica je dodatne implantacije u oblasti kanala za podešavanje napona praga.

Jednodimenzionalno modeliranje procesa upšteno govoreći ima dva osnovna nedostatka: jednodimenzionalni profili primesa nisu pogodni za direktno povezivanje sa programima za modeliranje komponenata jer ovi



Sl. 3 Profil primesa n-kanalnog QMOS tranzistora u oblasti kanala

programi uglavnom kao polaznu informaciju koriste dvodimenzionalne profile primesa i pored toga jednodimenzionalni profili su netačni za VLSI procese kod kojih se ni u kom slučaju ne mogu zanemariti lateralni efekti. Kada se govori o dvodimenzionalnim profilima za potrebe modeliranja komponenata treba istaći da se u praksi najčešće pribegava jednostavnoj analitičkoj transformaciji jednodimenzionalnim modeliranjem procesa dobijenih profila primesa ili se profil primesa kompletno zadaje analitički. Na ovaj način se smanjuje ukupno vreme simulacije i izbegavaju problemi nekompatibilnosti simulatora procesa i komponenata.

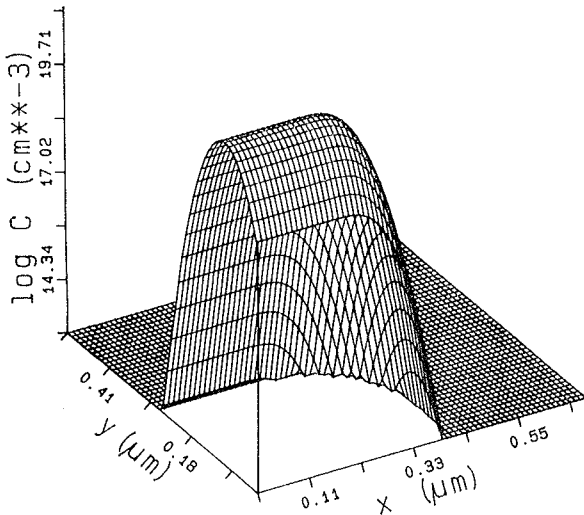
Za generisanje dvodimenzionalnih profila primesa MOS tranzistora CMOS integriranih kola na osnovu jednodimenzionalnih profila primesa u oblastima sorsa (drejna) i kanala n-kanalnog i p-kanalnog MOS tranzistora dobijenih programom SUPREM II napravljen je pomoćni program GENMOS. U ovom programu dvodimenzionalni profil primesa se dobija superpozicijom analitički ekstrapoliranih profila pojedinih primesa korišćenjem linearne interpolacije (3). Ovako dobijeni profili primesa pogodni su za korišćenje u programu BAMBI.

Program MINIMOS, takodje sadrži analitički generator dvodimenzionalnih profila primesa MOS tranzistora s tom razlikom što se vrši superpozicija celokupnih profila primesa u oblasti sorsa (drejna) i kanala da bi se na kraju od dobijenog profila oduzela dvostruka koncentracija primesa u substratu. Medjutim, na ovaj način ne dobijaju se korektne raspodele primesa u slučaju kada je substrat MOS tranzistora neuniforman (P-well kod NMOS tranzistora). Pored toga, splajn interpolacija koja se koristi umesto linearne može

da dovede do pojave dvostrukih P-N spojeva neželjenih u programu za modeliranje komponenata (3).

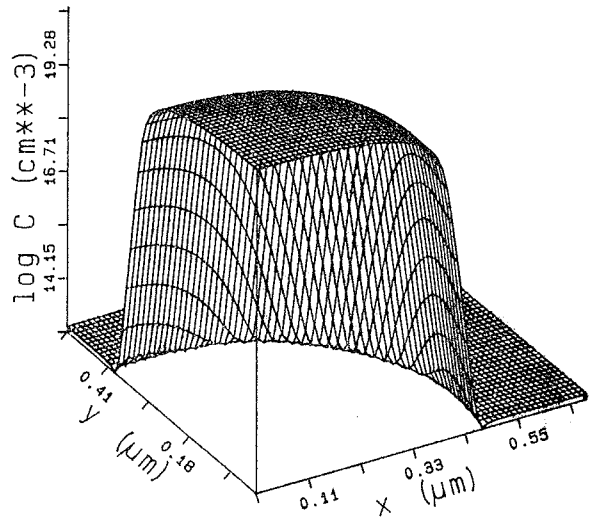
Modeliranje procesa savremenih VLSI integrisanih kola nemoguće je bez dvodimenzionalnog modeliranja procesa. Na sadašnjem nivou razvoja dvodimenzionalnog modeliranja procesa se, za razliku od jednodimenzionalnog modeliranja kod koga se pažnja posvećuje fizičko-hemijskim modelima procesa, akcentat stavlja na razvoj što efikasnijeg numeričkog pristupa u smislu povećanja tačnosti i skraćanja vremena trajanja simulacije (7). U tom smislu su na Elektronskom fakultetu započeta istraživanja na polju primene nelinearne MULTIGRID metode za rešavanje nelinearne difuzione jednačine primesa u poluprovodniku. Osnovni motivi za primenu MULTIGRID metode su ubrzanje numeričkog algoritma rešavanja, jednostavan programski kod, kao i mogućnost uniformisanja greške diskretizacije korišćenjem samo lokalnih uniformnih mreža (2).

Na bazi ovih istraživanja već je razvijena prva ver-



Sl. 4. Profil primesa arsena nakon procesa jonske implantacije ($D = 10^{16} \text{ cm}^{-2}$, $E = 150 \text{ keV}$)

zija programa MUSIC (Multigrid Simulator of IC Processes). Program trenutno raspolaže mogućnošću modeliranja procesa implantacije i difuzije u neutralnom ambijentu. Za modeliranje procesa jonske implantacije koristi se dvodimenzionalna simetrična Gauss-ova raspodela (8). Na sl. 4 prikazan je profil primesa arsena nakon procesa jonske implantacije sa dozom 10^{16} cm^{-2} i energijom 150 keV. Profil primesa koji se dobija nakon 15 minutnog odžarivanja na temperaturi od 1000°C u neutralnom ambijentu prikazan je na sl. 5.



Sl. 5. Profil primesa arsena nakon 15-minutnog odžarivanja na 1000°C u neutralnom ambijentu

Na sl. 5. se može uočiti veoma strmi profil primesa kao i zaravnjenje profila koji su karakteristični za difuziju arsena. Difuzija arsena je odabrana kao primer upravo zbog jako nelinearnog koeficijenta difuzije arsena što otežava numerički pristup.

Za rešavanje ovog problema iskorišćeno je 5 nivoa mreža sa 4×5 odnosno 49×64 tačaka na najgrubljoj i najfinijoj mreži, respektivno. Program MUSIC, osim što efikasno rešava difuzionu jednačinu u svakom vre-

menskom koraku, raspolaže i sa automatskim generatorom narednih vremenskih koraka. Parametri procesa koji se modeliraju zadaju se pomoću jednostavnog ulaznog jezika.

4. Praktični aspekti modeliranja komponenata

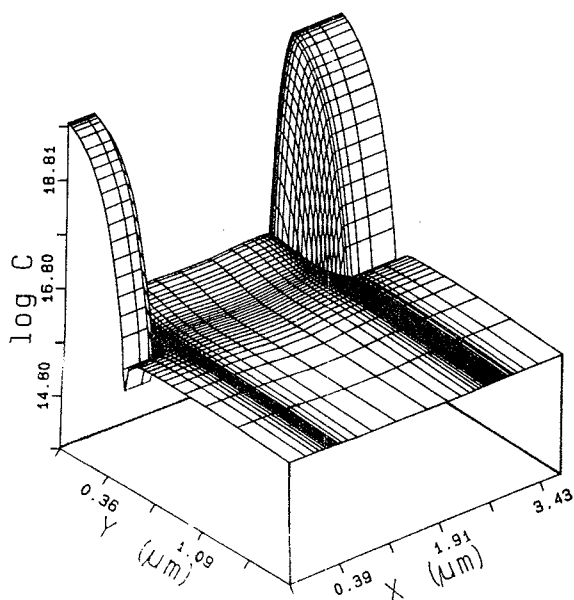
Iako su gotovo svi komercijalni programi za modeliranje komponenata po prirodi dvodimenzionalni simulatori, treba naglasiti da se i kod njih uvek traži kompromis između izbora domena modeliranja, parametara fizičkih modela transporta nosilaca i numeričkog pristupa. Tako je u programima sa jednostavnim domenima pravougaonog oblika (MINIMOS) i robustnim numeričkim pristupom više pažnje posvećeno modelima pokretljivosti i rekombinacije, mogućnostima kalibracije modela od strane korisnika i što tačnijem određivanju profila primesa u poluprovodniku na početku simulacije. Programi sa složenijim numeričkim pristupom (BAMBI) se više ističu mogućnosti izbora proizvoljnog domena modeliranja i efikasnošću numeričkog pristupa a manje izborom modela i profila primesa.

Za potrebe modeliranja MOS tranzistora u sistemu se koristi program MINIMOS. Ovaj program karakteriše veoma jednostavan i kompaktan ulazni jezik, velike mogućnosti u pogledu izbora parametara modela (pokretljivost, rekombinacija, površinska stanja itd.), relativno mali zahtevi za memorijskim prostorom, velika brzina rada i standardni programski jezik. U programu MINIMOS se osnovne jednačine poluprovodnika: Poisson-ova jednačina, jednačine kontinuiteta i transportne jednačine (4) rešavaju Gummel-ovim iterativnim postupkom. Pri tome se uvode sledeće pretpostavke:

dielektrične konstante oksida i poluprovodnika su konstante, sve primese su jonizovane, zanemareni su efekti jakog dopiranja i raspodela temperature u celoj komponenti je homogena. Navedene pretpostavke znatno olakšavaju rešavanje sistema jednačina, a tačnost rezultata dobijenih u procesu modeliranja je zadovoljavajuća za najveći broj MOS tranzistora.

Bez obzira na univerzalni karakter programskog jezika FORTRAN 77 koji je korišćen u programu MINIMOS, pri instalaciji ovog programa na računar Honeywell DPS 6/92 sa 16-bitnim procesorom, izvršen je određen broj izmena u programu. One se pre svega odnose na ograničavanje maksimalnih i minimalnih vrednosti realnih brojeva u toku izračunavanja kao i na ograničavanje dužine zapisa podataka u pomoćne fajlove operativne memorije. Cena uvođenja ovih neophodnih modifikacija je neznatno povećan broj potrebnih iteracija za konvergenciju Gummel-ovog iterativnog postupka (9).

Simulator tehnoloških procesa koji je ugrađen u program MINIMOS, s jedne strane, kompletira program omogućavajući brzo i autonomno generisanje profila primesa potrebnih za dalja izračunavanja dok s druge strane, zbog svoje jednostavnosti ograničava skup ulaznih tehnoloških parametara i često daje netačne profile primesa. Zbog toga su autori programa predvideli mogućnost zadavanja profila primesa dobijenih eksperimentalno ili jednodimenzionalnim modeliranjem procesa pomoću posebnog ulaznog fajla. Za pripremu ulaznog fajla programa MINIMOS u specifičnom zahtevanom formatu na osnovu izlaznih fajlova programa SUPREM II napravljen je program SLIM (Suprem Linked with Minimos).

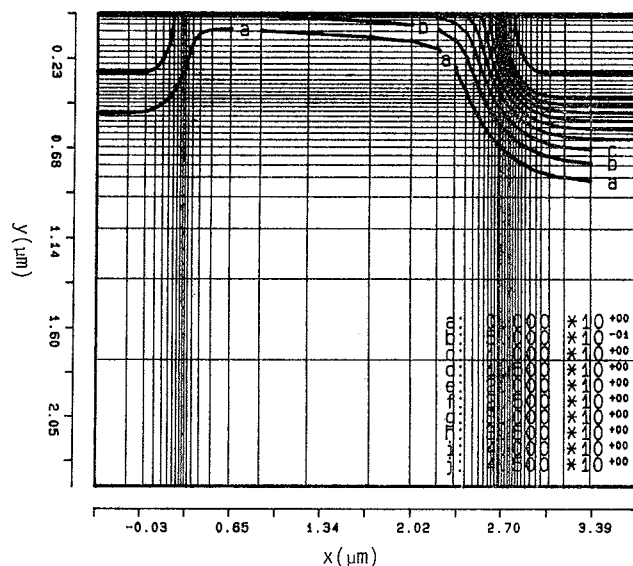


Sl. 6 - Profil primesa n-kanalnog QMOS tranzistora

Pri tom se izbor parametara eliptičke rotacije jednodimenzionalnog profila primesa bira tako da konačna dužina kanala odgovara eksperimentalno određenoj dužini kanala. Na sl. 6 prikazan je profil primesa n-kanalnog QMOS tranzistora generisan za potrebe programa MINIMOS korišćenjem rezultata programa SUPREM II (sl. 2 i sl. 3) i programa SLIM, grafički prikazan programom BIRD.

Primećeno je da rezultati programa MINIMOS jako zavise od parametara tehnoloških procesa i izbora modela u programu SUPREM zbog čega posebnu pažnju treba posvetiti kalibraciji modela kojim SUPREM raspolaze.

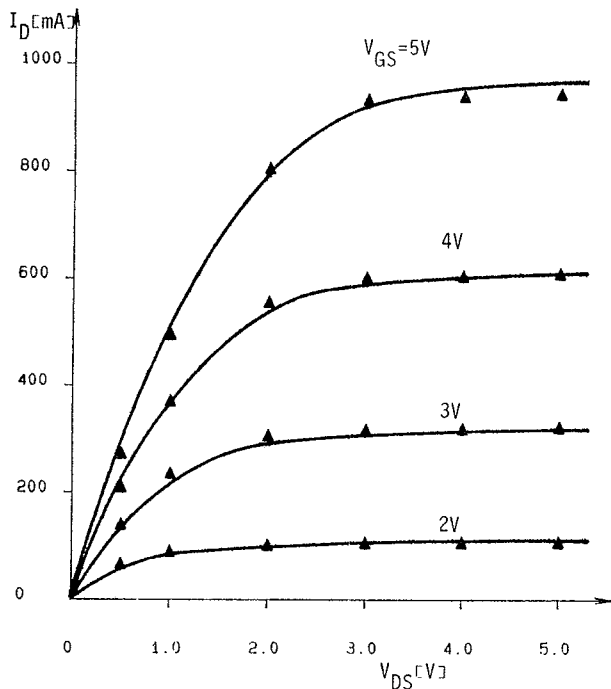
Na sl. 7 prikazana je tipična raspodela potencijala n-kanalnog QMOS tranzistora sa raspodelom primesa prikazanoj na sl. 6 dobijena korišćenjem programa MINIMOS, grafički prikazana programom ISO, za napone

Sl. 7 Raspodela potencijala n-kanalnog QMOS tranzistora ($V_{GS} = 2$ V, $V_{DS} = 4$ V) i mreža konačnih razlika korišćena u programu MINIMOS

$V_{GS} = 2$ i $V_{DS} = 4$ V. Na istoj slici prikazana je i mreža konačnih razlika u ovom konkretnom primeru. Očigledan je neuniformni karakter ove mreže. U praktičnoj primeni programa informacija o gustini linija mreže može kvalitativno da bude pokazatelj ispravne konvergencije numeričkog algoritma u MINIMOS-u.

Naime, gušću raspodelu mreže treba očekivati na mestima velikih gradijenata raspodela koncentracija nosilaca i potencijala, pre svega u blizini P-N spojeva. Ukoliko ovo nije ispunjeno rezultati MINIMOS-a ne moraju biti korektni.

Programom MINIMOS omogućava automatsko generisanje izlaznih karakteristika MOS tranzistora, pri čemu korisnik bira korak povećanja apsolutne vrednosti napona na gejtu, drejnu i substratu. Na sl. 8 prikazana je izlazna karakteristika MOS tranzistora dobijen a programom MINIMOS sa profilom primesa sa sl. 6



Sl. 8 - Izlazna karakteristika n-kanalnog QMOS tranzistora MINIMOS eksperiment

kao i eksperimentalno određena izlazna karakteristika. Selekcija radnih tačaka za određivanje izlazne karakteristike može značajno da utiče na tačnost kompletne simulacije izlazne karakteristike. Ukoliko je razlika napona između sukcesivnih radnih tačaka suviše velika može se desiti da se neadekvatnim izmenama mreže umanjuje brzina konvergencije. U praksi se pokazalo da je izbor promena napona na gejtju i drejnu od 1 V i promena napona na substratu od 2 V u jednom koraku zadovoljavajući kompromis između tačnosti i vremena simulacije.

5. Zaključak

U ovom radu opisana je konfiguracija sistema za modeliranje procesa i komponenata integriranih kola na Elektronskom fakultetu u Nišu kao i praktični aspekti modeliranja procesa i komponenata pomoću ovog

sistema. Ovaj sistem za modeliranje procesa i komponenata integriranih kola osim poznatih komercijalnih programa kao što su SUPREM i MINIMOS čini i niz programa razvijenih na Elektronskom fakultetu. To su programi: MUSIC za dvodimenzionalno modeliranje tehnoloških procesa, GENMOS za generisanje dvodimenzionalnih raspodela primesa MOS tranzistora CMOS integriranih kola, SLIM za povezivanje programa SUPREM-a i MINIMOS-a i programa CPLOT, BIRD i ISO za grafičko prikazivanje rezultata modeliranja.

U daljem radu posebna pažnja biće posvećena daljem razvoju programa MUSIC u cilju povećanja efikasnosti i numeričkog modeliranja procesa difuzije u oksidacionim uslovima. Pored toga radiće se na daljem proširivanju i povećanju efikasnosti sistema za modeliranje procesa i komponenata integriranih kola.

Literatura:

- (1) D.A. Antoniadis, S. Hansem, R.W. Dutton, "SUPREM II a Program for IC Process Modeling and Simulation", Stanford Technical Report No. 5019-2, (1978).
- (2) S. Mijalković, N. Stojadinović, "Multigrid Method: An Efficient Numerical Tool in VLSI Process Modeling", Proc. of First International on Computer System and Application, COMPEURO '87, pp. 508-509, Hamburg, May 1987.
- (3) S. Mijalković, Z. Nikolić, D. Pantić, D. Radivojević, A. Živić, N. Stojadinović, "Praktični aspekti modeliranja tehnologije integriranih kola programom SUPREM II," Zbornik radova XXII Jugoslovenskog simpozijuma o elektronskim sastavnim delovima i materijalima, p.p. 231-236, Otočec na Krki, Septembar (1986).

- (4) S. Selberherr, A. Schütz, H.W. Pötzl, "MINIMOS - a Two-Dimensional MOS Transistor Analyzer", IEEE Trans. Electron Devices, Vol. ED-27, pp. 1540-1550, (1980).
- (5) A.F. Franz, G.A. Franz, S. Selberherr, C. Ringhofer, P. Markowich, "Finite Boxes a Generalization of the Finite Difference Method Suitable for Semiconductor Device Simulation", IEEE Trans. Electron Devices, vol. ED-30, pp. 1070-1083, September (1983).
- (6) S. Mitrović, "Jednostavan metod izo-linija za grafičko prikazivanje rezultata modeliranja procesa i komponenata integriranih kola", Zbornik radova X. Jugoslovenskog simpozijuma o primeni mikroprocesora, MIPRO '87, pp. 73-78, Opatija, Maj (1987).
- (7) P. Pichler, W. Jüngling, S. Selberherr, E. Guerrero, H. Pötzl, "Simulation of Critical IC-Fabrication Steps", IEEE Trans. Electron Devices, vol. ED-32, pp. 1940-1953, October (1985).
- (8) H. Runge, "Distribution of Implanted Ions under Arbitrarily Mask Edges", Phys. Stat. Sol. (a), vol. 39, pp. 595-599, (1977).
- (9) D. Pantić, S. Mijalković, N. Janković, N. Stojadinović, "Praktični aspekti modeliranja CMOS integriranih kola programom MINIMOS", Zbornik radova XV Jugoslovenskog simpozijuma o mikroelektronici, Banja Luka, Maj (1987).

Autori:

Prof. dr. Ninoslav Stojadinović

Slobodan Mijalković, dipl. ing.

Dragan Pantić, dipl. ing.

Elektronski fakultet u Nišu

Beogradska 14

18000 Niš

INTEGRIRANA MOČNOSTNA VEZJA MOS

Zoran Krivokapić

1. UVOD

Nova dognanja v mikroelektroniki so omogočila tudi novo vrsto integriranih vezij – električna vezja. Za razliko od elektronskih vezij nimamo več opravka z napajalnimi napetostmi 5 V in tokovi v mikroamperskem območju. Električna vezja imajo opravka z napajalnimi napetostmi iz električnega omrežja ter s tokovi v amperskem območju.

Razvoj električnih vezij poteka v dveh fazah. V prvi se združijo diskretne močnostne komponente (MOS, bipolarne, tiristorji, triaki) s kontrolno logiko v hibridnem vezju. V drugi fazi pa se celotna funkcija integrira v monolit. Razvoj električnega vezja ne poteka obvezno v teh dveh fazah. Najpogosteje ga pogojujejo problemi pri zapiranju monolitnih vezij ter seveda cena vezja. Razvoj tehnologij za monolitna električna vezja je pri vodilnih svetovnih firmah (GE-PCA, Siliconix, IR, Motorola in Ixys v ZDA, SGS in Siemens v Evropi ter Hitachi in Toshiba na Japonskem) že tako daleč, da ne govorijo več o možnosti izdelave, temveč le o tem, koliko bi tako vezje stalo. Ker gre pri električnih vezjih predvsem za takšna, ki so cenovno zelo občutljiva, je v tem problemu treba poiskati odgovor, zakaj električna vezja še niso množično prisotna, saj nihče ne zanika njihove prednosti pri prihrankih na velikosti in teži končnih izdelkov ter mnogo večje zanesljivosti delovanja takšnih vezij.

2. UPORABA MOČNOSTNIH VEZIJI

Prvo področje uporabe sta letalska in avtomobilska industrija. Pri obeh gre za uporabo enozičnega električnega omrežja ter za multipleksirano distribucijo kontrolnih funkcij. Prav tako gre pri obeh za sistem, ki ga centralno nadzira računalnik. Prednosti močnostnih vezij so v večji stopnji zanesljivosti in prihrankih na teži (predvsem pri

letalih). Na drugi strani pa predstavlja avtomobilska industrija cenovno najbolj zahtevne kupce.

Drugo cenovno kritično področje so izdelki za široko potrošnjo (gospodinjski aparati, zabavna elektronika, varčevanje z električno energijo). Visokonapetostna vezja se uporabljajo v telekomunikacijah, v robotiki se močnostna vezja uporabljajo skupaj z integriranimi senzorji. Močnostna vezja bodo omogočila enotabletne izvedbe napajalnikov ter realizacijo programabilnih elektromotorjev.

V Tabeli I. imamo prikazana področja uporabe močnostnih vezij⁽¹⁾.

Uporaba	Zahteve
krmilniki plazemskih prikazalnikov	150–200 V
krmilniki elektroluminiscenčnih prikazalnikov	250–300 V
telekomunikacije	500 V
napetostni regulatorji	celotno območje
zaščitna vezja	celotno območje
nastavljivi napajalniki	300–1000 V
ultrazvočna spektroskopija	200 V
avtomobilska elektronika	100 V, 20 A
TV vezja	1000–1500 V
krmiljenje motorjev	400–800 V, 10–80 A

Tabela I: Uporaba močnostnih in visokonapetostnih vezij.

3. MOČNOSTNE KOMPONENTE

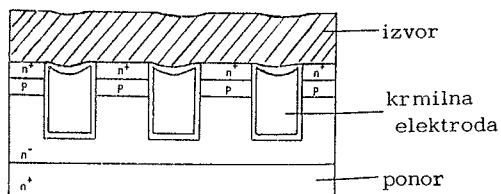
Močnostne MOS strukture postajajo danes vse pomembnejše. S pomočjo postopkov, značilnih za tehnologije VLSI, je uspelo precej zmanjšati površino silicija, ki je potrebna za določeno tokovno zmogljivost. S tem so postali transistorji MOSFET tudi cenovno konkurenčni bipolarnim transistorjem. Velikost osnovne celice se je v zadnjih petih letih zmanjšala za trikrat (na 17 μm). Tako so danes lah-

ko konkurenčni le tisti proizvajalci, ki imajo stopnjo integracije 1.2 milijona celic na kvadratno inčo (to ustreza kompleksnosti 256 k DRAM). Letošnji izdelki se bodo približali že dvema milijonoma, tako da proizvodnja močnih transistorjev MOSFET vedno bolj spominja na proizvodnjo 1 M DRAM.

Ne mislim se zadrževati pri standardnih DMOS strukturah, tako lateralnih kot vertikalnih, temveč bom predstavil le nekaj novejših struktur.

3.1. UMOS

Prav postopki, si so značilni za pomnilniška vezja, so omogočili izdelavo transistorjev z dosedaj najnižjo specifično vhodno upornostjo ($1.2 \text{ m}\Omega\text{cm}^2$). Gre predvsem za tehniko jaškov, ki služijo kot krmilne elektrode (pri DRAM za kondenzatorje). Na Sliki 1 imamo prikazano strukturo UMOS⁽²⁾.



Slika 1: UMOS struktura v preseku.

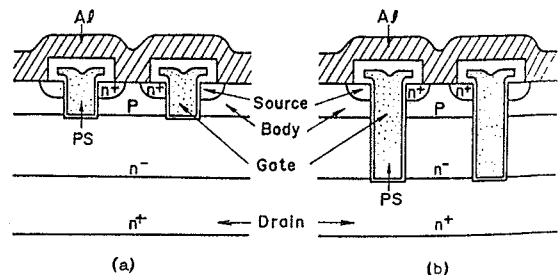
Velikost celice je $6 \mu\text{m}$, kar znaša trikratno zmanjšanje v primerjavi s standardnimi DMOS strukturami.

Če na hitro opišem postopek procesiranja, najprej z implantacijo bora skozi tanki plasti silicijevega oksida in nitrída naredimo $1.5 \mu\text{m}$ globoko področje p^- . S pomočjo anizotropnega reaktivnega ionskega jedkanja (RIE) naredimo v, s CVD oksidom zaščiteno rezino, $4.5 \mu\text{m}$ globoke in $3 \mu\text{m}$ široke jaške. Sledi najbolj kritičen korak - rast oksida krmilne elektrode (debelega $0.2 \mu\text{m}$), ki mora biti enakomerno debel v vsem jašku, kar je vse prej kot lahko doseči. Nato nanese $0.8 \mu\text{m}$ debelo plast polikristaliničnega silicija, ki ga dopiramo s fosforjem. S tem smo dobili krmilno elektrodo. Jašek napolnimo z nedopiranim polysilicijem, ki služi kot izolator. Planarizacijo rezine naredimo z anizotropnim RIE jedkanjem, nakar polysilicij v

jašku oksidiramo, da dobimo plast izolatorja, ki bo krmilno elektrodo ščitil pred izvorom. Sledita odstranjevanje silicijevega nitrída, ki je ščitil področje p^- pred prejšnjo oksidacijo, ter implantacija fosforja za $0.7 \mu\text{m}$ globoko področje n^+ , ki služi za kontakt izvorov. Površino rezine še prekrijemo s kovino in izdelali smo strukturo UMOS s Slike 1.

3.2. RMOSFET

Na prvi pogled zelo podobna struktura kot UMOS omogoča izdelavo izvrstnih polprevodniških relejev in sinhroniziranih usmernikov. Na Sliki 2 imamo prikazano primerjavo med strukturama⁽³⁾.



Slika 2: Primerjava strukture RMOSFET (na desni) z UMOS.

RMOSFET se uporablja za nizkonapetostne močnostne transistorje. Globoki jaški, ki sežejo skozi epitaksialno n^- plast v substrat, zmanjšajo serijsko upornost epitaksialne plasti zaradi plasti nakopičenih elektronov ob stenah jaška. Drugače se postopek za izdelavo RMOSFET ne razlikuje mnogo od prej opisanega.

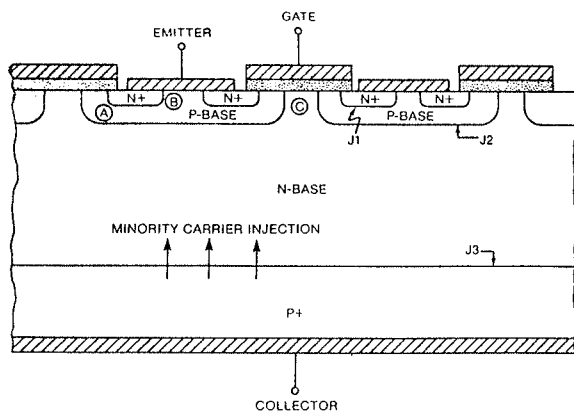
3.3. IGT

Pri bipolarnem transistorju injekcija manjšinskih nosilcev omogoča zmanjšanje upornosti pri toku v prevodni smeri, zaradi česar že relativno majhna površina vezja omogoča velike tokovne zmogljivosti. Na drugi strani pa potrebuje bipolarni transistor velike tokove pri izklopu. MOSFET krmilimo z majhnimi tokovi, vendar narašča vhodna upornost s preobno napetostjo s potenco 2.5, kar bistveno omejuje uporabnost MOSFET pri višjih napetostih. Rešitev se ponuja v obliki bipolarnega transistorja, ki ga krmili MOSFET, ter je stara pet let. Neodvisno so novo struktu-

ro odkrili pri GE, imenovali so jo IGT, ter pri RCA (COMFET).

Na Sliki 3 vidimo prerez strukture IGT, ki se od običajnega vertikalnega transistorja DMOS razlikuje le po tem, da je pri IGT substrat tipa p^+ .

Oglejmo si delovanje IGT s Slike 3. Dokler imamo na kolektorju negativno napetost glede na emitor, ne teče nika kršen tok, ker je spoj J3 zaporno polariziran. Ko postane ta napetost pozitivna (krmilna elektroda je kratko sklenjena z emitorjem), postane spoj J2 zaporno polariziran. Če sedaj pritisnemo še zadosti veliko pozitivno napetost na krmilno elektrodo, da invertiramo področje p^- pod krmilno elektrodo, omogočimo tok elektronov iz področja n^+ v epitaksialno plast n^- . Sedaj je spoj J3 prevodno polariziran, zaradi česar pride do injkcije vrzeli iz substrata p^+ v plast n^- . Z večanjem napetosti na kolektorju se povečuje koncentracija vrzeli v področju n^- , dokler ne preseže dopiranja plasti n^- . Struktura IGT omogoča velike tokove, dokler napetost na krmilni elektrodi omogoča tok elektronov iz n^+ v n^- .



Slika 3: Prerez strukture IGT⁽⁴⁾.

Če hočemo izklopiti IGT, moramo krmilno elektrodo kratko skleniti z emitorjem. Sedaj nimamo več invertirane plasti pod krmilno elektrodo in prekine se tok elektronov iz n^+ v n^- . Seveda prisotnost manjšinskih nosilcev v plasti n^- upočasni čas izklopa.

Združevanje karakteristik bipolarnega in MOSFET transistorja omogoča izvedbo vezja, ki je površinsko precej

manjše od transistorja MOSFET pri isti tokovni zmogljivosti, saj za IGT velja, da je vhodna upornost sorazmerna s preobno napetostjo s potenco $1.4^{(5)}$. Res je, da se prednosti IGT pokažejo šele pri višjih napetostih (od 500 do 1000 V). Komercialno dosegljivi IGT zmorejo do 80 A toka ter se uporabljajo za krmiljenje elektromotorjev⁽⁶⁾. Pri vodilnih svetovnih firmah pa so v razvoju že strukture IGT, ki bodo krmilile do 4 MW moči. Pričakujejo, da bodo komercialno dosegljive v začetku naslednjega desetletja, saj bo treba rešiti probleme montaže, ki je sedaj omejena s toplotno disipacijo 100 W/cm^2 .

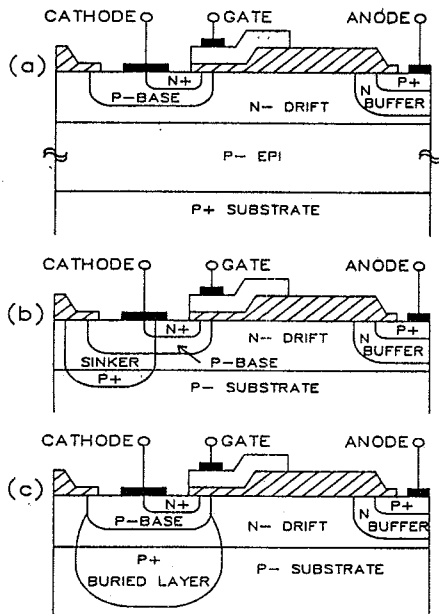
Prav tako se bo dvignilo tudi napetostno območje, saj Toshiba že izdeluje IGT s prebojnimi napetostmi do 1800V s pomočjo nove metode priprave substratov - DSB (direktnega stika silicijevih rezin)⁽⁷⁾.

Večina IGT je narejena v kanalu n. IGT v kanalu p imajo sicer boljše prevodne karakteristike zaradi daljših življenjskih časov nosilcev naboja v bipolarnem npn tranzistorju, vendar postane zaradi tega IGT mnogo bolj ranljiv na tiristorski pojav. Prav tako je težje pasivirati silicijevo rezino, ki ima površino tipa p^- zaradi pozitivnega površinskega naboja. Za zmanjšanje površinskih električnih polj je potrebno podvojiti število obrobov v zaključitveni strukturi, kar poveča površino vezja.

3.4. LIGT

Za lateralne močnostne strukture je nasploh značilno, da za večje tokovne zmogljivosti porabijo preveč silicijeve površine. Zaradi tega bi bilo zelo nespametno narediti lateralni IGT za uporabo kot diskretni element. Za integracijo v močnostno vezje pa je LIGT mnogo bolj primeren od vertikalnega IGT^(9,10). Na Sliki 4 imamo prikazane različne načine izdelave LIGT⁽⁹⁾.

Na sliki 4a) imamo prikazano strukturo LIGT, pri čemer epitaksialna plast p^- zmanjša kolektorsko upornost ter poveča tok skozi vertikalno pnp strukturo. Na Sliki 4b) imamo globoko p^+ difuzijo, ki je kratko sklenjena z n^+ hkrati pa sega v substrat. Z njeno pomočjo zmanjšamo upornost področja p^- . Hkrati lahko to globoko difuzijo p^+ uporabimo tudi za izolacijo s pomočjo spojev, o čemer bomo govorili v naslednjem delu. Na Sliki 4c) imamo pod področjem p^- pokopano difuzijo p^+ , da omogočimo nizkouporov-



Slika 4: Tri različne verzije lateralnega IGT.

no pot za vrzeli v katodni kontakt. Na ta način najbolje preprečimo nastanek tiristorskega pojava, vendar to zmanjša tokovno gostoto, prav tako pa mora biti področje n^- pod krmilno elektrodo narejeno s pomočjo epitaksije, kar ni bilo potrebno v prejšnjih dveh primerih.

4. IZOLACIJA MOČNOSTNIH KOMPONENT NA VEZJU

Logične in analogne komponente lahko integriramo z različnimi močnostnimi komponentami. Da močnostne komponente ne bi motile nizkonapetostnih, jih moramo izolirati. To lahko dosežemo na tri načine: s pomočjo samoizolacije, izolacije s pomočjo spojev ali dielektrične izolacije⁽¹¹⁾. Prav tako ni vseeno, kakšne močnostne komponente integriramo. Ločimo močnostna integrirana vezja in visokonapetostna vezja⁽¹²⁾. Prva so nemenjena predvsem avtomobilski elektroniki in pri njih integriramo vertikalne DMOS strukture z logičnimi in analognimi komponentami. Pri teh vezjih ni možno uporabiti metode samoizolacije, druga slabost je v tem, da lahko integriramo le eno močnostno komponento oziroma več, če imajo skupni ponor, ki se nahaja na hrbtni strani rezine. Visokonapetostna vezja so namenjena za krmiljenje prikazalnikov, elektromotorjev, za napajalnike in telekomunikacijska vezja. Pri njih se uporabljajo vsi trije načini izolacije. Močnostne komponente so izdelane v lateralni tehnologiji.

4.1. Samoizolacija

Ta tehnika izkorišča zaporno polariziranost spoja difuzij izvora in ponora ter področja p^- . Pri tem je nujno potrebno, da je ponor lateralnega močnostnega dela obdan popolnoma z izvorom, kar se lepo vidi na Sliki 7.

Najbolj množična uporaba te vrste izolacije je za krmilniške prikazalnikov. Dosežene prebojne napetosti so do 1000V. Ker mora biti pri lateralnih strukturah za velike prebojne napetosti razdalja med izvorom in ponorom že zelo velika (50 μm ali več), je nujno potrebno, da dosežemo optimalno prebojno napetost (drugače bi morali to razdaljo še povečati).

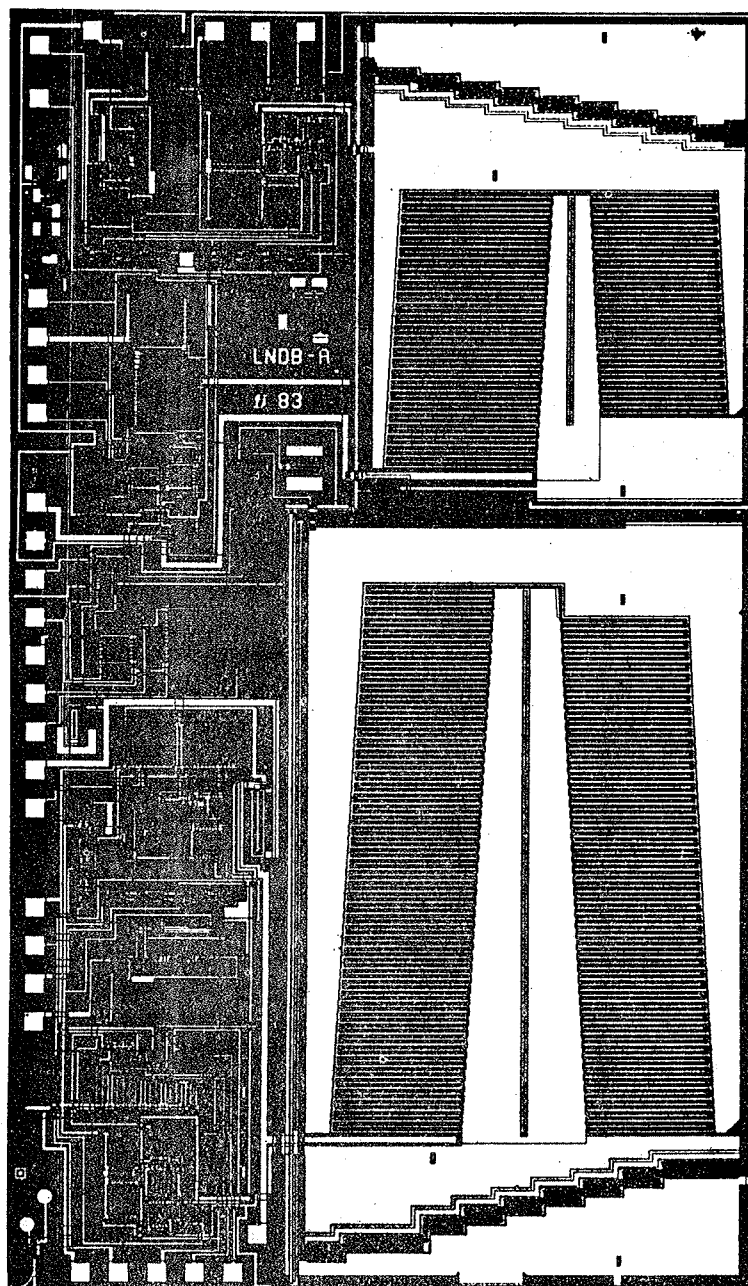
Za doseg optimalnih prebojnih napetosti uporabljamo princip RESURF. Osnovna ideja je v tem, da na visokouporovni substrat nanese tanko plast obratnega tipa. Če je celotnega naboja v tej plasti preveč (mejna vrednost je $1.2 \times 10^{12} / \text{cm}^2$), ne moremo doseči popolnoma osiromašene zgornje plasti ter bo prišlo do preboja na površini. Pod mejno vrednostjo pa do takšnega preboja ne pride.

4.2. Izolacija s pomočjo spojev

Pri tem načinu za izolacijo uporabimo zaporno polariziran spoj med epitaksialno plastjo in substratom. Glede debeline epitaksialne plasti imamo dve možnosti. Za vertikalne močnostne strukture uporabljamo debele epitaksialne plasti, da dosežemo visoke tokovne zmogljivosti visokonapetostnih transistorjev. Pri tem pa močno poslabšamo delovanje nizkonapetostnega dela. Za lateralne močnostne strukture uporabljamo tanke epitaksialne plasti hkrati pa uporabimo tudi princip RESURF.

Omenili smo že, da pri močnostnih integriranih vezjih ni možno integrirati vertikalnih struktur, ki imajo ponor na različnih potencialih. Na Sliki 8 imamo prikazano strukturo vertikalnega močnostnega transistorja, ki ima ponor na sprednji strani. Takšna vertikalna struktura zahteva globoko pokopano difuzijo obratnega tipa, kot je substrat, in debelo epitaksialno plast.

Globoka difuzija p^+ na desni strani Slike 8 omogoča izolacijo s pomočjo spoja med močnostnimi komponentami. Ker je sedaj kontakt za ponor na sprednji strani, se površina transistorja močno poveča.

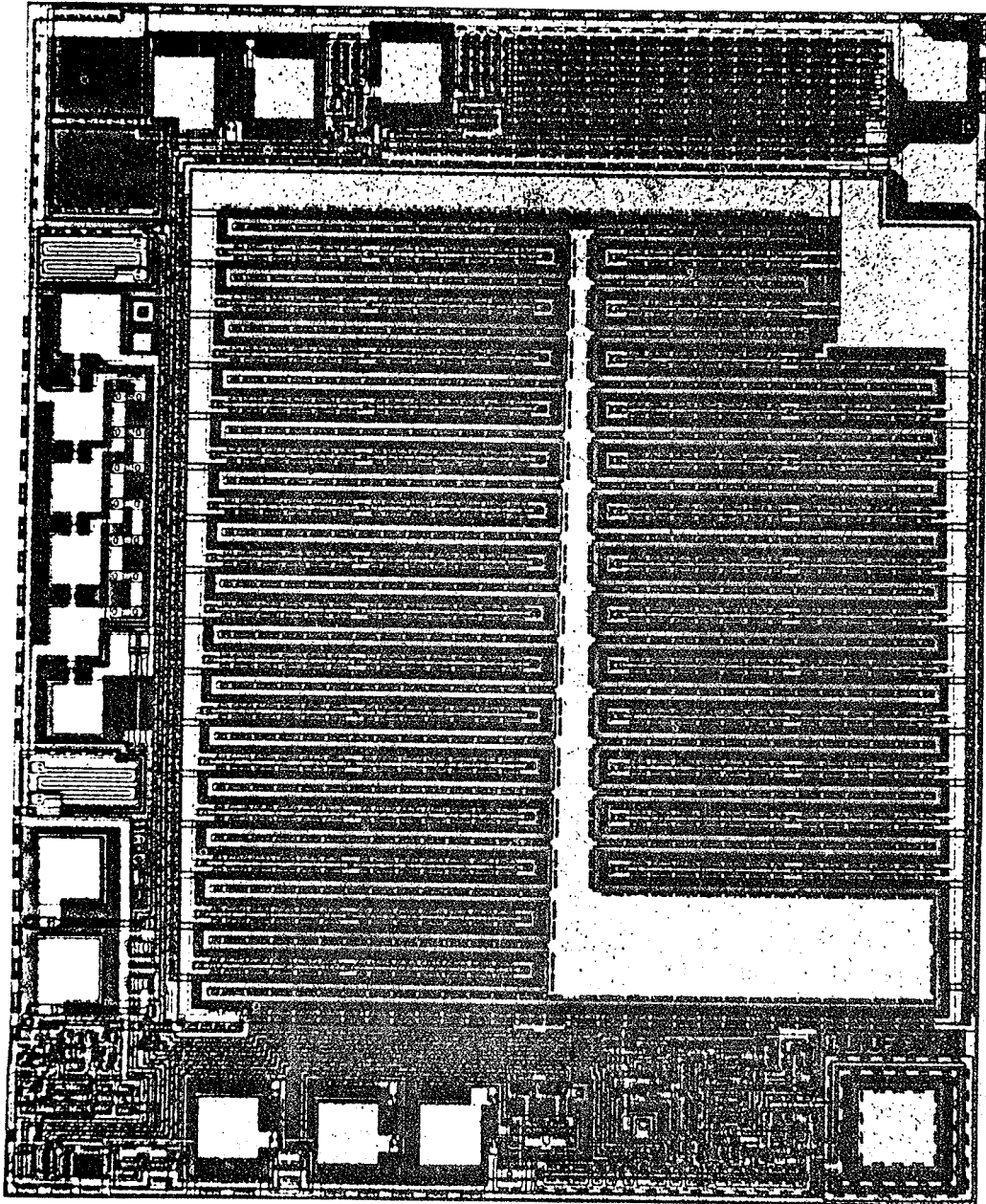


Slika 6: Primer integriranega močnostnega vezja z analognimi komponentami. (Last firme Siliconix, Inc.).

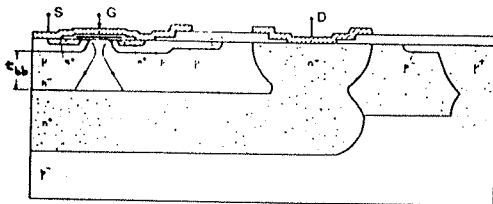
Če uporabimo pravi vertikalni transistor s ponorom na hrbtni strani, rabimo pri izolaciji s pomočjo spojev vsaj dve epitaksialni plasti. Izolacijo dosežemo na sledeči način.

Najprej difundiramo difuzijske vložke n^+ skozi epitaksialno plast p^- . Nato zrastemo epitaksialno plast n^- , v kate-

ri bomo naredili tako močnostni kot nizkonapetostni del, ki ju ločimo z difuzijami $p^{+(14)}$. Pri tem je treba pristati na določene kompromise. Upornost epitaksialne plasti n^- mora biti takšna, da še omogoča realizacijo nizkonapetostnih komponent, medtem ko debelina plasti ne sme biti prevelika, ker drugače ne moremo narediti dovolj globoke difuzije p^+ . S tem pa smo takoj omejeni pri pre-



Slika 7: Primer visokonapetostnega vezja s pomočjo samoizolacije. Lepo se vidi, kako je ponor popolnoma obdan s krmilno elektrodo in izvorom. (Last firme Siliconix, Inc.).



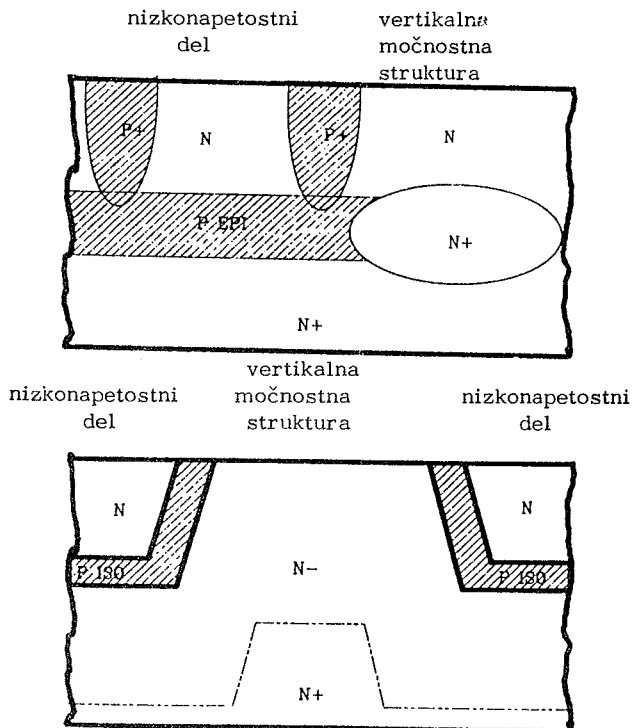
Slika 8: Prerez vertikalnega močnega transistorja, ki je primeren za integracijo na vezju⁽¹³⁾.

bojni napetosti vertikalnega transistorja. Če hočemo doseči boljše rezultate (pravo debelino epitaksialne plasti za določeno prebojno napetost in primerno upornost epitaksialne plasti za nizkonapetostni del), moramo narediti več kot dve epitaksiji.

Vse to močno podraži procesiranje in nekdo bi se že lahko vprašal, kje je meja, ko se takšna integracija sploh

še splača. Vendar pa velika tokovna zmogljivost, bistveno manjša površina ter manjša prehodna upornost za določene izdelke opravičijo tako zapleten tehnološki postopek.

Pri Motoroli so razvili postopek, ki omogoča bistveno enostavnejšo integracijo⁽¹⁴⁾. Primerjava obeh postopkov je prikazana na Sliki 9.



Slika 9: Običajna izolacija s pomočjo spojev za vertikalni DMOS z dvema epitaksialnima plastema in difuzijo p^+ je prikazana zgoraj. Spodaj je prikazana nova izolacijska tehnika.

Pri tej novi tehniki difuzijski vložki niso več potrebni. Prav tako lahko določimo debelino in upornost epitaksialne plasti za vsak del vezja posebej. Substrat tipa n^+ najprej mokro pojedkamo na tistem delu, kjer se bo kasneje nahajal nizkonapetostni del. Nato sledi epitaksija plasti n^- , ki ima pravo upornost ter debelino za vertikalne strukture. Potem zrastemo epitaksialno plast p , ki služi za izolacijo s pomočjo spoja. Tretja epitaksija plasti n^- je namenjena nizkonapetostnemu delu. Da dobimo strukturo s Slike 9, moramo na primerni višini mehansko odstraniti silicij na področju, ki je namenjeno vertikalnemu moč-

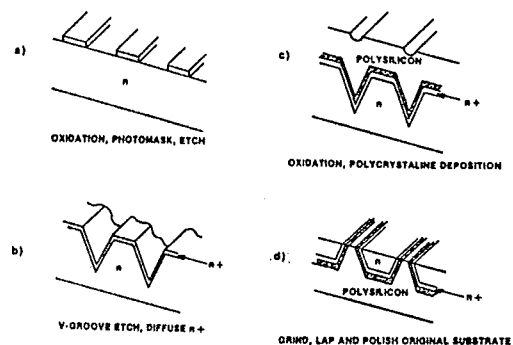
nostnemu tranzistorju. Rezino na koncu še spoliramo.

4.3. Dielektrična izolacija

Izolacija, pri kateri so posamezni deli vezja med seboj ločeni s plastjo dielektrika, je daleč najboljša, saj preprečuje tiristirski pojav, preprečuje parazitne kapacitivnosti, poleg tega je tudi površina silicija, ki jo zaseda izolacija, bistveno manjša.

Žal pa so stroški za takšne dielektrično izolirane rezine zelo veliki. Postopek za dielektrično izolacijo je prikazan na Sliki 10⁽¹¹⁾. Na silicijevi rezini najprej naredimo oksidni vzorec, ki bo maskiral rezino pri jedkanju z mokrim jedkalom, katerega jedkalna hitrost je odvisna od kristalografske orientacije. Maskirni oksid nato odstranimo ter rezino dopiramo z n^+ . Sledita oksidacija ter epitaksialna rast polikristaliničnega silicija (debelega več kot $500 \mu\text{m}$). Nato rezino močno stanjšamo na nekaj deset mikrometrov ter spoliramo hrbtno stran. Če rezino sedaj obrnemo, imamo pripravljen substrat za dielektrično izolirana vezja. Sam postopek pridobivanja substrata je zelo drag.

Takšna izolacija ima poleg izredno visoke cene še eno pomanjkljivost. Substrat iz polikristaliničnega silicija ima slabšo toplotno prevodnost od kristaliničnega silicija⁽¹⁵⁾. Poleg tega je treba paziti pri visokotemperaturnih postopkih, da ne pride do ukrivljanja rezin. Visoka cena substrata ter slabša toplotna disipacija sta vzrok, da je dielektrična izolacija primerna predvsem za nizkonapetostna vezja, ki so izredno občutljiva na motnje, nimajo pa prehudih tokovnih zahtev. Takšna so predvsem telekomunikacijska vezja.



Slika 10: Postopek pridobivanja dielektrično izoliranega substrata.

REFERENCE

- 1) A.R. Hartman, zbornik IEEE Power Semiconductor Devices Workshop, 1980, str. 11
- 2) H.R. Chang et al, zbornik IEDM 1986, str. 642
- 3) D. Ueda et al, zbornik IEDM 1986, str. 638
- 4) B.J. Baliga: Modern Power Devices, J. Wiley, 1987
- 5) B.J. Baliga, zbornik IEDM 1986, str. 102
- 6) F. Goodenough, Electronic Design, julij 1986
- 7) A. Nakagawa et al, zbornik IEDM 1986, str. 122
- 8) M.F. Chang et al, zbornik IEDM 1984, str. 278
- 9) A.L. Robinson et al, zbornik IEDM 1985, str. 744
- 10) D.N. Pattanayak et al, IEEE-ED, ED-33, dec. 1986, str. 1956
- 11) H.W. Becke, zbornik IEDM 1985, str. 724
- 12) B.J. Baliga, IEEE-ED, ED-33, str. 1936, dec. 1986
- 13) A.W. Ludikluize, IEEE-ED, ED-33, str. 1986, dec. 1986
- 14) J.L. Sutor et al, zbornik IEDM 1986, str. 214
- 15) H. Ohashi et al, zbornik IEDM 1986, str. 210

Zoran Krivokapič
ISKRA - Mikroelektronika

SISTEMI ZA PROCESU U PLAZMI

M. Pejović, D. Zlatanović, Dj. Bošan

Sadržaj: U radu se u kratkim crtama razmatra prednost nagrivanja plazmom u odnosu na "makro" hemijsko nagrivanje kao i vrste plazma hemijskog nagrivanja. Takođe se razmatraju tipovi sistema za nagrivanje plazmom i glavne karakteristike koje moraju da ispunjavaju ovi sistemi. Ova razmatranja su neophodna kako bi se prišlo realizaciji sopstvenog sistema koji bi služio prvenstveno za nagrivanje SiO_2 u Si. Uz neophodne adaptacije sistem bi mogao da posluži i za deponovanje odgovarajućih materijala na podlogu.

1. Uvod

Jedan od osnovnih pravaca mikroelektronike je osvajanje masovne proizvodnje integrisanih kola (IK) sa stepenom integracije većim od 10^6 elemenata na čipu i sa submikronskim dimenzijama (do $0,2 \mu\text{m}$) većine elemenata (1,2). Za dobijanje ovakvih elemenata potrebno je razviti tehnologije dobijanja i obrade tankih filmova u okviru kojih su i procesi u plazmi.

Ovi procesi omogućavaju dobijanje tankih filmova visokog kvaliteta na temperaturama nižim od 500°C . Pošto tehnologije za proizvodnju IK zahtevaju veoma tanke filmove (čak i ispod $0,3 \mu\text{m}$) njihovo nagrivanje je moguće vršiti jedino plazmom. Do kog su se stepena procesi u plazmi razvili ilustruje sl. 1 na kojoj su prikazane vrste procesa deponovanja i na-

grivanja. U savremenim tehnologijama izrade LSI, VLSI i ULSI-IK ovi procesi su danas gotovo potpuno potisli "mokre" hemijske postupke, a kada su u pitanju termički procesi ozbiljno konkurišu SVD u LPCVD procesima, pa čak i procesima termičke oksidacije silicijuma, kada su u pitanju super tanki oksidni filmovi (ispod $25 \mu\text{m}$).

Medjutim, plazma procesi još uvek nisu dovoljno proučeni sa gledišta mikroprocesa u plazmi i interakcije plazme i čvrste površine. Što se tiče primene plazme u izradi IK u Jugoslaviji, zaostajanje za razvijenim zemljama u svetu je znatno.

Pri nagrivanju tankih filmova osim velike vrednosti koeficijenta anizotropije potrebno je obezbediti veliku selektivnost, minimalnu zaprljanost površine supstrata, visoku reproduktivnost, bezbednost osoblja koje radi na ovim procesima, minimalnu zagađenost okoline i slično. Sem toga potrebno je obezbediti takvo nagrivanje koje će minimalno uticati na degradaciju svojstava i dimenzija rezistnih maski, kao i na elektrofizičke parametre strukture koje treba da se dobije.

Ove zahteve ne može da ispuni klasično makro nagrivanje (WCE), jer je to izotropan proces, tj. vrši se podjednako u svim pravcima. Ove zahteve uglavnom ispunjava vakuumsko-plazmeno nagrivanje (VPE). Zbog

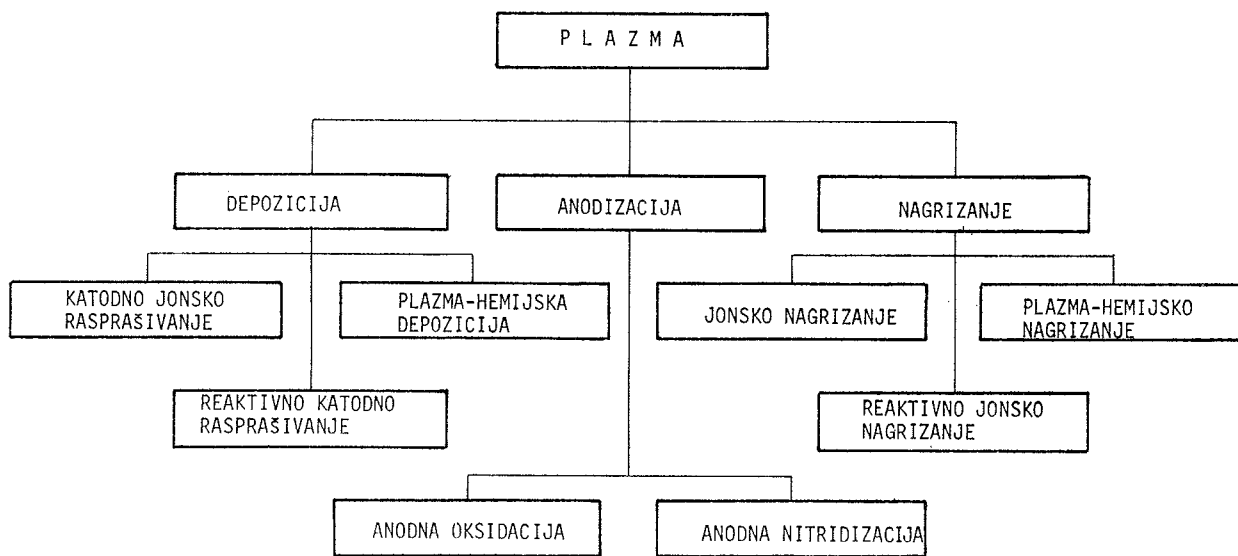
toga se danas WCE proces u proizvodnji IK sve više zamenjuje VPE procesom (3,4).

2. Vrste VPE procesa

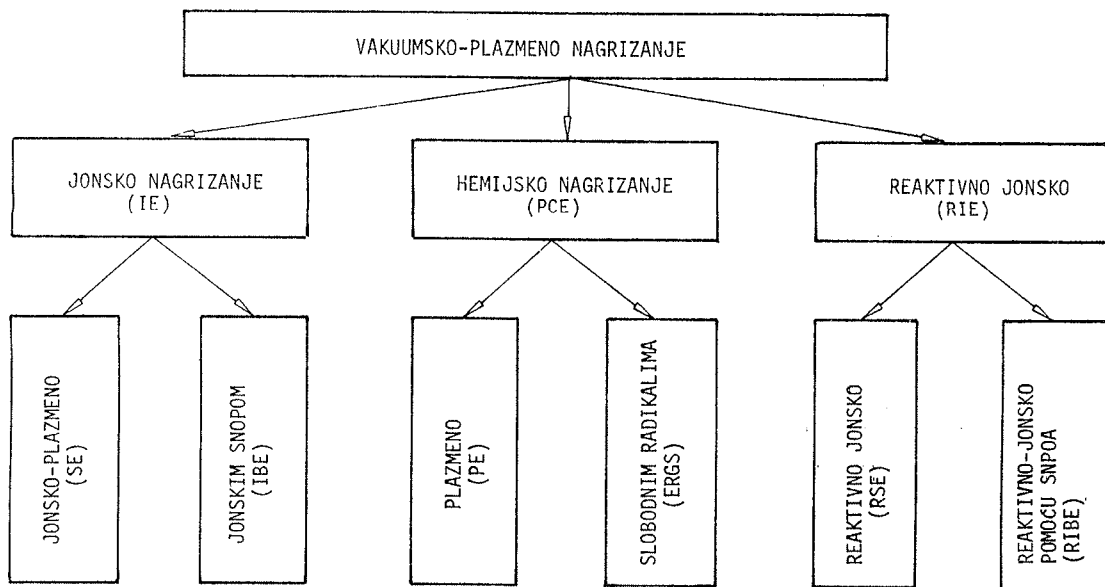
VPE procesi koriste energetske i hemijski aktivne čestice koje se obrazuju u plazmi nastaloj električnim

pražnjenjem na niskim pritiscima. U zavisnosti od fizičko-hemijskih mehanizama dejstva sa površinom materijala postoje tri osnovna oblika VPE procesa (sl. 1) (3,5,6,7).

a) Jonsko nagrivanje (IE) kod kojeg se površinski sloj materijala odstranjuje fizičkim rasprašivanjem.



Sl. 1. - Vrste procesa u plazmi.



Sl. 2. - Klasifikacija procesa vakuumsko-plazmenog nagrivanja

Rasprašivanje se najčešće vrši energetskim jonima inertnih gasova koji hemijski ne reaguju sa površinom materijala.

b) Hemijsko nagrivanje (PCE) kod kojeg se površinski sloj materijala odstranjuje samo hemijskom reakcijom između hemijski aktivnih čestica (slobodni atomi i radikali) i atoma površinskog sloja materijala koji se nagriva.

c) Jonsko-hemijsko ili reaktivno jonsko nagrivanje (RIE), kod koga se površinski sloj materijala odstranjuje kako pri fizičkom rasprašivanju energetskim jonima, tako i hemijskim reakcijama između hemijski aktivnih čestica i atoma površinskog sloja.

U proizvodnji IK ne može se primeniti jedan od VPE procesa kao univerzalni. Njihova primena zavisi od zahtevanog stepena anizotropije, selektivnosti, rezolucije itd., a taj stepen može da se menja pri izradi jednog integrisanog kola.

Težnja je danas ka onom tipu reaktora gde je moguć relativno jednostavan prelaz sa RIE na PCE i obrnuto dve plazma tehnike sa najvećom primenom.

3. Sistemi za VPE procese

Danas se uglavnom koriste dva tipa sistema za nagrivanje. Tu su cilindrični i planarni sistem. Cilindrični sistem nije pogodan za anizotropna nagrivanja materijala kao i za selektivno nagrivanje SiO_2 na Si podlozi. Zbog čega se ne može koristiti u mnogim procesima tehnologije IK gde je potreban visok stepen rezolucije.

Znatno pogodniji od cilindričnog je planarni sistem. Šematski prikaz ovog sistema dat je na sl. 3 (4, 6,

8). Kod ovog sistema pločice su smeštene na elektrodi u obliku ravne ploče koja je uzemljena ili vezana za RF generator. Ako se pločice nalaze na potencijalu RF elektrode, onda se takav sistem naziva diodnim sa katodnom vezom, a ako su pločice na uzemljenoj elektrodi (anodi), onda je to diodni sistem sa anodnom vezom. U diodnom sistemu sa anodnom vezom materijal se podvrgava dejstvu jona manje energije nego u sistemu sa katodnom vezom. On se češće koristi jer daje manja oštećenja na pločicama.

U planarnim sistemima vrši se nagrivanje pločica samo sa jedne strane. Uz pogodnu kombinaciju parametara procesa (RF-snage, protoka gasa i pritiska) postiže se željena uniformnost nagrivanja. Hladjenje elektrode vrši se pomoću protočnog fluida (najčešće je to voda).

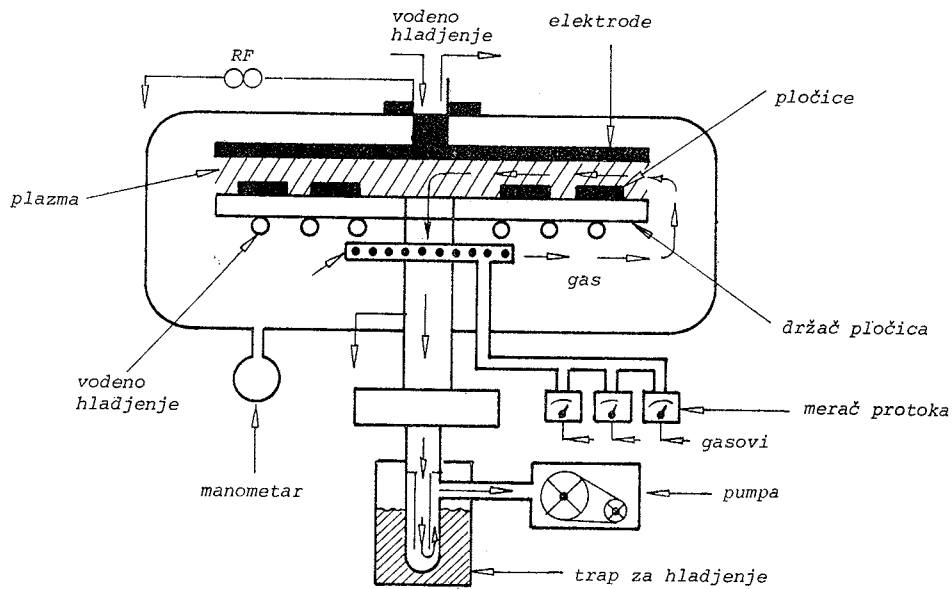
U planarnim sistemima moguće je vršiti nagrivanje sa velikim stepenom anizotropije. Ovi sistemi služe za dobijanje elemenata submikronskih dimenzija gde je potreban visok stepen rezolucije (ispod $3 \mu\text{m}$). U njima se najčešće vrši nagrivanje Si, SiO_2 , Si_3N_4 kao i većine metala (9).

4. Postojeća rešenja planarnih sistema u svetu

Danas se u svetu proizvode, u pogledu namene tri tipa sistema za nagrivanje plazmom i deponovanje materijala iz plazme, a to su:

- laboratorijski,
- razvojni,
- proizvodni.

Laboratorijski tip sistema služi za istraživanja veza-



Sl. 3. - Šema planarnog sistema.

na za procese u plazmi (deponovanje materijala katodnim rasprašivanjem, nagrivanje materijala itd.), kao i za primenu preparata za druge vrste istraživanja (na primer primena bioloških preparata za SEM itd.).

Razvojni tip sistema predstavlja prelazno rešenje između laboratorijskog i proizvodnog tipa. Osnovna namena mu je proučavanje određenog procesa sa gledišta njegove primene u proizvodnji, a koristi se i za proizvodnju malih serija.

Proizvodni tip sistema ima specijalne namene u proizvodnji. Najčešće se radi o automatizovanom sistemu velikog kapaciteta.

Nezavisno od tipa, svaki sistem čine sledeći delovi:

- komora za procesiranje
- vakuumski sistem
- sistem za dovod gasova
- izvor snage.

Pri konstrukciji sistema posebna pažnja se poklanja izboru materijala za izradu komore, kao i vrsti vakuumskih pumpa. Ako se taj koristi za nagrivanje plazmom koja ne sadrži hlor i brom onda se uzima nerđajući čelik, aluminijum ili neka njegova legura. Ako je prisutna plazma hemijski inertnog gasa (He, Ar, Kr), azota ili kiseonika onda se kao materijal koristi i kvarc ili pyrex staklo. Ako plazma sadrži hlor, fluor ili brom, onda se za izradu komore i svih delova unutar nje koristi isključivo nerđajući čelik.

Procesi nagrivanja plazmom vrše se u vakuumu od 0,1 do 133 Pa. PCE procesi se odvijaju u vakuumu od 13 do 133 Pa, a RIE procesi od 0,1 do 1,3 Pa. Prethodni vakuum koji mora biti postignut je oko 10^{-4} Pa.

Kod najjednostavnijih sistema procesni gas se uvodi u komoru kroz elektromagnetnu ili pneumatsku slavinu. Kod složenijih sistema postoje merači protoka ga-

sa, sa ručnom ili automatskom regulacijom. Svaki sistem ima obavezno liniju za azot, za devakuumiranje komore.

Plazma se formira u visokofrekventnom električnom polju, a kao izvor snage se koristi RF generator, čija frekvencija iznosi najčešće 13,56 MHz, što ne znači da plazma može da se formira samo pri toj frekvenciji. Izbor snage izvora se vrši u odnosu na površinu elektrode koja je na RF potencijalu. Maksimalna gustina snage u slučaju PCE procesa iznosi 1 W/cm^2 , a u slučaju RIE procesa do 4 W/cm^2 .

5. Zaključak

Nagrivanje plazmom je našlo široku primenu u izradi IK velikog stepena integracije i ako do danas još u dovoljnoj meri nisu proučene sve fizičko-hemijske pojave koje nastaju u gasu i na površinama materijala koji se nagriva. Da bi se pri nagrivanju tankih filmova dobio što veći koeficijent anizotropije, dobra selektivnost, velika rezolucija i druge vrednosti parametara koji su neophodni pri izradi IK danas se koriste uglavnom planarni sistemi. Elektronski fakultet u Nišu i RO Poluprovodnici u Nišu zajedničkim snagama rade na razvoju laboratorijskog sistema za nagrivanje plazmom. Ovaj sistem će služiti prvenstveno za plazmohemijsko i reaktivno jonsko nagrivanje SiO_2 in Si, a moći će da se u njemu vrši i nagrivanje drugih materijala koji se koriste u mikroelektronici. Takodje je predviđeno da se uz relativno brzu i laku adaptaciju, u njemu vrši i proces deponovanja materijala.

6. Literatura

(1) B.S. Danilin, V. Yu. Kireev, "Ionnoe travljenje mikrostruktur v proizvodstve SBIS", Mikroelek-

tronika, tom 9, Vyp. 4, p. 302, 1980

- (2) M. Pejović, D. Zlatanović, A. Živković i S. Golubović, "Primena nagrivanja plazmom u proizvodnji integrisanih kola", Informacija SSES, str. 64, Ljubljana, 1985.
- (3) M. Oshima, "Use of mas spectra for end point detection in etching SiO_2 films on Si", Japan, J. of Appl. Phys., Vol. 20, no. 7, p. 1255, 1983.
- (4) R. Stander, "Basics of plasma etching", The Book of basics, MRC, Orangeburg, New York, USA, 1981.
- (5) C. J. Heslop, "Reactive plasma processing in IC manufacture", Electronic production, p. 43, 1980,
- (6) S. Matsuo, "Selective etching of SiO_2 relative to Si by plasma reactive sputter etching", J. Vac. Sci. Technol., Vol. 17, p. 587, 1980.
- (7) P.D. Parry, A.F. Rodde, "Anizotropic plasma etching of semiconductor materials", Solid State Technol., p. 125, 1979.
- (8) L.M. Ephrath, "The effect of cathode materials on reactive ion etching of silicon and silicon dioxide in CF_4 plasmas", (USA), Vol. 7, no. 3, p. 415, 1978.
- (9) C.J. Mogab, W.R. Harsbarger, "Plasma processes set to etch finer lines with less undercutting", Electronic, p. 117, 1978.

M. Pejović, D. Zlatanović,
Dj. Bošan
Elektronski fakultet, Niš
RO Ei - Poluprovodnici, Niš

ND: YAG LASER ZA ISPISIVANJE OZNAKA

Z. Janevski, Z. Aleksievski, M. Popović

Primena laserske obrade u mikroelektronici doživljava dinamičan razvoj u poslednje dve decenije. Proizvodnja, kontrola i ispravka fotomaski kao i podešavanje. Obeležavanje i popravljavanje integrisane komponente već su standardni proizvodni procesi kod kojih se primenjuju "inteligentni" - računarski upravljani laserski sistemi.

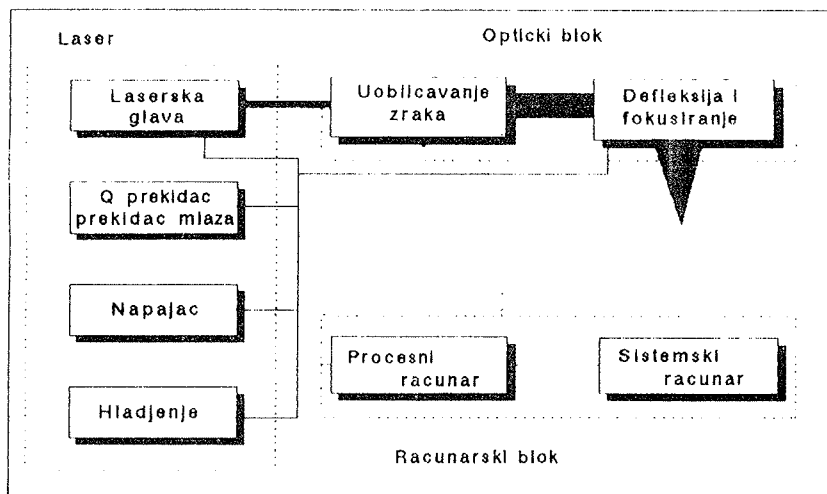
Imajući u vidu širok spektar primena jednog laserskog sistema za ispisivanje - graviranje, kako u mikroelektronici tako i u drugim oblastima, u institutu za fiziku se pristupilo realizaciji jednog takvog uređaja.

Principska šema sistema za ispisivanje - graviranje LSG - 3Ø data je na slici 1. Osnovne komponente sistema su sam laser sa pripadajućim elementima, računar sa pratećom elektronikom i optički blok.

Laser je Nd: YAG snage 3Ø W sa temperaturno kompenzovanim rezonatorom. Da bi se zadovoljili strogi standardi za kvalitet zapisa potrebno je ostvariti veliku energetska i temperaturnu stabilnost sistema. Izvor konstantne struje je stabilisan na 0.1 % a temperatura laserske glave se održava na $35^{\circ} \pm 0.3^{\circ}C$.

Sistemska računara služi za komunikaciju sa operaterom i preko softverskog protokola vodi proces ispisivanja. Procesna računara je projektovana na Motorolinom "Exorciser" - u na procesoru 68009 u institutu za fiziku. On vrši upravljanje i kontrolu nad svim uređajima sistema, vodenje optičkih deflektora pri ispisu i autopozicioniranju radnog predmeta.

Na slici 2. je prikazan pogled odozgo na optičku klupe. Tu vidimo dva lasera, Nd : YAG (6) i He-Ne

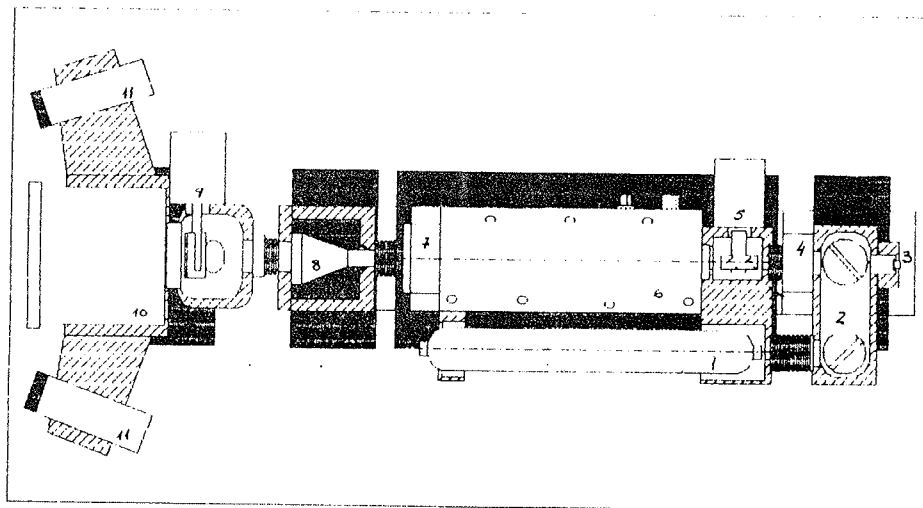


S1. 1. - Blok šema laserskog sistema za ispisivanje

(1), koji su dovedeni u istu osu tako da se može vizuelno pratiti i po potrebi manuelno pozicionirati polje ispisa. (4) i (7) su laserska ogledala, (2) sistem za zakretanje zraka a (3) merač snage laserskog zračenja. Kao prekidač mlaza služi Q prekidač ili galvanski deflektor (5) u sistemima koji ne zahtevaju veću snagu za graviranje. Teleskop (8) proširuje zrak i smanjuje njegovu divergenciju što omogućava da se ostvari manja tačka u fokusu. X-Y deflektori (9) vrše pomeranje zraka pri ispisu a trosistemsko F-teta sočivo (10) fokusira zrak u ravno polje sa linearnom brzinom prebrisavanja. (11) su detektori povratnog signala kod autopozicioniranja. Optička klupe i nosači elemenata su temperaturno stabilisani tako da uz adekvatna konstrukciona rešenja obezbeđuju dugotrajan rad bez potrebe za podešavanjem.

Treba napomenuti da se pri projektovanju celokupnog sistema imalo u vidu njegova industrijska primena sa specifičnostima koje ona nameće u pogledu pouzdanosti, jednostavnosti za upotrebu i niske troškove pri održavanju.

Laserski sistem za ispisivanje - graviranje je u osnovi isti kao i sistem za trimovanje električnih kola tako da se već ovaj sistem sa minornim izmenama može koristiti kao laserski trimer kod primena gde zadovoljava tačnost od 50 mikrona. Osvajanjem tehnologije izrade laserskog sistema za ispisivanje otvorena je mogućnost izrade i drugih laserskih uređaja za primenu u elektronici i mikroelektronici kao što su ispisivanje poluprovodničkih supstrata za integrisana kola, trimovanje tanko i debeloslojnih kola, ispitivanje lemovova štampanih kola, rekristalizaciju polisilikonskih filmova i dr.



Sl. 2. - Optički sistem za Nd : YAG i He-Ne laserima

Z. Janevski,
Z. Aleksievski,
M. Popović

Institut za fiziku - Beograd

IZVEŠTAJ O REZULTATIMA NAUČNOISTRAŽIVAČKOG RADA U OBLASTI POUZDANOSTI POLUPROVODNIČKIH KOMPONENATA ZA PERIOD 1983—1986 G.

Ninoslav Stojadinović Z. Nikolić

Osnovni cilj istraživanja na tom projektu bio je da se najpre ispituje pouzdanost i uzroci otkaza poluprovodničkih komponenata iz proizvodnog i razvojnog programa RO "Ei - poluprovodnici" u Nišu (CMOS integrisana kola, planarne bipolarne komponente i bipolarne komponente snage), a da se zatim korektivno deluje na tehnologije izrade ovih poluprovodničkih komponenata u cilju povećanja njihove pouzdanosti. Na osnovu ovako postavljenog cilja, program istraživanja na ovom projektu bio je usmeren ka sledećim temama:

Fizika i tehnologija

Matematičke metode za analizu pouzdanosti

Merne metode i testovi za analizu pouzdanosti i uzroka otkaza

Pouzdanost i uzroci otkaza

Metode za povećanje pouzdanosti

Plan istraživanja za protekli period 1983-1986. godina u potpunosti je realizovan, a veliki broj rezultata do kojih se pri tome došlo već je publikovan u obliku 30 radova u renomiranim internacionalnim časopisima (Microelectronics and Reliability i Physica Status Solidi), Zborniku sa internacionalne konferencije Relectronics-85 i zbornicima sa domaćih konferencija

(MIEL, ETAN i SD), ili su izloženi u vidu 2 javna predavanja (Univerzitet u Bohumu i Politehnički univerzitet u Varšavi). Treba istaći da je rad dr. Ninoslava Stojadinovića, pod naslovom "Failure Physics of Integrated Circuits - A Review" publikovan kao glavni rad specijalnog izdanja internacionalnog časopisa Microelectronics and Reliability pod naslovom "EUROPEAN INTEGRATED CIRCUIT RELIABILITY". Takođe, iz ovih istraživanja je proisteklo 10 tema za diplomske radove i 1 tema za magistarski rad saradnika na projektu koji su već uspešno odbranjeni. Najzad, treba istaći da je dr. Ninoslav Stojadinović bio kao gost urednik internacionalnog časopisa Microelectronics and Reliability pod naslovom "ADVANCES IN MICROELECTRONICS", a bio je i predsedavajući sednice "RELIABILITY PHYSICS" na Internacionalnoj konferenciji RELECTRONICS-85 koja je održana u Madjarskoj.

Spisak svih publikovanih radova biće dat na kraju ovog rezimea, dok će najvažniji rezultati sadržani u njima biti ukratko opisani u daljem tekstu.

1. Fizika i tehnologija

1.1. Nesavršenosti CMOS komponenata izazvane plazma procesima

Pokazano je da nagrivanje oksida gejta u plazmi kiseonika dovodi do formiranja sledećih nesavršenosti: pozitivnih naelektrisanja u oksidu, razmeštaja atoma kiseonika u rešetki oksida i implantiranih jona kiseonika u oksidu. Gustina ovih nesavršenosti je zanemariva pri snagama sistema za nagrivanje nižim od 0,2 kW, dok pri većim snagama gustina ovih nesavršenosti naglo raste.

Pokazano je da proces čišćenja, koji se primenjuje kao dodatni proces posle foto postupka na aluminijumu u cilju uklanjanja zaostalog silicijuma iz legure Al-Si nakon hemijskog nagrivanja aluminijuma, dovodi do formiranja naelektrisanja u oksidu gejta i na površinskim stanjima. Formiranje ovih naelektrisanja posebno je izraženo ukoliko se proces plazma čišćenja primenjuje pre procesa legiranja aluminijuma.

1.2. Strujno pojačanje bipolarnih tranzistora snage

Pokazano je da povećanje odnosa obima i površine emitora bipolarnih tranzistora snage u Darlingtonovoj sprezi dovodi do povećanja strujnog pojačanja, kao i do pomeranja njegove maksimalne vrednosti ka većim kolektorskim strujama. Takođe, pokazano je da strujno pojačanje i otpornost emitor-baza rastu sa porastom temperature.

1.3. Efekti proboja kod poluprovodničkih komponenata

Pokazano je da je najopasniji efekat proboja kod CMOS komponenata proboj parazitnog lateralnog NPN tranzistora koji može da dovede i do aktiviranja parazitne tiristorske strukture.

Pokazano je da su kod snažnih dioda, kod kojih se P-N spoj dobija hemijskim oblikovanjem površine (tzv. "meza" spoj), problemi znatno izraženiji u slučaju negativnog nagiba P-N spoja, dok se u slučaju pozitivnog P-N spoja postižu znatno bolje električne karakteristike u oblasti proboja.

2. Matematičke metode za analizu pouzdanosti

2.1. Matematičko-fizički model za proračun naelektrisanja kod CMOS komponenata

Izvršena je generalizacija i dopuna modela za napon praga CMOS komponenata uključivanjem efekata naelektrisanja u oksidu gejta i na površinskim stanjima u razmatranje. Takođe, predložen je model za zavisnost faktora pojačanja CMOS komponenata od naelektrisanja u oksidu gejta i na površinskim stanjima. Na osnovu ovih modela razradjen je jednostavan matematički metod za razdvajanje i proračun naelektrisanja u oksidu gejta i na površinskim stanjima.

2.2. Matematičko-fizički model bipolarnog tranzistora u uslovima termičkog cikliranja

Višeslojna struktura bipolarnog tranzistora snage u uslovima termičkog cikliranja modelirana je pomoću termičkog ekvivalentnog kola. Korišćenjem razvijenog modela određene su promene temperature u karakterističkim tačkama strukture u toku testa termičkog cikliranja, pri čemu je dobijen znatan pad temperature idući od peleta ka hladnjaku.

3. Merne metode i testovi za analizu pouzdanosti i uzroka otkaza

3.1. Merna metoda za analizu nestabilnosti kod CMOS komponenta

Razvijena je jednostavna merna metoda za analizu nestabilnosti CMOS komponenta koja se zasniva na merenju napona praga i faktore pojačanja na osnovu prenosnih karakteristika CMOS tranzistora. Ova merna metoda znatno nadmašuje do sada poznate postupke koji se zasnivaju na merenju C-V karakteristika testnih MOS struktura, s obzirom da omogućava i analizu nekih važnih efekata (efekti vrućih nosilaca i efekti zračenja) koji do sada nisu mogli da budu korektno analizirani.

3.2. Kvalifikaciona ispitivanja poluprovodničkih komponenta

Uspostavljen je sistem standardizacije poluprovodničkih komponenta koje se proizvode za vojne namene u koji je ugrađen kompleksan prilaz obezbedjenju pouzdanosti čije su osnove utvrđene u vojnom standardu SNO 5441. Napravljen je pregled osnovnih zahteva obezbedjenja pouzdanosti, sa posebnim osvrtom na kvalifikaciju proizvodne linije CMOS komponenta u RO "Ei - Poluprovodnici".

3.3. Primena elektronske mikroskopije za analizu otkaza poluprovodničkih komponenta

Detaljno su izučeni konstrukcija i princip rada elektronskog mikroskopa (SEM), sa posebnim

osvrtom na njihova unapredjenja neophodna za analizu otkaza kod savremenih poluprovodničkih komponenta (SEM sa EBIC kontrastom, SEM sa naponskim kontrastom, SEM sa stroboskopskim naponskim kontrastom i TEM). Na osnovu sopstvenog iskustva i literaturnih podataka napravljen je pregled najvažnijih primena elektronske mikroskopije u analizi i otkaza savremenih poluprovodničkih komponenta.

4. Pouzdanost i uzroci otkaza

4.1. Mehanizmi otkaza poluprovodničkih komponenta

Na osnovu višegodišnjeg iskustva u ispitivanju pouzdanosti i uzroka otkaza CMOS komponenta i bipolarnih komponenta snage koje se proizvode u RO "Ei-Poluprovodnici", kao i podataka iz literature, napravljen je pregled mehanizama otkaza poluprovodničkih komponenta. Pri tome je pokazano da su najopasniji mehanizmi otkaza sa aspekta pouzdanost VLSI komponenta efekti defekata supstrata, proboj tankog oksida geja, elektromigracija i korozija metalizacije, efekti elektrostatičkog pražnjenja i efekti zračenja. Takođe, napravljena je korelacija između mehanizama otkaza i testova pomoću kojih se ovi mogu da otkriju.

4.2. Pouzdanost i uzroci otkaza CMOS komponenta

Izvršena je uporedna analiza pouzdanosti i uzroka otkaza 8 tipova CMOS komponenta različitih proizvođača (Ei-Jugoslavija, SGS-Italija, Motorola-SAD i National Semiconductors-SAD). Dobljeni rezultati (pokazatelji pouzdanosti, vremenska stabilnost, itd.) pokazuju da nema bilo kak-

vog bitnog odstupanja u pouzdanosti CMOS komponenata bilo kog od tih proizvođača, što potvrđuje da su CMOS komponente proizvodnje RO "Ei-Poluprovodnici" sa aspekta pouzdanosti ravne CMOS komponentama eminentnih svetskih proizvođača.

Pokazano je da su najčešći uzroci otkaza CMOS komponenata koja se proizvode u RO "Ei-Poluprovodnici" kratki spojevi oksida gejta iznad P^+ difuzionih oblasti, struje curenja P-N spojeva, aktiviranje parazitne tiristorske strukture i nestabilnosti napona praga.

4.3. Nestabilnosti CMOS komponenata

U okviru ispitivanja nestabilnosti CMOS komponenata naprežanjem visokotemperaturnim stareanjem sa polarizacijom dobijeno je da pokretni joni u oksidu gejta i dalje predstavljaju važan uzrok nestabilnosti, pri čemu su nestabilnosti izraženije pri negativnoj polarizaciji gejta. S druge strane, negativna polarizacija gejta može da dovede i do povećanja gustina pozitivnog naelektrisanja na centrima zahvata u oksidu gejta.

U okviru ispitivanja nestabilnosti CMOS komponenta naprežanjem jakim poljem u oksidu gejta pokazano je da pri negativnoj polarizaciji gejta dolazi do povećanja gustine pozitivnog naelektrisanja u oksidu gejta. Takođe, pokazano je da i pri pozitivnoj polarizaciji gejta dolazi do povećanja gustine pozitivnog naelektrisanja u oksidu gejta, ali je mehanizam generisanja naelektrisanja različit. Najzad, pokazano je da protok tunelske struje kroz oksid gejta dovodi

do povećanja naelektrisanja na površinskim stanicama, pri čemu su ovi efekti izraženiji pri pozitivnoj polarizaciji gejta.

4.4. Pouzdanost i uzroci otkaza bipolarnih komponenata

U okviru ispitivanja pouzdanosti planarnih bipolarnih NPN tranzistora primenom testa visokotemperaturnog staranja sa polarizacijom dobijena je velika promena električnih parametara (strujnog pojačanja pri malim strujama, inverzne struje emitor-baza i niskofrekventnog šuma), što je dovelo do postepenih otkaza 80 % testiranih tranzistora. Pri tome su promene električnih parametara naročito izražene kada su kod tranzistora prisutne dislokacije oko planarnih ivica emitora.

U okviru ispitivanja pouzdanosti bipolarnih NPN tranzistora snage primenom testa termičkog cikliranja usled efekta termičkog zamora otkazalo je 9 % ispitivanih tranzistora. Pri tome su kod 3 % ispitivanih tranzistora registrovani postepeni otkazi usled promene električnih parametara (strujnog pojačanja, inverznih struja emitor - baza i kolektor-emitor i pada napon emitor-baza). S druge strane kod 6 % ispitivanih tranzistora registrovani su iznenadni otkazi usled oštećenja peleta (naprsline peleta, naprsline zaštitnog laka, pojava "vrućih" tačaka i sakupljanje lema na peletu).

5. Metode za povećanje pouzdanosti

5.1. Nova tehnologija izrade CMOS komponenata

Predložena je nova struktura NMOS tranzistora kod CMOS komponenata koja obezbeđuje poboljšanje karakteristika u odnosu na standardnu strukturu i pojednostavljenje tehnologije u odnosu na strukturu sa produženim drejnom. Pokazano je da primena nove strukture NMOS tranzistora u proizvodnji CMOS komponenata ne dovodi do pojave bilo kakvog novog uzroka otkaza koji bi bio posledica nove strukture i tehnologije njene izrade. Štaviše, nova struktura NMOS tranzistora obezbeđuje vremenski najstabilnije karakteristike CMOS komponenata.

5.2. Nova tehnologija montaže planarnih bipolarnih tranzistora

Predložena je i verifikovana nova tehnologija montaže planarnih, bipolarnih tranzistora u kućište TO-39, u kojoj je standardno pozlaćeno kućište zamenjeno znatno jeftinijim niklovanim kućištem. Primenom predložene tehnologije u RO "Ei-Polupovodnici" proizvedeni su visokopouzdati tranzistori sa prosečnim prinosom oko 85 %, a sve to uz znatno pojeftinjenje proizvodnje.

5.3. Optimizacija tehnologije metalizacije poluprovodničkih komponenata

Pokazano je da kod homotaksijalnih tranzistora snage najbolju izdržljivost na sekundarni proboj obezbeđuje metalizacija

kolektora pomoću hemijskog niklovanja (Ni) i toplog kalaisanja (Pb/Sn). S druge strane, kod tranzistora snage sa epitaksijalnom bazom najbolju izdržljivost na sekundarni proboj obezbeđuje metalizacija kolektora pomoću neparavanja legure Ti/Ni. Takođe, dobijeno je da kod ovih tranzistora debljina metalizacije emitora utiče na izdržljivost na sekundarni proboj. Najzad, pokazano je da kod visokonaponskih tranzistora snage legiranje pomoću lemnog diska (Pb/In/Ag) obezbeđuje najveću izdržljivost na sekundarni proboj.

Pokazano je, da srednje vreme do otkaza Al-metalizacije kod integriranih komponenata usled efekta elektromigracije opada sa smanjenjem širine metalnih linija, sve dok širina metalnih linija ne postane uporedljiva sa veličinom Al-zrna. Takođe, pokazano je da primena Al-metalizacije sa dodatkom 1 % Cu i sa TiN slojem kao barijerom dovodi do znatnog povećanja srednjeg vremena do otkaza metalizacije.

Spisak publikovanih radova

1. N.D. Stojadinović, "Failure Physics of Integrated Circuits - A. Review", *Microelectron. Reliab.*, Vol. 23, pp. 609-707 (1983).

2. N. Stojadinović, S. Dimitrijević, S. Mijalković, Z. Živić, "Reliability of n-Channel and p-Channel MOSTs in CMOS Integrated Circuits", Phys. Stat. Sol. (a), Vol. 76, pp. 357-364 (1983).
3. Lj. Ristić, S. Orlović, Z. Pavlović, M. Vlajković, "Ispitivanje uticaja metalizacije kolektorske strane tranzistora snage sa epitaksijalnom bazom na sekundarni proboj", Zbornik radova XI Jugoslovenskog simpozijuma o mikroelektronici, pp. 447-456, Zagreb, April (1983).
4. Z. Pavlović, Lj. Ristić, S. Orlović, M. Vlajković, "Uticaj metalizacije kolektora homotaksijalnih tranzistora snage na sekundarni proboj", Zbornik radova XXVII Jugoslovenske konferencije za ETAN, V sveska, pp. 259-266, Struga, Jun (1983).
5. L. Ilić, R. Radojković, "Zavisnost sekundarnog proboja visokonaponskih tranzistora snage od procesa legiranja na montaži", Zbornik radova XI Jugoslovenskog simpozijuma o mikroelektronici, pp. 437-445, Zagreb, April (1983).
6. Z. Pavlović, S. Milosavljević, N. Stojadinović, "Eksperimentalna analiza strujnog pojačanja tranzistora snage", Zbornik radova XXVII Jugoslovenske konferencije za ETAN, V sveska, pp. 243-249, Struga, Jun (1983).
7. N.D. Stojadinović, "Effects of Accelerated Temperature Testing on Low-Frequency Noise of Planar NPN Transistors", Microelectron. Reliab., Vol. 23, pp. 889-901, (1983).
8. S.D. Ristić, "Sopstvena koncentracija nosilaca naelektrisanja u jako dopiranom silicijumu", Zbornik radova XXVII Jugoslovenske konferencije za ETAN, V sveska, pp. 211-226, Struga, Jun (1983),
9. N. Stojadinović, "Advances in Microelectronics", Editorial Preface, Microelectron. Reliab., Vol. 24, pp. 201-203 (1984).
10. Lj. Ristić, Z. Pavlović, S. Orlović, L. Ilić, S. Djordjević, "A Review of Failure Occuring During the Processing of Bipolar Power Transistors", Proc. 12 th Yugoslav Conference on Microelectronics, Vol. 2, pp. D69, D95, Niš, May (1984).
11. Lj. Ristić, Z. Pavlović, S. Orlović, S. Djordjević, M. Vlajković, "Ispitivanje uticaja debljine metalizacije emitora na PBR tranzistora snage sa epitaksijalnom bazom", Zbornik radova XXVIII Jugoslovenske konferencije za ETAN, II sveska, pp. 197-204, Jun (1984).
12. N. Stojadinović, D. Dimitrijević, S. Pešamović, "Uticaj ubrzanog temperaturnog testiranja radnog veka na niskofrekventni šum bipolarnih tranzistora", Zbornik radova XII Jugoslovenske konferencije o mikroelektronici, I sveska, pp. 105-111, Niš, Maj (1984)
13. S. Milosavljević, D. Dimitrijević, D. Janković, N. Stojadinović, "Otkazi bipolarnih tranzistora snage usled termičkog zamora", Zbornik radova XII Jugoslovenske konferencije o mikroelektronici, I sveska, pp. 112-121, Niš, Maj (1984)
14. Lj. Ristić, S. Rašić, B. Ilić, "Verifikacija tehnologije montaže planarnih tranzistora u niklovom ku-

- čištu TO-39", Zbornik radova XXIX Jugoslovenske konferencije za ETAN, X sveska, pp. 23-30, Niš, Jun (1985).
15. Z. Pavlović, S. Djordjević, "Strujno pojačanje Darlington tranzistora snage", Zbornik radova XXI Jugoslovenskog simpozijuma o sastavnim delovima i materijalima, pp. 145-150, Ljubljana, Oktobar (1985).
 16. R. Loc, M. Golubović, "Prilaz obezbeđenju nivoa kvaliteta mikrokola sa primerom iz prakse", Zbornik radova XIII Jugoslovenske konferencije o mikroelektronici, II sveska, pp. 675-682, Ljubljana, Maj (1985).
 17. Z. Živić, A. Živić, N. Stojadinović, "The Effects of Avalanche Hot-Carrier Injection in a New NMOST Structure", Proc. 6 th International Conference on Reliability in Electronics, pp. 458-465, Budapest, August (1985).
 18. N. Stojadinović, S. Dimitrijević, S. Mijalković, "Effect of High Field Stresses on Threshold Voltage of CMOS Transistors", Microelectron. Reliab., Vol.25, pp. 275-279 (1985).
 19. Z. Živić, A. Živić, N. Stojadinović, "A New CMOS IC Structure and its Characterization", Microelectron. Reliab., Vol. 25, No. 1, pp. 123-146 (1985).
 20. S. Dimitrijević, N. Stojadinović, "Instability Mechanisms of CMOS Integrated Circuits", Zbornik radova XIII Jugoslovenske konferencije o mikroelektronici, II sveska, pp. 575-582, Ljubljana, Maj (1985).
 21. Lj. Ristić, Lj. Nikolić, M. Sušić, N. Stojadinović, "Zavisnost probojnog napona dioda snage od tehnologije izrade P-N spoja", Zbornik radova XII Jugoslovenske konferencije o mikroelektronici, I sveska, pp. 263-270, Niš, Maj (1984).
 22. Z. Pavlović, S. Djordjević, "Ekvivalentno termičko kolo tranzistora snage u uslovima termičkog cikliranja", Zbornik radova XII Jugoslovenske konferencije o mikroelektronici, I. sveska, pp. 235-244, Niš, Maj (1984).
 23. Z. Živić, A. Živić, "Characteristics of Different N-Channel MOSFET Structures", Proc. 12 th Yugoslav Conference on Microelectronics, pp. 318-327, Niš, May (1984).
 24. Z. Živić, "Efekti injekcije vrućih nosilaca izazvanih lavinskom multiplikacijom kod N-kanalnog MOS tranzistora, izradjenog dvostrukom implantacijom N-oblasti", Zbornik radova XX Jugoslovenskog simpozijuma o sastavnim delovima i materijalima, pp. 21-25, Ljubljana, Oktobar (1984).
 25. N. Stojadinović, S. Dimitrijević, "Efekti elektrostatičkog pražnjenja kod mikroelektronskih komponenta", Zbornik radova I sprskog simpozijuma iz primenjene elektrostatike, pp. 24. I-24, 10, Niš, Novembar (1984).
 26. N. Stojadinović, S. Dimitrijević, S. Mijalković, "Threshold Voltage Instabilities of CMOS Transistors Induced by Gate Bias Stress", Zbornik radova XII Jugoslovenske konferencije o mikroelektronici, I sveska, pp. 94-103, Niš, Maj (1984).
 27. H. - U. Schreiber, B. Pešić, Lj. Živković,

- "Investigation of Electromigration Interface Effects in TiN-Al (1% Cu) Metallization", Zbornik radova XIV Jugoslovenske konferencije o mikroelektronici, I sveska, pp. 267-274, Beograd, Maj (1986).
28. B. Pešić, "Otkazi aluminijske metalizacije usled mehanizma elektromigracije", Zbornik radova XXX Jugoslovenske konferencije za ETAN, X sveska, pp. 39-45, Herceg Novi, Jun (1986).
29. M. Pejović, S. Golubović, M. Miljković, "Defekti u SiO₂ nastali tokom jonskog nagrizanja", Zbornik radova XIV Jugoslovenske konferencije o mikroelektronici, I sveska, pp. 259-266, Beograd, Maj (1986).
30. E. Jelenković, "Uticaj plazma čišćenja na stabilnost MOS tranzistora", Zbornik radova XXII Jugoslovenskog simpozijuma o sastavnim delovima i materijalima, pp. 123-127, Otočec na Krki, Septembar (1986).

Spisak održanih predavanja

1. N. Stojadinović, "Failure Physics of Integrated Circuits", Elektronik-Kolloquium, Ruhr-Universität Bochum, Institut für Elektronik, Bochum, September 1983.
2. Failure Mechanisms of VLSI Integrated Circuits" 1st Symposium on Diagnostics and Yield, Warsaw University, September 1986.

Spisak magistarskih radova

1. S. Dimitrijević, "Nestabilnosti CMOS integrisanih kola s aluminijskim gejtom", Magistarski rad, Elektronski fakultet, Niš, 1985.

Rukovodilac istraživanja: Prof. dr. Ninoslav Stojadinović, Z. Nikolić
Elektronski fakultet
Beogradska 14, 18000 Niš

TRŽENJE PROFESIONALNIH ELEMENTOV

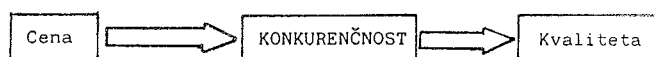
Marjana Kobe

Marjana Kobetova je vodja službe za kakovost v Iskri Commerce v Ljubljani. Na področju kakovosti in zanesljivosti ima dolge in izredno bogate izkušnje, zato so jo med drugim povabili, da je predavala o teh vprašanih na posebnem seminarju, ki ga je priredila v začetku 1987. leta DO Iskra Elementi. Z dovoljenjem prireditelja seminarja objavljamo besedilo predavanja, ker mislimo, da je tema širše zanimiva za naše bralce.

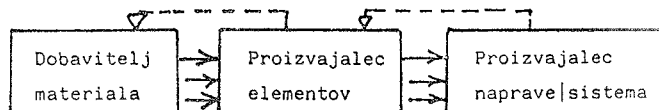
Uvod

Končni izdelek naj bo konkurenčen : sodoben, kakovosten, varen, zanesljiv, ekonomičen. Za konkurenčnost je cena vedno bolj sekundarnega pomena, vedno bolj pomembna postaja kakovost. Prenizko postavljena cena vzbuja sum slabe kakovosti.

SELITEV



Kakovosten element je eden od pogojev za kakovost naprave/sistema. Kakovost elementa nastaja v izdelavnem procesu proizvajalca elementa. Proizvajalec elementov je ČLEN v izdelavni verigi končnega proizvoda.

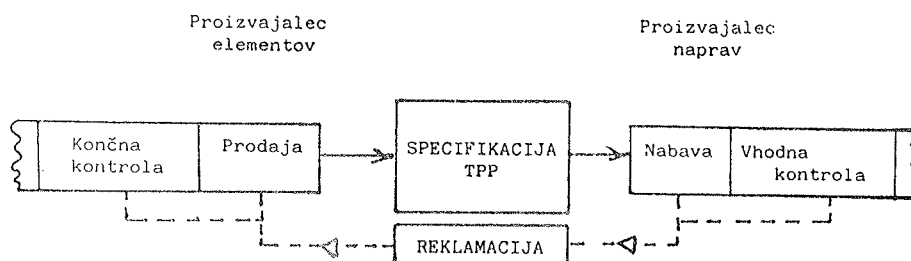


Odnos med proizvajalcem naprav - odjemalcem in proizvajalcem - dobaviteljem elementov temelji na izbiri

- elementa glede na specifikacijo in kakovost
- dobavitelja glede na njegovo sposobnost dobavljanja v količinah, kakovosti, rokih in ceni
- partnerskem sodelovanju obeh za skupni interes.

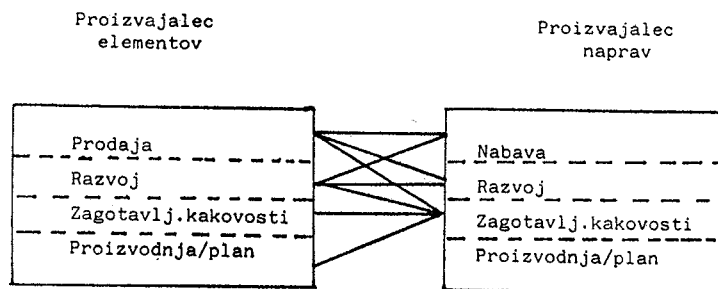
Komunikacije med proizvajalcema elementov in naprav

1. Trženje elementov širokopotrošnega kakovostnega razreda



Značilna je "klasična" enostavna povezava med partnerjevima (pretežno) komercialnima službama.

2. Trženje elementov profesionalnega kakovostnega razreda



Značilne so "multisegmentne" (večplastne) POSLOVNO-TEHNIČNE povezave.

Kaj je danes aktualno v medindustrijskem trženju?

Kam vodi trend?

Zaradi izrednega porasta zahtev po kakovosti in zanesljivosti naprav in sistemov so se povečale zahteve tudi za elemente.

Začetna kakovost elementov, izražena z AQL, se meri že v PPM. Zahteve po zanesljivosti so za nekaj velikostnih razredov večje kot v 70-tih letih.

Statistični vzorčni preskusi včasih že izgubljajo smisel (preveliki vzorci: $AQL = 0,25\% = 250\text{ PPM}$ je na tehnični in gospodarnostni meji). Kakovost je mogoče obvladati le z načrtno preventivo in krmiljenjem v "absolutno kvaliteto" naravnega izdelavnega procesa. Pojem "0-defekt" (noben defekt ni dovoljen) se nanaša na zavestno obnašanje vseh udeležencev v izdelavnem procesu in sploh v vsem poslovnem procesu.

Zaradi tehnološke zahtevnosti elementa in opreme za preskušanje njegovih lastnosti proizvajalec naprav ni več v stanju še gospodarno, pa v zadostni meri kontrolirati material na svojem vhodu. Zaradi večje poslovne učinkovitosti želi poslovati brez zalog, zahteva dobavo repromateriala neposredno na proizvodno li-

nijo in v natančno zahtevane m trenutku (just in time delivery) - brez skladišč, brez vhodne kontrole.

Vedeti moramo, da ti pogoji povzročajo tudi drugim danes še nepremostljive težave:

Razhajanja med meritvami obeh partnerjev so pogosto prevelika (nezadostna ponovljivost in reproducibilnost zaradi nezanesljivosti merilne opreme, okoljnih vplivov, metodološki nesporazumi glede merjenja in ocenjevanja). Preskušanje zanesljivosti elementov je v pogojih ekstremno visoke zanesljivosti obsežno in drago. Pospeševanje preskusov s povečanimi obremenitvami ima svoje meje. Podatki o zanesljivosti iz uporabe so še vedno omejeni na ozka področja. Veljavnost teoretične ekstrapolacije parametrov zanesljivosti se v splošnem precenjuje.

Negotovosti torej še vedno ostajajo: pošiljke brez vsakega defektnega elementa in poljubno visoka zanesljivost so IDEALNI CILJ, ki se mu je mogoče samo asimptotično približevati.

Večje približanje temu cilju pa ni odvisno le od proizvajalca elementov in ne le od proizvajalca naprav, ampak od obeh. Koncept PPM in visoka zane-

sljivost predpostavljata povezanost dobavitelja in odjemalca elementov v NEPREKINJEN PROCES v sklenjenem regulacijskem krogu kakovosti. To velja tako za aktivnosti, kot za odgovornost.

Kot zagotavljanje kakovosti ni naloga izključno posameznega podjetja, ampak partnerske kooperacije, je ta kooperacija potrebna tudi pri uresničevanju še nadaljnjih potreb oz. medsebojno dogovorjenih pogojev o dobavljanju elementov neposredno na montažno linijo naprave. Ko je namreč enkrat kakovost dobav že utečena, postanejo eventualno tudi tveganja reducirane vhodne kontrole zadosti majhna.

Pravni vidiki kakovostnega jamstva

1. Nivo kakovosti AQL (ter AOQL, LTPD, RQL...)

V preteklosti splošno veljaven koncept AQL temelji na predpostavki, da je delež defektnih izdelkov v pošiljki neizbežen in zato dopusten ter dogovorjen v pogodbi oz. naročilu. Defektni izdelki se reklamirajo in nadomeščajo. Eventuelno je dogovorjen tudi blagovni ali cenovni rabat.

2. Nivo kakovosti PPM

V sistemu PPM je ocenjevanje parametrov kakovosti elementov zasnovano na dejanskih rezultatih, doseženih v proizvodnem procesu naprave. Zajema vse postopke z elementi, kot pripravo elementov vključno z eventualnim utekanjem in testiranjem na nivoju elementov, podsestavov in cele naprave. V oceni pa se upoštevajo samo tisti elementi, ki so že bili uporabljeni v proizvodnji naprave.

Koncept PPM je bistveno več kot samo specificiranje dopustnega deleža defektnih elementov na nekem dru-

gem nivoju. Bistvo sistema PPM je sporazumna kooperacija obeh partnerjev, da bi dosegla skupno zastavljeni nivo kakovosti v dogovorjenem času. Oba morata biti pripravljena vložiti sredstva za to:

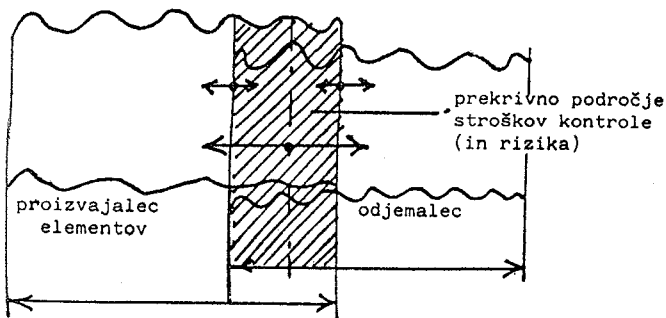
proizvajalec elementov za obvladovanje kakovosti v proizvodnem procesu, specifikacije, poskušanje in merjenje, dokumentiranje, sledljivost serij, analizo vrnjenih defektnih. Proizvajalec naprav mora vzpostaviti svoj sistem zbiranja in evidentiranja defektov in okoliščin, v katerih je prišlo do defektov elementov, preverjanja, ali je dejansko defekten element, vzdrževanje identifikacije elementov, dosledno vračanje defektnih elementov njihovem proizvajalcu itd.

Finalista zanima sistem PPM predvsem s stališča zmanjševanja njegovih proizvodnih stroškov (omejevanje potrebnih popravil med proizvodnim procesom, povečevanje zanesljivosti elementov brez predhodnega utekanja in izločanja elementov, manj administriranja, skrajšanje časa).

Tendencia prenašanja vse večjega dela dejavnosti v zvezi s preskušanjem in potrjevanjem kakovostnih parametrov dobavljenih pošiljk na proizvajalca elementov, zlasti še opuščanje vhodno-kontrolne dejavnosti odjemalca, prihaja v konflikt z obliigacijskim pravom. Odjemalci poskušajo doseči sporazumno razširitev pravice do reklamiranja skritih napak in še celo povračilo škode kot posledice nezanesljivosti elementov. Razumljivo je, da se želi dobavitelj zavarovati pred pretiranimi zahtevami odjemalca.

Sporazumevanje o tehničnih prevzemnih pogojih zahteva zato drugačen odnos med dobaviteljem in odjemalcem, kot se navadno prakticira v prodajni (pa tudi nabavni) dejavnosti. Šele ko gledamo na dobavo

proizvoda in na njegovo uporabo kot na sklenjen proces, uvidimo, da odgovornosti partnerjev ne morejo biti enosmerne. Ne samo dobavitelj, ampak tudi uporabnik ima v njem svoje naloge in obveznosti. Pametno je, da se pri sklepanju posla partnerja o tem pismeno dogovorita.



Vsebina vzajemnih dejavnosti proizvajalca elementov in proizvajalca naprav

Faza osvajanja

1. Homologacija: izbor elementa, specifikacija in njena potrditev, preverjanje sposobnosti dobavitelja, preskus in raziskava elementa, preskus elementa v napravi.
2. Preventiva za kakovost: predvideti odkrivanje in odpravo izvorov defektov pri izdelavi specifikacij in v vseh postopkih izdelave tako elementa kot naprave.
3. Sporazum o kakovosti: partnerja se, sklicujoč se na potrjeno specifikacijo, sporazumeta o bistvenih stvareh v medsebojnem poslovnem odnosu, zlasti:

- o medsebojnem vnaprejšnjem informiranju o vsaki nameravani spremembi
- informiranju o vseh nastalih spremembah in sodelovanju pri odpravljanju težav zaradi teh.

Težave v teku rednega dobavljanja

UPORABNIK elementa informira proizvajalca o:

- mestu, kjer je bil ugotovljen defekt
- svojih ugotovitvah, podprtih z meritvami in statističnimi podatki, o vrsti odpovedi in drugih rezultatih analiz
- vrednotenju odpovedi in njenih posledic.

PROIZVAJALEC elementa izdelava svoja stališča v dveh stopnjah:

1. stopnja vsebuje takojšnje nadomestilo defektnih z neoporečnimi elementi,
2. stopnja obsega detajlno analizo defekta in njegovega izvora.

Kateri so primerni ukrepi za naše uspešno prilagajanje?

Odnosi med dobaviteljem in odjemalcem v medindustrijskem trženju lahko temeljijo na konceptu zaupanja ali na konceptu kontrole. RAZVOJ VODI V SMER VEČJEGA ZAUPANJA. Za odnose, ki se gradijo na medsebojnem zaupanju pa je potrebno:

1. točno razumevanje naročnikovih zahtev.

2. Oba partnerja bi morala stremeti k zmanjševanju stroškov za kakovost, NE DA BI JIH EDEN HOTEL NAPRTITI DRUGEMU.
3. Odkrito in redno komuniciranje.
4. Proizvajalec elementa vzpostavi svoj sistem za zagotovitev kakovosti in dovoli odjemalcu vpogled vanj, v ukrepe in rezultate.
5. Defekti, ki se pojavijo pri uporabniku, se skupno analizirajo zaradi lokaliziranja vzrokov in določitve ukrepov pri proizvajalcu ali pri uporabniku za odpravo problemov.
6. Kvalificirano uporabnikovo povratno informiranje o trendu dobaviteljevih kakovostnih parametrov in medsebojno usklajevanje testnih pogojev.

PROGRAM ZA IZBOLJŠANJE KAKOVOSTI bi imel npr. naslednje točke:

- izboljšanje kulture kakovosti
- specifikacije morajo nedvoumno določati proces in organizacijske pristojnosti. Kontrola preverja tako ustreznost specifikacij, kot njihovo upoštevanje
- vgrajevanje kakovosti in zanesljivosti v proces
- testiranje rabi potrditvi navedenih podatkov: testni rezultati so na razpolago odjemalcu
- enaki kooperantski odnosi tudi z dobavitelji vhodnih surovin.

Kakšen je povprečen odstotek zavrženih pošiljk na tržiščih razvitega sveta? Za orientacijo navajam naslednjo primerjavo po letošnjih podatkih firme Rohde-Schwarz o doseženi kakovosti nabavljenih komponent njegovih dobaviteljev:

Element	% zavrženih pošiljk	PPM v napravi	Želeni PPM
diode	1,7	750	500
bipol.transis.	1,3	2.300	1.200
Močn.trans.	0,8	5.500	2.500
FET transis.	1,5	7.000	2.500
Kristali	2,5	20.000	8.000
Upori	1,5	70	70
Stikala, releji	5	1.500	1.000
Kondenzat.	1,6	380	380
Induktivnosti	4,2	730	500
Konektorji	3,5	<50	<50
Žarnice	7,5	4.500	500
Logič.IC	0,6	1.600	1.000
Lin. IC	2,6	5.600	4.000
Optič.elem.	4	2.300	1.400

Marjana Kobe, dipl.ing.
Iskra Commerce, Trg
revolucije 3, Ljubljana

FAKTOR KAKOVOSTI V VODENJU

Igor Pompe

V jugoslovanskih razmerah vprašanje zagotovitve kakovosti izdelkov nasploh pa tudi v proizvodnji elementov za elektroniko, še zdavnaj ni zadovoljivo rešeno. Nekateri veliki proizvajalci, na primer Iskra, poskušajo vpeljati integralni sistem zagotavljanja kakovosti elementov (Iskra IS 9000) vendar je akcija šele na začetku. Zanimivo je, kako gledajo na problematiko kakovosti drugi renomirani proizvajalci elementov za elektroniko v Evropi. Zato sem pripravil povzetek članka Johna E. Herrina, predsednika Welwyn Electronics Limited, Bedlington, Anglija, ki naj bi pokazal, da kakovost ne more biti samo zadolžitev ustreznih služb v podjetju, temveč mora biti osnovna strategija vodstva podjetja.

Vodstveni pristop

Zagotavljanje kakovosti so v tovarnah elementov pogosto imeli za nujno zlo in neizbežne stroške sistema za zagotavljanje kakovosti kot breme brez koristi. Tako pogostokrat slišimo komentarje, da visoke ravni kakovosti zahtevajo le za vojaške ali vesoljske aplikacije. Pri tem ljudje velikokrat mešajo kakovost in specifikacijo zahtev. Tak pristopi izvirajo iz kratkoročnih finančnih interesov, ko stroške zagotavljanja kakovosti napačno primerjajo z dobičkom. Če dobiček ne preseže 2 % prodajne vrednosti in, če stane zagotavljanje kakovosti 5 % prodajne vrednosti, potem je "bolje" odločiti se za višjo raven dobička in nižje stroške za zago-

tavljanje kakovosti. Tak način razmišljanja postaja k sreči vse manj splošen, a ga še vedno srečamo.

Vsekakor mora vodstvo upoštevati učinek poslovanja na zadovoljitev potreb kupcev. Če želi izvajati kupec ppm sistem, mora dobavitelj oceniti svoje zmožnosti ustrežanja in stroške ter prednosti tega; dejstvo je, da iz posla, ki ga ne pridobite, ne morete narediti profita, da pa bi si pridobili naročila, morate zados- titi kupcu in ustreči njegovim potrebam.

Profesionalci v zagotavljanju kakovosti so pogostokrat sami sebi najhujši sovražniki in dovoljujejo, da jih ostale funkcije v podjetju gledajo, kot zaveznike tistih izven lastne organizacije. Žal se včasih to dogodi in govori se o "mafiji za zagotavljanje kakovosti". Naloga vodstva je, da osvesti ljudi, ki naj zagotavljajo kakovost, da so del tima, da pa osvestijo tudi ostale funkcije, da je skrb za kakovost osnovni pogled v poslu. Zagotavljanje kakovosti torej ni ločena aktivnost, pač pa je komplementarna aktivnost prodaje, marketinga, razvoja, proizvodnje, financ.

Pomemben vidik so možnosti za napredovanje osebja za zagotavljanje kakovosti. V naši firmi sta glavni direktor ene izmed branž in eden izmed direktorjev proizvodnje izšla iz dejavnosti za zagotavljanje kakovosti. Branžni direktor še danes zastopa Veliko Britanijo v mednarodnih komisijah za standardizacijo.

Prepogosto je mnenje, da je vloga zagotavljanja kakovosti le sortiranje dobro - slabo. Da bi bilo uspešno, mora biti zagotavljanje kakovosti vpleteno v celoten prodajni, proizvodni in distribucijski proces. Ljudje za zagotavljanje kakovosti morajo biti polno vključeni in pooblaščen v vodstvenem timu.

Japonsko okolje

Celotno ekonomsko-politično in socialno vzdušje, v katerem dela japonska industrija, je povsem različno od vzdušja v Veliki Britaniji. Zaradi visoke stopnje centralnega planiranja in vpliva finančnih institucij so zveze med dobavitelji elementov in proizvajalci naprav pogostokrat zelo tesne. Ko morajo biti zagotovljene kakovostne ravni, se to pogostokrat zgodi pri povsem določenem dobavitelju in kupec ne bo iskal alternativnega dobavitelja. Kakovost je povezana s ponosom, ponos pa na produkt in organizacijo, kar je pomemben faktor v japonski industrijski družbi.

Zaradi osnovnih kulturnih razlik ni smiselno, da bi se v podrobnosti koncentrirali na to, kako Japonci dosežejo zavirljivo visoke ravni kakovosti. Uspešneje bo raziskati, kaj moramo storiti v našem okolju, da bo naša kakovost mednarodno konkurenčna.

Velikokrat je omenjena odvisnost med velikoserijsko proizvodnjo in doseganjem visokih ravni kakovosti in nizkim ppm. Težiti moramo k velikim količinam, da bi laže rešili kakovostni problem - biti morajo "velike" glede na produkt in njegovo uporabo. Videl sem, da japonski proizvajalci elementov zaposlujejo malo ljudi in imajo zelo majhne tržne deleže pri zelo visoki ravni kakovosti. Spekter proizvodov je omejen in število kupcev je majhno, toda zmognosti

za doseganje ppm programa so dobre.

Torej za doseganje kvalitetne proizvodnje ni pomembno število zaposlenih, ali finančni obseg nad neko minimalno ravniyo. Večina naših najuglednejših konkurentov so po kakršnikoli definiciji majhne organizacije. Zares, če velikih organizacij ne vodijo tako, da dajo lokalnim vodstvom pravi nadzor, je doseganje večjih izboljšav na področju kakovosti oteženo.

Osnova japonskega doseganja kakovosti temelji na privrženosti delu in je podprta s konzultacijami in motivacijami v organizacijah dobaviteljev. Ne varčujejo z naporji za skupno delo z uporabniki, da bi uresničili njihove želje. Vsi, od prvega do zadnjega v organizaciji pa če je majhna, ali velika, imajo takšno privrženost.

Kakovost v proizvodnji

Dobre komunikacije so predpogoj za kakovostno proizvodnjo in te komunikacije morajo zajeti vse pomembne dele poslovanja. Izguba časa je uvajanje konzultantskih postopkov le v sektorjih za kakovost in krožki kakovosti ne morejo delovati, če ni ustreznega posvetovanja. Na drugi strani pa je relativno lahko vpeljati kakovost tam, kjer delujejo redni posvetovalni mehanizmi.

Proizvodni delavci morajo razumeti, zakaj je kakovost pomembna in kateri parametri nanjo vplivajo. Nadzorno osebje, ki bi delovalo kot policaji, le redko zagotovi raven kakovosti ob ustrezni ceni. Presenetljivo je, kako pogostokrat je sistem nagrajevanja v sporu s proizvodnjo v dobri kakovosti. Že smo srečali sisteme nagrajevanja, ki te-

meljijo na izvedbi določenega števila operacij na uro, neodvisno od dobrega izdelka. Sistem nagrajevanja in meritev dela morajo biti skrbno pretehtani, da bi dosegli ustrezno kakovost. Sistem bonusov in pritisk na izboljšano produktivnost ne proizvajata slabe kakovosti. Dosežeta lahko občutne napredke v kakovosti, če ju ustrezno načrtujemo.

Akcije vodstva

Vodstvo naj ukrepa na naslednjih področjih:

popraviti mora komunikacije, da zagotovi polno razumevanje o pomembnosti kakovosti.

Postaviti mora sistem analize zavrženih izdelkov kot bazo za akcije za izboljšanje kakovosti. Oceniti mora odvisnost med vlaganji in kakovostjo.

Zagotoviti mora, da zaposleni na vseh ravneh razumejo vsak svojo vlogo za doseganje kakovosti po standardnih specifikacijah, posebnih specifikacijah kupcev in v "sistemu ppm".

Tudi "ppm princip"

Tudi "ppm filozofija"

Trendi v kakovosti v Veliki Britaniji

Trenutno opažamo široka in dramatična izboljšanja v prizadevanjih in izvajanju kakovosti britanskih

elementov. Večina proizvajalcev elementov je prepričana, da je kakovost življensko pomembna in podvzeli so resne korake za izboljšanje kakovostne konkurenčnosti svojih izdelkov.

V letu 1970 smo še mnogi menili, da je BS 9000 odgovor na molitve naših kupcev in vse kar smo storili je bilo, da smo jim dovolili biti prepričani, da bi jih bilo dobro uporabljati. Sedaj vemo, da moramo mi kot proizvajalci in prodajalci elementov propagirati ta sistem. Isto velja za ppm sistem. Proizvajalci elementov morajo prepričati kupce, da bo le tesno dolgoročno sodelovanje prineslo želene rezultate.

Raste zavest, da imata proizvajalec in kupec skupni interes, ki se najhitreje uresniči ob tesnem medsebojnem in odkritem sodelovanju.

Prepričan sem, da smo prebili led in, da bomo priče večjih sadov privrženosti vodstev britanskih organizacij sistemu kakovosti.

Igor Pompe, dipl. ing.
Iskra Elementi, Ljubljana

MODERNE TEHNOLOGIJE POTREBUJEJO TUDI MODERNO ŠOLANE VODJE — MANAGERJE

Danica Purg

Nastajanje svetovne ekonomije na eni in vse večja pozornost razvijanju ustvarjalnih kadrov znotraj delovne organizacije na drugi strani, prisiljujeta današnje managerje, da se stalno učijo in prilagajajo spremembam. V hitro spreminjajočem svetu lahko uspešno preživijo le tisti, ki so se pripravljene ves čas učiti.

Specializiranja znanja ne zadoščajo več, saj razvoj na vseh področjih zahteva multidisciplinarno usposabljanje vodilnih kadrov v gospodarstvu. V poslovnih krogih je vse več ljudi, ki se zavedajo, da za kreativno in inovativno delo ni dovolj le dobro delo v poslovnem sistemu, pač pa tudi odprtost delovne organizacije v širše družbeno okolje.

Nosilci razvojnih sprememb so ljudje, zato v razvitem svetu vse bolj posvečajo osrednjo pozornost mobilizaciji človeških potencialov, pridobivanju visoko usposobljenih kadrov, spremljanju in načrtovanju njihovega osebnega in poklicnega razvoja. Teamsko delo in učenje ustvarjalnosti (vse bolj poudarjajo, da se je tudi ustvarjalnosti možno naučiti) so znanja, ki jih vodilni delavci vse bolj potrebujejo.

V svetu obstaja veliko managerskih šol, ki izobražujejo na različne načine, dokazujejo pa, da je vladam in vodstvom podjetij jasno, kako pomembno je stalno razvijati in usposablјati vodilni kader. Najdaljšo tradicijo ima izobraževanje in usposabljanje vodilnih de-

lavcev v ZDA, kjer so razvili največ novih metod izobraževanja, delo slušateljev pa poteka tako, da imajo le malo skupinskega dela in veliko več individualnega študija, profesorji le nadzorujejo delo posameznika na seminarju.

Evropski način študija temelji na delu majhnih skupin. Podobne metode dela razvijajo tudi šole v vzhodnoevropskih socialističnih deželah, kjer je tovrstno izobraževanje veliko bolj razvito kot v Jugoslaviji. Znano je dejstvo, da je tudi Kitajska v zadnjih letih, ko se je začela odpirati v svet, ob pomoči razvitih dežel, ustanovila devet managerskih šol. Te imajo samosvoj način dela, za katerega je značilna velika usmerjenost k praksi. Slušatelji so le štirinajst dni na seminarju, nato pa postanejo konsultantska skupina direktorju določenega podjetja. Po tem stažu se vrnejo na seminar, kjer ovrednotijo svoje delo, dobijo nekaj novih funkcionalnih znanj in odidejo še na šestmesečni staž v neko podjetje v Evropo.

Način dela Centra za usposabljanje vodilnih delavcev na Brdu pri Kranju, ki letos poteka po novem programu, je kombinacija različnih pristopov, še najbolj pa je podoben evropskemu modelu, ki temelji na kombinaciji predavanj, seminarskega dela in samostojnega izobraževanja slušateljev; največji poudarek želimo dati praksi. Sodelujemo s predavatelji, ki so hkrati uspeš-

ni direktorji (približno polovica naših predavateljev so ljudje iz prakse). Menimo, da mora izobraževanje kadrov, zlasti mlajših, obetavnih, ki so kandidati za vodilna delovna mesta, potekati bolj sistematično. V Centru pri tem opažamo, da je največ slušateljev seminarjev iz uspešnih delovnih organizacij in tudi njihovi direktorji so naši redni gostje. Kot kaže, uspehi povečujejo željo po znanju, po novih informacijah.

Usposabljanje vodilnih delavcev po novem poteka v obliki kratkih, aktualnih seminarjev (poudarek je na izobraževanju vodilnih delavcev tistih delovnih organizacij, ki so strateško pomembne za slovensko gospodarstvo), za usposabljanje potencialnih kandidatov za vodilna delovna mesta pa smo pripravili temeljni sedemtedenski seminar. Na tak seminar sprejmemo največ 25 ljudi, imeti morajo visokošolsko izobrazbo, vsaj tri leta delovnih izkušenj in ne smejo biti starejši od 35 let. V sedmih tednih (vsak mesec teden dni) damo slušateljem vrsto znanj, ki jih bodo potrebovali pri svojem delu, predavanja potekajo tudi v angleščini in nemščini (prvi tečaj je za nemško, drugi za angleško govoreče slušatelje). Angleški tečaj se pravkar končuje, nemški pa se je začel junija. Vsak udeležene seminarja pod vodstvom mentorja v času seminarja pripravi seminarsko nalogo, ki jo mora ob koncu zagovarjati; po uspešno opravljenem seminarju bodo slušatelji dobili diplomu o opravljenem študiju iz vodenja poslovnih procesov.

Ena tretjina sodelujočih profesorjev v naših programih so znani tuji strokovnjaki. Povezali smo se namreč z najboljšimi managorskimi šolami v Evropi (International management institute v Ženevi, INSEAD v Fontainebleauju, Universitätsseminar der Wirtschaft v Kölnu,

Institutom Hernstein na Dunaju, Državnim inštitutom za management v Budimpešti in drugimi. V teh šolah smo izvedeli tudi za njihove strokovnjake za posamezna področja iz podjetij in tako imamo vrsto seminarjev s prikazi modelov uspešnega managementa v razvitem svetu.

V prihodnje nameravamo več seminarjev pripraviti tako, da bi del seminarja potekal v Jugoslaviji, del pa v eni od omenjenih šol v tujini.

Tako pripravljamo že sklepni del letošnjega sedemtedenskega seminarja iz vodenja poslovnih procesov v prej omenjeni najboljši nemški managorski šoli. Tam bodo dobili predvsem tista znanja, po katerih slovi ta šola, to pa sta marketing in planiranje.

Opažamo, da se kljub dejstvu, da v prenovljeni obliki obstajamo šele dobro leto dni, v nekaterih rečeh lahko merimo že z najboljšimi evropskimi šolami. Program je v celoti zelo raznolik, usmerjen v pridobivanje funkcionalnih znanj, hkrati pa temelji na široki teoretski zasnovi. Obrnjen je v sodobnost, imamo najboljše evropske predavatelje, kar nam marsikatera bogatejša šola v Evropi zavida. V programu sedemtedenskega seminarja je možno najti teme, o katerih v evropskih šolah šele govorijo, da bi jih morali vključiti, kot npr. design in njegova vloga, človek v procesu trženja, področje ekologije in varčevanja z energijo, komuniciranje (ki je v celoti zasnovano zelo originalno in naravnano v praktično rabo znanj iz govorništvu, nastopanja pred kamero itd.), predavanja za vodilne delavce o zdravem načinu življenja idr.

V Centru na Brdu se lahko pohvalimo tudi z organizacijo obštudijske dejavnosti; vsako jutro organiziramo

rekreacijo za slušatelje, vsaj enkrat tedensko pa kak zanimiv umetniški večer (prostih večerov ni več, ker delo poteka pozno v noč).

Da bi bralci tega časopisa dobili bolj konkretno informacijo o letošnjem programu (podroben program objavljamo vsak petek v Gospodarskem vestniku), navedimo nekaj seminarjev, ki potekajo na Brdu:

Finančno planiranje (dr. Claude Lewy iz Nizozemske), Organizacija lastnega dela (dr. Rosemary Stewart z Oxforda), Izvozno trženje (dr. Helmut Schütte iz Fontainebleuja), Kreativnost in proizvodna inovativnost (dr. Herman Hoving iz največjega nizozemskega inštituta, Globalni razvojni trendi (dr. Juan Rada, direktor Mednarodnega inštituta za management v Ženevi), Motivacija za vodenje (dr. Lutz von Rosenstiel, profesor z univerze v Münchnu) in še veliko drugih.

Od seminarjev z domačimi profesorji pa so izjemno

zanimivi in najbolj obiskani naslednji:

Projektno vodenje (dr. Anton Hauc), Komuniciranje (Radmila Kafol s sodelavci), Industrijsko trženje (dr. Mitja Tavčar s sodelavci) in drugi.

V Centru na Brdu se zavedamo, da smo šola v nastajanju in da bo potrebno še veliko dela, da bomo uresničili vse ambicije, ki jih imamo. V ta namen stalno spremljamo potrebe slušateljev in slovenskega združenega dela in s temeljito pripravo programov zagotavljamo kakovostno izobraževanje. Naša želja je, da bi sčasoma postali pravi svetovni center slovenskim vodilnim delavcem v gospodarstvu in na vseh tistih področjih, ki so za gospodarstvo pomembna.

Danica Purg

Center za usposabljanje vodilnih delavcev pri GZS, Brdo pri Kranju

PRIKAZ DOKTORSKE DISERTACIJE »MAGNETODARLINGTONOVA KLASA SENZORA MAGNETNOG POLJA«

Stojan Ristić

Na Elektronskom fakultetu u Nišu, dana 24.4.1987. godine, Mr. Ljubiša Ristić, vanredni profesor Elektrotehničkog fakulteta Univerziteta Alberta u Edmontonu (Kanada), odbranio je doktorsku disertaciju pod naslovom "Magnetodarlington - nova klasa senzora magnetnog polja". Komisija za odbranu ove disertacije bila je u sastavu: prof. dr. Dimitrije Tjapkin, prof. dr. Branimir Djordjević, prof.dr. Ninoslav Stojadinović, prof. dr. Zoran Djurić i prof. dr. Stojan Ristić.

Doktorska disertacija Mr. Ljubiše Ristića otkucana je na 194 strane i sadrži 58 slika (odnosno dijagrama i fotografija), 7 tabela, kao i citirane podatke iz 244 bibliografske jedinice.

Problemi kojima je posvećena pažnja u ovoj disertaciji vezani su za poluprovodničke senzore magnetnog polja u širem smislu, a uže, za novi tip senzora magnetnog polja nazvanog magnetodarlington.

Razmatranja koja čine uvodni deo podeljena su u dva dela. U prvom delu prikazani su osnovni pojmovi vezani za senzore, što doprinosi boljem sagledavanju čitave problematike, dok je drugi deo strogo posvećen sensorima magnetnog polja, pri čemu su posebno obradjeni Holova čelija, magnetodioda MAGFET i magnetotranzistor. Pored osnovnih principa rada ovih senzora, prikazana su i

različita praktična rešenja vezana za tehnologiju izrade integrisanih kola

Posebna pažnja posvećena je prikazu osnovnog principa rada novog senzora magnetnog polja nazvanog magnetodarlington. Pokazana je osnovna struktura koja se sastoji od ulaznih i izlaznih tranzistora. Izvedeni su analitički izrazi koji pokazuju da je apsolutna osetljivost ovog senzora veća za faktor strujnog pojačanja izlaznog tranzistora u poredjenju sa običnim magnetotranzistorom. Uz to, pokazano je da su moguće dve varijante ovog senzora - jedna, zasnovana na istorodnim tranzistorima, a druga, zasnovana na vezi oba tipa tranzistora. Takodje, istaknuto je da je zbog dobijene veće apsolutne osetljivosti ovog senzora, sasvim moguća integracija otpora opterećenja na istom čipu sa tranzistorima.

Diskutujući mogućnosti izrade magnetodarlingtona standardnom tehnologijom integrisanih kola, Mr. Ljubiša Ristić je predložio pet različitih rešenja. Ova diskusija obuhvata obe važeće tehnologije, bipolarnu i CMOS, a predložena rešenja su zasnovana na poznatim saznanjima za rad magnetotranzistora i običnog tranzistora. Pri ovome je istaknuto da rešenja na bazi lateralnog magnetotranzi-

stora imaju prednost zbog jednostavnosti izrade. U isto vreme, istaknuto je da je sa tačke gledišta tehnologije izrade znatno lakše izvodjenje magnetodarlingtona sa istorodnim tranzistorima.

Praktično rešenje za magnetodarlington je izvedeno u CMOS tehnologiji. Pri tom je uradjen dizajn kompletno novih struktura, kako za magnetotranzistor u ulaznom stepenu, tako i za lateralni tranzistor u izlaznom stepenu. Zatim je obavljeno detaljno i nezavisno ispitivanje oba stepena. Posebne odlike nove strukture magnetotranzistora u ulaznom stepenu jesu da je to struktura osetljiva na magnetno polje normalno na površinu čipa i da je dobijena osetljivost tog magnetotranzistora od 11,87 %, što spada medju najveće poznate dobijene vrednosti. Značajan rezultat svakako predstavlja i činjenica da je po prvi put pokazano da sekundarni parametri, kao što je napona supstrata, takodje igraju značajnu ulogu u odredjivanju relativne osetljivosti. Pokazano je, takodje, da lateralno električno polje predstavlja važnu komponentu pri odredjivanju karakteristika magnetotranzistora. Posebna odlika nove strukture za lateralni tranzistor u izlaznom stepenu jeste da je moguće povećati strujno pojačanje za skoro čitav red veličine promenom lateralnog električnog polja. Dobijeni rezultat predstavlja direktni doprinos za rad elementarnih poluprovodničkih struktura.

Eksperimentalni rezultati za magnetodarlington u potpunosti su pokazali teorijska predvidjanja. Pre svega, apsolutna osetljivost magnetodarlingtona je zaista veća za faktor strujnog pojačanja, u odnosu na magnetotranzistor. Zatim, magnetodarlington može generisati izlazni signal zadovoljavajuće veličine uz korišćenje izuzetno malih vrednosti otpornosti opterećenja, što potvrđuje zaključak o mogućnosti integracije istog zajedno sa tranzistorima na istom čipu. Najzad, dobijeni rezultati su jasno pokazali da je varijanta magnetodarlingtona sa oba tipa tranzistora mnogo bolje rešenje, budući da je disipacija u pomenutom slučaju znatno manja.

Na kraju, ističe se da pored istraživanja strogo vezanih za magnetodarlington, dobijeni rezultati u ovoj disertaciji su pokrenuli i neka nova pitanja koja nisu strogo vezana na senzore, i mogu biti nezavisno razmatrana. Ovde se u prvom redu misli na lateralni tranzistor u CMOS tehnologiji i dalju optimizaciju strukture u cilju dobijanja većeg strujnog pojačanja.

Dr. Stojan Ristić, vanr. prof.
Elektronskog fakulteta u Nišu

● VESTI ● VESTI ● VESTI ● VESTI ● VESTI ● VESTI ● VESTI ●

Novosti iz svijeta

NOVI ELEMENTI

Inženjeri u "Fairchild Semiconductor Corporation" razvili su tokom 1986. g. generaciju snažnih MOS-FET-ova. Koristeći tehnike za proizvodnju integriranih sklopova vrlo visokog stupnja integracije uspjeli su smjestiti više od 400.000 ćelija na 1 cm². To je trostruko gušće u odnosu na postojeće elemente, odnosno dvostruko u odnosu na one koji su istovremeno razvijani u konkurentskim firmama, smatrajo u Fairchildu.

Novi tranzistori imati će otpor u zasićenju oko teoretskog minimuma. U usporedbi s postojećim snažnim MOS-FET tranzistorima, ovi novi tranzistori biti će brži, imati će niži otpor u stanju vodjenja i nižu cijenu.

Živi bili pa vidjeli!

SKLOPOVI PO NARUDŽBI

Rast tržišta za ASIC

Prema istraživanjima firme "Integrated Circuit Engineering" iz SAD, svjetsko tržište aplikativno specifičnih integriranih sklopova (ASIC) naraslo je u razdoblju od 1981. do 1986. godine s 675 miliona \$ na 3 milijarde \$. Do 1990. potrošnja će dostići oko 9 milijardi \$ godišnje, a to je približno toliko koliko je 1986. g. iznosilo cjelokupno tržište poluvodiča u SAD.

	1985	1986	1987	1988	1989	1990
"Gate arrays"	950	1150	1335	1690	1900	2220
"Linear arrays"*	84	120	165	215	290	350
"Standard cell"	235	490	900	1320	1900	2700
"Full custom"	854	1005	1350	1625	2000	2500
"Fuse logic"	235	330	480	635	740	875
Ukupno ASIC	2358	3095	4230	5485	6830	8645

iznosi su u 10⁶ \$

Tablica br. 1

* uključeni su i kombinirani linearno-digitalni sklopovi

Svjetsko tržište za ASIC

Izvor: ICE - Corp.

SVE VEĆI INTERES ZA PROIZVODNJU ASIC-a

Razumljivo je da porast potražnje ASIC-a pobudjuje interes proizvođača. Mnoge velike kompanije koje su donedavno gledale sa skepsom na tržište ASIC-a sada se aktivno uključuju svojom ponudom na to tržište. Tako su u proizvodnju logičkih nizova (Gate arrays) prvo mjesto zauzele firme kao što su "Fujitsu", "Feranti", "Motorola", "General Electric Semiconductor", "Hitachi", "Siemens" i "Texas Instruments".

U novinama i časopisima neprekidno se pojavljuju vijesti o otvaranju novih pogona. Na primjer "Sprague Electric Company" je u 1986. započela masovnu proizvodnju ASIC-a. U Hudsonu, New Hampshire, u tu svrhu podigla su objekt od 2700 m² u kojemu je zaposleno 90 ljudi.

Firma "Toshiba Semiconductors" proizvodi familiju CMOS logičkih nizova visokih performansi. Proizvode tri tipa nizova:

- TC 156 kompleksnosti 880 do 6000 vratiju i frekvencije do 50 MHz,
- TC 176 kompleksnosti 540 do 10.000 vratiju i frekvencije do 100 MHz,
- TC 196 kompleksnosti 3200 do 10.000 vratiju i frekvencije do 120 MHz;

Sklopovi se proizvode u 3, 2 i 1,5 μ m tehnici, a brzine pojedinačnih ćelija su 2,5 ns (156), 1,5 ns (176) i 1 ns (196).

Toshiba također nudi CMOS sklopove u tehnici standardnih ćelija s kompleksnošću 10.000 do 50.000 ekvivalentnih vratiju. Biblioteka ćelija je vrlo bogata. Na primjer, serija 23SC ima biblioteku koja sadrži RAM/ROM, periferni sklopove za CPU i 2900 ostalih makro ćelija.

Toshiba ima u Europi nekoliko centara za projektiranje sklopova po narudžbi (Velika Britanija, Z. Njemačka, Švedska, Francuska, Italija). Centri su opremljeni CAD terminalima, osobnim računalima i ostalom perifernom opremom, a preko satelita vezani su s glavnim kompjuterom u Toshibaovom projektnom centru u Kawasaki kraj Tokia.

KOMERCIJALNE VIJESTI

. Administracija SAD predložila je uvođenje takse za dobivanje izvoznih dozvola za budžetsku 1988. godinu. Protiv ovoga prijedloga oštro je protestirao

William H. Reed, izvršni direktor "Semiconductor and Materials Institute" (SEMI), koji smatra da je to antiizvozna mjera koja će smanjiti konkurentnost američke poluvodičke industrije na stranim tržištima.

Trgovinski deficit SAD u trgovini elektroničkim proizvodima povećao se u 1986. godini na 13,1 milijardi dolara što je 49 % više nego godinu dana ranije. Najveći deficit ostvaren je u trgovini s Japanom, (20,4 milijarde dolara).

U tablici ispod prikazano je 10 glavnih američkih eksportnih i importnih partnera u trgovini elektroničkim proizvodima u 1986. godini:

Zemlja	Uvoz iz SAD	Izvoz iz SAD
Japan	2.931	23.777
Kanada	4.044	2.655
V. Britanija	3.249	1.251
Z. Njemačka	2.647	1.772
Meksiko	2.017	2.827
Singapur	1.220	2.942
Koreja (južna)	1.086	3.340
Malezija	1.069	1.445
Francuska	1.609	-
Holandija	1.341	-
Tajvan	-	3.968
Hong-kong	-	1.769

(izvozi su u milijonima dolara)

EVROPSKO TRŽIŠTE HIBRIDNIH SKLOPOVA

Prema "Frost and Sullivan" izvještaju (E-905) evropsko tržište hibridnih sklopova, koje je 1985. godine iznosilo 1 milijardu dolara doseći će 1991. go-

dine 4,4 milijarde dolara (godišnji rast 28 %).

Tržište sklopova s površinski montiranim elementima (SMT) porasti će s 116 miliona dolara 1985. godine na 2,4 milijarde dolara 1991. godine (godišnji rast 64 %).

Vijesti iz zemlje

KRUŽOCI KVALITETA

U našem biltenu br. 2/87 objavljeno je da će se 8. oktobra održati studijski dan CEOK 87 gdje će se raspravljati o japanskom pristupu problematici kvalitete.

Koliko nam je poznato do sada se taj pristup u jugoslavenskoj industriji proizvodi u DO Iskra Mikroelektronika. U mjesecu maju ove godine održano je u Iskri interno savjetovanje o dosadašnjem radu kružaka za poboljšavanje kvalitete proizvoda u DO IME. U uvodnom dijelu savjetovanja dr. R. Ročak govorio je o definiranju problema i pristupa, a L. Kozina o metodi, programu i realizaciji koncepta cjelovitog ovladavanja kvalitetom.

Smatrajući temu zanimljivom čitaocima prenosimo obadva spomenuta izlaganja u cijelosti kako su objavljena u "Čip-čip" glasilu DO IME.

Opređenje problema in pristopa

Pred kakimi petnajstimi leti, v dobi tranzistorjev, mi je kolega John Cox v SGS - ATESU, kot mlademu raziskovalcu dejal: "Rudi, ti misliš, da delaš tranzistorje; varaš se, tranzistorje delajo dekleta v proizvodnji." V naslednjih letih sem velikokrat lahko ugotovil, kako prav je imel John. Lahko sem ugotovil,

kolikokrat nekatere ideje ni bilo mogoče izvesti zaradi zavestnega ali nezavestnega odpora operaterjev.

Prav tako pa sem tudi spoznal, koliko je inovacijskega potenciala v "dekletih", koliko njihovih dobrih idej je ostalo neizkoriščenih, da ne rečem zatrtih.

Kako sprostiti, kako izkoristiti notranjo pobudo delavcev? Z množično inovativno dejavnostjo? Ne! Organizacija take dejavnosti v našem okolju je skoraj nemogoča, težave priznavanja ogromne, uvajanje enako težko kot uvajanje tehnoloških sprememb, če ne še težje. Poleg odporov sodelavcev se pojavljajo še odpori tehnoloških struktur. Problem se lahko prevede na naslednje: kako doseči ustvarjalno sodelovanje delavcev med seboj, delavcev s predelavci, oz. tehnologi?

Oglas v Iskrinem časopisu o "Krožkih za izboljšanje proizvodnje" mi je vzbudil radovednost. Na tečaj za pospeševalce krožkov smo poslali trojico: Braneta Krena, Rajka Zajca in Jožeta Ivanška. Po povratku s tečaja so poročali o ideji krožkov, prinesli so prvo literaturo o tem v tovarno.

Ustanovili smo dva krožka: enega v montaži CERDIP, enega pa z inženirji, tehnologi v proizvodnji rezin. Skupaj z vodjo proizvodnje rezin Iztokom Šorlijem sem se tudi osebno priključil k delu krožka "3 MIKRONI". Pod vodstvom B. Krena smo imeli nekaj sestankov, preizkusili nekatere metode dela krožkov, vendar je glede na problematiko, ki smo si jo izbrali, bilo delo prepočasno. Izkušnja z metodo pretoka misli pa je bila koristna in poučna. Krožek CERDIP je reševal konkreten primer bondanja, prišel do sklepov in rešitev. Hitro pa smo ugotovili, kje grozi krožkom nevarnost. Strokovni kadri se s predlogom

niso strinjali, oz. predlogov niso realizirali. Delo krožka je pričelo zamirati. Na službenem potovanju v ZDA pa mi je prišla v roke knjiga o izkušnjah v Evropi in ZDA o japonskem pristopu h kakovosti o "Quality circles".

Dojel sem, da izboljšati proizvodnjo, uspešno uvajati inovacije, doseči sodelovanje, pomeni doseči novo stopnjo kakovosti. Kakovosti, ki je vpeta v vse dogajanje in delo v nekem podjetju. Nobene možnosti za preživetje nimajo krožki, če le-ti ne postanejo pravilo VSAKE DEJAVNOSTI, z absolutnim razumevanjem in pomočjo upravnih struktur.

Sledila sta dva kratka razgovora z glavnim direktorjem M. Mekindo in z našim kolegom L. Kozino s SOZD, velikim zagovornikom ideje o japonskem pristopu h kakovosti v našem okolju.

Hitro smo se zedinili, da je potrebno pristop k uvajanju krožkov generalizirati na celotno tovarno in ga profesionalizirati. Lotar Kozina se je tega posla lotil z veseljem in veliko vnemo.

Metoda, program in realizacija koncepta

Metoda

Celovito obvladovanje kakovosti kot sistem pomeni, da mora organizacija v smislu sprejete politike kakovosti doseči, da so kupci v daljšem časovnem obdobju zadovoljni glede kakovosti proizvodov in storitev in zaupajo dobavitelju do te mere, da kontroliranje opustijo ali le redko izvajajo.

Celovito obvladovanje kakovosti temelji na:

- usmerjenih akcijah od zgoraj navzdol,
- na sodelovanju vseh oddelkov in služb,
- na aktivnem sodelovanju vseh zaposlenih;

Okvir tega programa pomeni sprejeta politika kakovosti in njena realizacija v posameznih sektorjih, službah in oddelkih.

Program

Sprejeti program dela je temeljil predvsem na aktivnostih znotraj Mikroelektronike, ob zunanji pomoči in usmerjanju. Program je imel dve glavni težišči, ki naj bi ustvaril osnovo za nadaljnje delo:

- a. sprejemanje in realizacija politike kakovosti Mikroelektronike, najprej splošne za vso Mikroelektroniko in potem priprava koncepta za vse sektorje in službe.
- b. uvajanje krožkov za izboljšanje proizvodnje kot osnovne oblike za motiviranje čim večjega števila delavcev Mikroelektronike in njihovega dejanskega aktivnega sodelovanja za izboljšanje kakovosti proizvodov in storitev. Kot nosilec s strani Mikroelektronike je bil postavljen dr. Rudi Ročak.

Realizacija programa

Za realizacijo programa smo pripravili terminski plan, ki je posamezne aktivnosti določal po mesecih in tednih. Hkrati je določal tudi obseg in dinamiko zunanjega sodelovanja. Realizacija koncepta je vedno temeljila na načelu, da nosilec

projekta pripravi koncept, po potrebi organizira izobraževanje in svetuje pri realizaciji, za samo realizacijo posameznih aktivnosti pa poskrbijo delavci Mikroelektronike.

S tem v zvezi so bile izvedene naslednje aktivnosti:

- predstavitev CEOKA vodstvu DO in animacija za sistematično delo pri prenašanju dosežkov od drugod,
- formiranje skupin za izvajanje politike kakovosti, animiranje pospeševalcev in vodij krožkov in zagotovitev osnov za delovanje krožkov,
- priprava skript in izvedba seminarjev za pospeševalce (1x) in vodje krožkov (2x),
- uvajanje in občasno spremljanje delovanja krožkov,
- priprava in sprejemanje politike kakovosti ter njeno realizacijo v posameznih sektorjih in službah,
- organizacija posvetovanja o delovanju krožkov.

Ker je delo potekalo pod dokaj ugodnimi pogoji:

- vodstvo DO se je aktivno angažiralo,

- vodje in pospeševalci so v večini primerov sprejeli metodo in jo tudi realizirali,

- Mikroelektronika je sestavljena povečini iz mladih ljudi, ki so se bili pripravljene vključevati, zato je bilo mogoče, ob normalnih motnjah kot so angažiranost v lastnem delovnem področju, službena odsotnost, posamezne naloge uspešno končati več ali manj v roku, ali z največ enomesečno zamudo.

Zaradi odsotnosti posameznikov in razširitve delovanja krožkov bi bilo potrebno seminar za vodje v skrajšani obliki še enkrat, torej tretjič ponoviti in pospešiti delovanje krožkov predvsem v tistih oddelkih in službah, ki se doslej niso vključili.

Nalogo v celoti pa štejem kot zaključeno in je dala rezultate, ki so v nekaterih primerih večji od pričakovanih in dokaj ugodni za tako kratek čas.

Uredil:

M. Turina

Priznanja Društva MIDEM

Na 6. redni seji Sekretariata MIDEM, dne 21.01.1987 je bil sprejet predlog, da se dodeli priznanje za aktivno delo naslednjim članom društva:

Jožetu Furlanu, Mioslavu Goji, Nadi Gošović, Borisu Navinšku, Aleksi Neškoviću, Momčilu M. Ristiću, Stanislavu Solarju in Ninoslavu Stojadinoviću.

Navedeni predlogi so bili na 2. redni seji IO MIDEM, dne 12.01.1987, potrjeni in sprejeti.

Boris Navinšek, Momčilo M. Ristić in Stanislav Solar

bodo priznanja prejeli ob posvetovanju SD-87, vsi ostali pa so prejeli priznanja že na MIEL-u 87.

Poleg tega so za dolgoletno moralno in materialno podporo našemu društvu bile predložene za podelitev priznanj naslednje ustanove:

Elektronski fakultet Niš

Elektrotehnički fakultet Zagreb

Fakulteta za elektrotehniko Ljubljana

Inštitut Jožef Stefan

Pavle Tepina

STROKOVNI POTOVANJI

Kakor že vedno do sedaj - več let nazaj - je naše društvo poverilo organizacijo strokovnih ekskurzij našemu sponzorju - INEX potovalna agencija.

Program strokovnih ekskurzij v Muenchen in Pariz je naslednji:

MUENCHEN PRODUKTRONICA

11.11.87 Odhod iz Ljubljane ob 07. zjutraj izpred Vošnjakove (Terminal AA) 14. Potovanje skozi ljubeljski predor v smeri Beljaka, nato skozi predor Katschberg, mimo Salzburga v Muenchen. Namestitev v hotelu, nočitev.

2. dan Muenchen - zajtrk, nočitev

12.11.87 Ves dan namenjen ogledu sejma

13.11.87 Muenchen - zajtrk, nočitev
Ves dan namenjen ogledu sejma

4. dan Muenchen - zajtrk

14.11.87 Dopoldne prosto, ob 12. povratek proti domu: vožnja mimo Salzburga, skozi predor Katschberg, mimo Beljaka in Ljubelja v Ljubljano.

CENA POTOVANJA je po osebi: 237.000.-

V CENO JE VRAČUNANO: - avtobusni prevozi na celotni relaciji
- gostinske storitve (3 nočitve
+ zajtrk v središču Muenchna
- dvodnevna vstopnica za ogled sejma
- predor Katschberg
- cestnine

- stroški organizacije in vodstva potovanja

OPOMBA: Cena je prirejena na dan, dne 21.8.1987, po sedaj veljavnih cenah in sedaj veljavnem deviznem tečaju. V kolikor bi v tej zvezi prišlo do kakršnihkoli sprememb, se temu ustrezno spremeni cena potovanja.

PARIZ SALON DES COMPOSANTS ELECTRONIQUES

16.11. Zbor na letališču PLESO/Zagreb ob 10. Odhod letala ob 11 h 25 na liniji 242 v Pariz. Prihod v Pariz (Orly) - po opravljenih carinskih formalnostih transfer do hotela, namestitev, nočitev.

17.11. PARIZ (zajtrk, nočitev)
Ves dan namenjen ogledu sejma.

18.11. PARIZ (zajtrk, nočitev)
Ves dan namenjen ogledu sejma.

19.11. PARIZ (zajtrk)
Do odhoda prosto. Ob 10 h 30 transfer na letališče Orly, odkoder poleti letalo AF/704 v smeri proti Zagrebu. Prihod na letališče Pleso/Zagreb 14 h 20 popoldne.

CENA POTOVANJA PO OSEBI: 345.600.-

V ceni je vračunano: letalski prevoz Zagreb-Pariz-Zagreb. Gostinske storitve na bazi prenočišče+zajtrk, transfer iz in na letališče v Parizu, vstopnice za metro (10 kom), vodstvo potovanja ter stroški in organizacija.

Dvodnevna vstopnica za ogled sejma N I vračunana v ceno (cca 100 FF in jo bo možno plačati v dinarjih).

- OB PRIJAVI PREDLOŽITI:
- obvezno 1 fotografijo
 - formular za francosko vizo
 - francoska viza stane din 8.500.-
 - potne liste oddati 10 dni pred potovanjem zaradi vizi-ranja.

OPOMBA: Cena je prirejena na dan, dne 21.8.1987 po sedaj veljavnih cenah in sedaj veljavnem deviznem tečaju.

V kolikor bi v tej zadevi prišlo do kakršnihkoli sprememb, se temu ustrezno spremeni tudi cena potovanja.

Želeli bi vas opozoriti, da bi za strokovno ekskurzijo v Muenchen organizirali avtobus z odhodom iz Zagreba, v kolikor bi se prijavilo dovolj interesentov s področja Hrvatske, Bosne in Hercegovine in ev. Srbije. Najmanjše število je 45 udeležencev. Za realizacijo te variante bi nam zelo pomagali, če bi nam vašo udeležbo (z navedenih področij) najavili vsaj do 10. oktobra t.l.

Pavle Tepina

Interexport LJUBLJANA

telefon: 312 995, 327 947, 322 581
telex 31279 yu inexta



TOZD INEX
POTOVALNA AGENCIJA
TRAVEL AGENCY

POSLOVALNICA LJUBLJANA
61000 LJUBLJANA, Titova 25

S Y S T E M S '87 MUENCHEN

ODHOD: 19. oktober 1987 ob 7. iz Ljubljane

Titova 25

POVRATEK: 21. oktober 1987 ob 13. iz Muenchna

AVTOBUSNO POTOVANJE - 3 dni

CENA POTOVANJA JE: 163.000.- din (najmanj
40 oseb)

V CENI JE VRAČUNANO:

- avtobusni prevoz
- gostinske storitve po programu (2 prenočišči z zajtrkom v hotelu B - kat., dvoposteljne sobe TWC)
- 1 vstopnica za sejem
- stroški organizacije in vodstva potovanja

PRIJAVE: do 21. septembra 1987

CENA IZRAČUNANA NA DAN: 22.08.1987

Interexport LJUBLJANAtelefon: 312 995, 327 947, 322 581
telex 31279 yu inexta**TOZD INEX**
POTOVALNA AGENCIJA
TRAVEL AGENCYPOSLOVALNICA LJUBLJANA
61000 LJUBLJANA, Titova 25

PRODUCTRONIKA - Muenchen

Katschberg, mimo Beljaka in Ljubelja v Ljubljano.

STROKOVNO DRUŠTVO - za MIKROELEKTRONIKO,
ELEKTRONSKE SESTAVNE DELE in MATERIALE - MIDEMCENA POTOVANJA je po osebi: 237.000.-Ljubljana, prireja v organizaciji INEX POTOVALNE AGEN-
CIJE Ljubljana 4 - dnevno ekskurzijo v Muenchen.

V ceno je vračunano:

- avtobusni prevoz na celotni relaciji
- gostinske storitve (3 nočitev)
- zajtrk v središču Muenchna
- dvodnevna vstopnica za ogled
- sejma
- predor Katschberg
- cestnine
- stroški organizacije in vodstva potovanja.

PROGRAM POTOVANJA:

OPOMBA:

11.11.87 Odhod iz Ljubljane ob 07. uri zjutraj izpred
Vošnjakove (Terminal AA) 14. Potovanje skozi
ljubeljski predor v smeri Beljaka, nato skozi
predor Katschberg, mimo Salzburga v Muenchen.

Cena je prirejena na dan, dne 21.8.1987 po se-
daj veljavnih cenah in sedaj veljavnem deviznem
tečaju. V kolikor bi v tej zvezi prišlo do kakršnih-
koli sprememb, se temu ustrezno spremeni cena
potovanja.

Namestitev v hotelu, nočitev.

12.11.87 Muenchen - zajtrk, nočitev
Ves dan namenjen ogledu sejma

PROGRAMI BODO NA VOLJO od 15.09. dalje
v poslovalnici Inex Ljubljana.

13.11.87 Muenchen - zajtrk, nočitev.
Ves dan namenjen ogledu sejma.

14.11.87 Muenchen - zajtrk
Dopoldne prosto, ob 12. uri povratek pro-
ti domu: vožnja mimo Salzburga, skozi predor

NOVO VODSTVO ETAN

Dne 13. junija 1987 je bila na Bledu seja Predsed-
stva Jugoslovanske zveze za ETAN, na kateri so med
drugim izvolili predsednika in njegovega namestnika
ter imenovali novega generalnega sekretarja in se-
kretariat:

generalni sekretar: dipl. ing. Marko B. Marinković

člani sekretariata:

Jovan Pavlović Dragan Uskoković

Petar Pravica Milivoj Jelačić

Tibor Varadi Paja Ciner

Aleksandar Marinčić Ahmed Mandžić

Vojislav Arandjelović Pavle Tepina

Milić Stojić Kosta Čilimarov

predsednik ETAN: prof. dr. Georgi M. Dimirovski

namestnik: dipl. ing. Dušan Hristović

Interexport LJUBLJANAtelefon: 312 995, 327 947, 322 581
telex 31279 yu inexta**TOZD INEX**
POTOVALNA AGENCIJA
TRAVEL AGENCY
POSLOVALNICA LJUBLJANA
61000 LJUBLJANA, Titova 25

ELEKTRONIKA - PARIZ

STROKOVNO DRUŠTVO - za MIKROELEKTRONIKO, ELEK-
TRONSKE SESTAVNE DELE in MATERIALE - M I D E M,
prireja v organizaciji INEX PA LJUBLJANA - 4 - dnevno
ekskurzijo v P A R I ZPROGRAM POTOVANJA:

1. DAN Zbor na letališču PLESO/Zagreb ob 10.00.
Odhod letala ob 16.11. 11 h 25 na liniji 242 v Pariz.
Prihod v Pariz (Orly) - po opravljenih carinskih formal-
nostih transfer do hotela, namestitev, nočitev.
2. DAN PARIZ (zajtrk, nočitev)
17.11. Ves dan namenjen ogledu sejma.
3. DAN PARIZ (zajtrk, nočitev)
18.11. Ves dan namenjen ogledu sejma.
4. DAN PARIZ (zajtrk)
19.11. Do odhoda prosto. Ob 10 h 30 uri transfer
na letališče Orly, odkoder poleti letalo AF/704 v sme-
ri proti Zagrebu. Prihod na letališče Pleso/Zagreb
14 h 20 uri popoldne.

CENA POTOVANJA JE PO OSEBI: 345.600.-V ceni je vračunano: letalski prevoz Zagreb-Pariz-
Zagreb. Gostinske storitve na
bazi prenočišče + zajtrk; trans-
fer iz in na letališče v Parizu,
vstopnice za metro (10 kom),
vodstvo potovanja ter stroški in
organizacija;Dvodnevna vstopnica za ogled sejma NI vračunana v
ceno (cca 100 FF in jo bo možno plačati v dinarjih).OB PRIJAVI PREDLOŽITI - obvezno 1 fotografijo
- formular za francosko vizo
- francoska viza stane din 8.500
- potne liste oddati 10 dni pred
potovanjem radi viziranja.OPOMBA: Cena je prirejena na dan, dne 21.8.1987 po
sedaj veljavnih cenah in sedaj veljavnem deviznem te-
čaju. V kolikor bi v tej zadevi prišlo do kakršnihkoli
sprememb, se temu ustrezno spremeni tudi cena !

Vse informacije na telefon: 061 (327-953 - F Štiglic)

NOVI ČLANI DRUŠTVA MIDEM

Boris Bastijanić	Rade Končar ETI	Greta Prajdić	Rade Končar ETI
Milivoj Boltužić	Rade Končar ETI	Viktor Sunde	Rade Končar ETI
Dimitrije Čajkovski	Prirodno matematički fakultet	Ana Švajger	Iskra CEO
Stjepan Črne	Rade Končar ETI	Tomislav Švedek	Rade Končar OOUR ETI
Djuro Koruga	Centar za molekul. mašine	Emilija Tkalčec	Tehnološki fak. sveučilišta
Ratimir Kuzma Ciguj	Iskra Mikroelektronika	Bruno Žak	Rade Končar ETI

Conferences

Jugoslav Symposium on Electronic Component Development and Materials SD-86, September 10-12, 1986

The venue chosen for this important annual event was Otoceak ob Krki, a holiday village in the province of Slovenia half way between Ljubljana and Zagreb. Here, apart from camping and sporting facilities are two hotels, the former originally the Castle dating from the 13th century, and the second chosen to host this event, the Hotel Garni.

There were about 100 attendees mainly from Yugoslavia with guest speakers from Czechoslovakia, Hungary and the UK. The Conference consisted of a relatively small number of spoken presentations but, with 60 poster papers which, due to their close proximity to each other and the bar, caused much lively discussion. The last half day consisted of a discussion forum on Surface Mounting under the control of Franc Jan who also played an important part in organising the event. The conference and lively social evening were sponsored by ISKRA and, in particular, the Hipot facility located at nearby Senternej where Franc Baznik who gave the opening address is managing director. A great many of the papers emanated from the many parts of ISKRA or from the Institut Josef Stefan with whom the company has close links, but other institutes and universities were also well represented.

To the visitor from outside Yugoslavia this was a very worthwhile opportunity to appreciate some of the background within which this country's industry works. For example, the outsider does not realise just how departmentalised the country is, with its very independent provinces and even languages—the conference instructions were in two. There is much research activity and interest in Thin Film technology which so far does not seem to have resulted in a representative amount of production. Interest in much of the physics on the fringe of Microelectronics is very evident and conversation can easily drift into some of the less researched areas.

Due to language problems it is impossible to give an accurate report on all that was presented during these two and a half days and to give authors' names and addresses would be an impossible task. However, for interest some titles and abstract summaries are given which can be followed up through *Hybrid Circuits* if need be.

This was a happy and informative event and hopefully there will be a chance to meet presenters and visitors from this country at ISHM-Europe 1987.

Brian Waterfield

Recent Developments of Optoelectronic Components

Some recent developments in the field of organic non-linear optic materials and light sources including some new liquid crystal technologies capable of producing flat computer monitors.

Microstructural Effects of Interdiffusion in Thin Film Components

A description of the peculiarities of interdiffusion in thin films and microstructural modifications in diffusion zones of thin-film couples. The changes are related to intermetallic compound formation and to diffusion-induced stresses.

Microstructural Characteristics of Electroceramics

A brief review of currently available methods for microstructural characterisation of ceramic materials, with several examples being given where the magnetic or electrical properties are influenced by porosity, grain size or grain boundaries.

Corrosion Problems of Electronic Components

Corrosion problems of components, materials and technologies are classified with respect to specific operating conditions. Atmospheric corrosion of metal coatings in various regions of Yugoslavia with different climates were investigated as well as the tarnish mechanism of silver and silver alloys when used as contact materials.

Dependence of Plasma Silicon Dioxide Deposition Rates on the Thickness of Underlying Electrically Insulating Thermal Oxide

Insulating films can reduce deposition rates by approximately 25% if both wafers facing each other in susceptor assembly are insulated from it, and approximately 15% if only one is insulated.

The Influence of Cleaning Method on the Electrical Stability of Hybrid Circuits

The influence of flux residues was tested and the stability of contaminated circuits obtained by accelerated humidity testing compared with circuits cleaned before encapsulation by standard procedures. Auger electronic spectroscopy was used for determining the flux residue.

"Buried Resistors" Under Multilayer Dielectrics

Thick film resistors were fabricated under multilayer dielectric layers. The multilayer dielectric materials were based on a mixture of glass and ceramic and crystallisable glass and ceramic. Due to reaction between the resistor and dielectric material during the firing, deviation from nominal sheet resistivity, and increase in TCR values appeared, but results seemed to be reproducible and indicated a possible use of resistors produced in this way.

Problems of Electrical Parameters for Contacting Resistance Films

A comparison of contacting parameters with three types of resistance films: thin NiCr films on glass substrates, carbon films on plastic substrates, and thick cermet films on Al₂O₃ ceramic substrates. Results of the contact resistance and rotational noise and its dependence on roughness and quality of contacting surfaces and contact pressure were measured, as were indirect and direct mechanisms for making contact. The influence of surface contamination on contact resistance was studied using AES analysis. It was found that the results of photoetched metal foil contact rather than the wire brush were better than 0.2% Rn.

The Application of TGS Semiconductor Gas Sensor for the Detection of Acetylene

Results of experiments on sensor behaviour in acetylene were given after a brief review on the physical mechanisms of gas detection and the resistance response to different combustible gases. The permanent influence of acetylene on sensor resistance and its sensitivity were commented upon.

The Influence of Overload and Humidity on the Resistance of Different Types of Protected Thick Film Resistors

A report on changes found in the resistance of overglazed and organic protected thick film resistors after short time overload and humidity tests.

TiN and ZrN Diffusion Barriers in Microelectronics

Thin films of titanium and zirconium nitride were reactive sputter deposited in a plasma beam apparatus to provide diffusion barriers. Optimal deposition parameters for stoichiometric compounds were determined as well as the deposition rate, sheet resistivity and the microstructure of deposited films.

Vapour Phase Soldering

A presentation of the use of vapour phase in attaching SMD components together with some laboratory experience and comparisons with infra-red reflow soldering.

Electrical Properties of RF Sputtered NiCr Thin Film Resistors With Cu Contacts

Copper contacts evaporated through metal masks were a low cost replacement for expensive contact materials such as gold or palladium normally used for thin film resistor determination. The thermal stabilisation of resistors in inert N₂ atmosphere at 320°C was investigated, copper having a considerable tendency to oxidise in air at higher temperatures. As well as the usual electrical property measurements, contact resistance of the NiCr-Cu contact was also studied using a simple bridge balance technique.

The Development of Ferrite Materials for Power Applications

A number of ferrite materials for power supplies was studied and suitable magnetic properties were achieved by a number of selective compositions using Mn Zn Fe O and with some improvements in the process.

The Influence of Copper Foil Roughness on its Peel Strength with Glass/Epoxy Laminate

Three types of copper foil were studied with different matt side roughness and, for each type of copper foil, peel strengths were given both on new material and for material previously subjected to thermal shock.

The Improvement of Magnetic Properties of Anisotropic Sr-Ferrites

The complete technological procedure of these materials was analysed with the effects of raw materials and calcining, milling, pressing in a magnetic field and firing were examined. By optimising the process, far better magnetic properties have been reached at the pilot production stage.

1987 IEEE MTT-S International Microwave Symposium

The above event will be held at the MGM Grand Hotel, Las Vegas, Nevada, on 9-11 June 1987. Papers on topics relating to microwave theory and technology will be presented by specialists in this field.

Those interested in obtaining further details should contact Robert Weck, US Army, LABCOM, ETD Lab., SLCET-MH-W, Fort Monmouth, NJ07703-5000.

PRIPOMBA H TERMINOLOŠKEMU STANDARDU

V glasilu Informacije MIDEM se je pričela hvale vredna akcija za oblikovanje strokovne terminologije. Tako je bil v št. 2/87 objavljen prvi del jugoslovanskega standarda, ki določa izraze in definicije za digitalno elektroniko. Kakor je akcija društva v tej smeri pohvalna, pa nikakor ne gre prezreti sila nespretnega poslovenjenja pojma, splošno poznanega s kratico (C)MOS (2.20) in vseh izvedenk iz MOS. V standardu je namreč kratica MOS (Metal-Oxide-Semiconductor) poslovenjena kot KOVINSKOOKSIDNI POLPREVODNIK. Takoj se postavi vprašanje ali to ne pomeni nekaj povsem drugega kot angleški izraz. Vsak srednješolsko izobražen Slovenec s posluhom za materin jezik bo namreč pod pojmom kovinskooksidni polprevodnik razumel snov, kovinski oksid (InO, SnO...), s polprevodniškimi lastnostmi. Kratica MOS pa nasprotno shematično označuje trislojno strukturo kovina-oksida-polprevodnik, pri čemer je pri današnjem stanju tehnologije polprevodnik običajno Si, medtem ko je oksid, ali bolje rečeno dielektrik, ki ločuje kovino in polprevodnik SiO₂. Vidimo torej, da v strukturi ne nastopa nikjer kovinski oksid. Če že po vsej sili torej hočemo posloveniti pojem MOS, kar pa sploh ni potrebno, kot vidimo iz analogije za besede RADAR, LASER, pri katerih tudi nihče več ne sprašuje za pomen posamezne črke v kraticah, je poprej potrebno vsaj osnovno poznavanje materinega jezika, saj lahko nepravilno slovenjenje privede do hudih nevšečnosti. Naprimer, kako bi pa imenovali hipotetično strukturo

MOS na polprevodnem kovinskem oksidu namesto na siliciju? Menda ja ne kovinskooksidni polprevodnik na kovinskooksidnem polprevodniku.

Naj dodam še nekaj, kar me muči že nekaj let, in to je terminologija, kakršna se pojavlja v naših časopisih in revijah (Delo, ŽIT...). V bolj ali manj poljudnih člankih se vse prepogosto govori naprimer o silikon-skih oblatih, namesto o silicijevih rezinah. Seveda pride do tega z mehničnim slovenjenjem, WAFER-OBLAT in nepoznavanjem slovenske kemijske terminologije, ko se SI(LICON) prevede, namesto v silicij, v SILIKON, kar pa je označba za posebno vrsto plastičnih materialov, ki jo v posebni obliki poznajo predvsem ženske s pomankljivimi oblinami. Podobno se zadnje čase zasledí tudi za besedo galijev arsenit, namesto arsenid. Majhna razlika v črki pa pomeni veliko razliko v pomenu, saj pomeni arzenit sol arzenaste kisline, ki ni nikakršen polprevodnik in uspe s takšnim substratom izdelati uporaben izdelek le "strokovnjakom" v DELOVI prilogi, namenjeni prikazu znanosti in tehnologije.

Zato predlagam, da društvo začne akcijo širše, da bodo učinki popolnejši, nenavsezadnje pa lahko k akciji pritegne tudi jezikovno razsodišče in ne samo terminološko komisijo.

M. Maček

Iskra Mikroelektronika

1	2	3	4	5
2.51	<ul style="list-style-type: none"> • MOS sa tebećim gejtom i lavinskom injekcijom • MOS s plivajućim zasunom i lavinskom injekcijom • MOS sa lebedčki gejti i lavinsko injekcija, FAMOS-структура • kovinskooksidni polprevodnik s plavojošimi vrati in plazovnim injiciranjem 	FAMOS	<ul style="list-style-type: none"> • floating-gate, avalanche-injection, metal-oxide-semiconductor 	MOS struktura, ki ima zakrita vrata brez zunanjega priključka ali pa ima poleg zakritih vrat tudi navadna vrata z zunanjim priključkom. Uporablja se kot obstojna pomnilniška celica za izdelavo pomnilniškega pomnilnika tipa EPROM. Pomnjeni podatki se ohranijo kot elektrina na zakritih vratih, ki nastane zaradi plazovnega pojasa.
2.52	<ul style="list-style-type: none"> • protočni register • protočni (istisni) register • protocen register, FIFO-registar • pretočni register 	FIFO	<ul style="list-style-type: none"> • first in, first out 	Pomnilniški register, pri katerem je zaporedje vpisovanja in branja podatkov določeno z načelom: prvi vpisani se mora tudi prvi prebrati. To pomeni, da se pomnjena vsebina pomika — poteka v eni smeri.
2.53	<ul style="list-style-type: none"> • logička matrica programljiva na licu mesta • terensko programirljivo logičko polje • na samoto mesto programabilna logička struktura, FPLA-структура • na mestu uporabe programabilno logično vezje 	FPLA	<ul style="list-style-type: none"> • field programmable logic array 	Integrirani element, ki je izdelan tako, da se more fiksna izvedba določene števila poljubnih funkcij izvesti na samem mestu, odvisno od področja uporabe, in sicer s strani uporabnika elementa. Taki elementi se predvidevajo za strnitev funkcij z velikim številom sprememb in z majhnim številom poljubno formiranih členov.
2.54	<ul style="list-style-type: none"> • memorija sa stalnim sadržajem • ispisna memorija • memorija sa fiksna sadržina, FPM-меморија • pomnilnik s stalno vsebino 	FPM	<ul style="list-style-type: none"> • fixed program memory 	Polprevodniški pomnilnik, v katerega je pri njegovi izdelavi stalno vpisana vsebina, ki se ne more več spremeniti. To pomeni, da se more tak pomnilnik samo brati. Zato se zanj bolj uporablja okrajšava ROM.

1	2	3	4	5
2.55	<ul style="list-style-type: none"> • čitačka memorija programirana na licu mesta • terenski programirana ispisna memorija • na samem mestu programabilna očitalna memorija • na mestu uporabe programabilni bralni pomnilnik 	FPROM	<ul style="list-style-type: none"> • field programmable read only memory 	Pomnilniški element, ki je izdelan tako, da se more stalno vpisovane programe vsebine opraviti na samem mestu odvisno od področja uporabe, to pa opravi uporabnik elementa. Programirani element se uporablja kot pomnilnik ROM.
2.56	<ul style="list-style-type: none"> • logika visokih nivoov • visokorazinska logika • logika so visoki nivoi, HLL-logika • visokonivojska logika 	HLL	<ul style="list-style-type: none"> • high level logic 	Modificirana izvedba digitalnih vezij, katere karakterizirajo velike spremembe logičnih napetostnih nivojev. Uporablja se za izdelavo logičnih vezij z visoko mejo motenj.
2.57	<ul style="list-style-type: none"> • logika visokog praga • logika visokog praga • logika so visok prag, HTL-logika • visokopragnova logika 	HTL	<ul style="list-style-type: none"> • high threshold logic 	Modificirana izvedba digitalnih vezij, pri katerih so logične funkcije izvedene s polprevodniškimi elementi, ki imajo velik prag za napetost prevajanja. Uporablja se za izdelavo logičnih vezij z visoko mejo motenj.
2.58	<ul style="list-style-type: none"> • integrirano kolo • integrirani sklop • интегрално коло • integrirano vezje 	IC	<ul style="list-style-type: none"> • integrated circuit 	Integrirano vezje je fizična izvedba določenega števila elementov električnega vezja, ki so nerazdružno povezani na ali v okvir zveznega telesa iz polprevodnika, da bi s tem zedinili funkcijo vezja. Opomba: V splošnem imajo integrirana vezja, ki imajo dostopne priključke (vhod, izhod, napajanje, krmiljenje), velike prednosti zaradi majhne velikosti, gospodarnosti in zanesljivosti.
2.59	<ul style="list-style-type: none"> • integrirana injekcijska logika • integrirana injekcijska logika • logika so injekcijsko napajanje, I²L-logika • integrirana injekcijska logika 	I ² L	<ul style="list-style-type: none"> • integrated-injection logic 	Izvedba digitalnih vezij, pri katerih je celotno vezje za izvajanje logičnih funkcij izdelano iz transistorjev s posebnim — injekcijskim napajanjem. Odlikujeta ga velika paketna gostota in majhna disipacija. Uporablja se za izdelavo digitalnih vezij z integracijo visoke stopnje.

1	2	3	4	5
2.60	<ul style="list-style-type: none"> • izolirana integrirana inekcijska logika • izolirana integrirana inekcijska logika • изолированная логика со инжекционно напоявљеном, I³L-логика • izolirana integrirana inekcijska logika 	I ³ L	<ul style="list-style-type: none"> • isoplanar integrated-injection logic 	Modificirana izvedba digitalnih vezij I ² L, pri katerih so izboljšane nekatere karakteristike osnovnega vezja s tem, da je le-to uokvirjeno z oksidno plastjo po izoplanarnem postopku.
2.61	<ul style="list-style-type: none"> • ulaz/izlaz • ulaz-izlaz • вход/выход • vhod/izhod 	I/O	<ul style="list-style-type: none"> • input/output 	Označbe vhodnih in izhodnih priključkov pri električnih vezjih in napravah.
2.62	<ul style="list-style-type: none"> • JK bistabilni multivibrator, JK-bistabil, JK-flip-flop • JK-bistabil • JK-флип-флоп, JK-тригер, JK-бистабил • JK bistabilni multivibrator 	JK-FF	<ul style="list-style-type: none"> • JK flip-flop 	Pomnilniško vezje z dvema vhodoma J in K, pri katerem je možnost, da se sinhrono s taktimi impulzi namešča v stanje nič (pri J = 0 in K = 1), v stanje ena (pri J = 1 in K = 0) kot tudi, da se izmenoma spreminjata ti dve stanji (pri J = 1 in K = 1). Izhodna funkcija vezja je $Q_{n+1} = \overline{KQ} + JQ$. Veliko se uporablja v integriranih sekvenčnih vezjih.
2.63	<ul style="list-style-type: none"> • memorija sa sekvencijsko-direktnim pristupom • memorija s izravnim pristupom na slijedne (sekvencijske) linije • меморија со секвенцијално-директен пристап, LARAM-меморија • linijsko naslovljivi pomnilnik z naključnim dostopom 	LARAM	<ul style="list-style-type: none"> • line addressable random access memory 	Pomnilniška organizacija, izdelana s pomikalnimi registri s CCD elementi. Vsak register predstavlja pomnilniško linijo z direktnim dostopom, med tem ko je prenos podatkov skozi linijo sekvenčen.

1	2	3	4	5
2.64	<ul style="list-style-type: none"> • L-kolo, L bistabilni multivibrator, L-bistabil, L-flip-flop • jednostavni (zadržni) bistabil • L-триггер • zapahnilno vezje 	L-FF	<ul style="list-style-type: none"> • latch circuit (flip-flop) 	<p>Modificirano pomnilniško D vezje, pri katerem se namesto taktnih impulzov dovaja krmilna napetost, ki omogoča, da vezje spremlja skokovite spremembe logičnih vrednosti na vhodu L (oz. D), dokler ima krmilna napetost visok nivo, ko pa pride ta napetost na nizek nivo, ostane vezje v zalótenem stanju.</p>
2.65	<ul style="list-style-type: none"> • magacinski register • skladišni register • магационіскі регістр, LIFO-регістр • skladiščni register 	LIFO	<ul style="list-style-type: none"> • last in first out 	<p>Pomnilniški register, pri katerem je zaporedje vpisovanja in branja podatkov podano z opredelitvijo: zadnji vpisani se mora prvi prebrati kar je analogno polnjenju in praznjenju magacina pri puški.</p>
2.66	<ul style="list-style-type: none"> • logika niskih nivoa • niskorazinska logika • логіка со niskи нивоа, LLL-логіка • nizkonivojska logika 	LLL	<ul style="list-style-type: none"> • low level logic 	<p>Modificirana izvedba digitalnih vezij, katere karakterizirajo majhne spremembe logičnih napetostnih nivojev. Taka vezja imajo nizko mejo motenj.</p>
2.67	<ul style="list-style-type: none"> • CMOS sa lokalnom oksidacijom • CMOS s lokalnom oksidacijom • комплементарен CMOS со локална оксидација • CMOS со локална оксидација • komplementarni kovinskooksidni polprevodnik z lokalnim oksidiranjem 	LOC MOS	<ul style="list-style-type: none"> • local oxidation complementary metal-oxide-semiconductor 	<p>Modificirana CMOS tehnologija, pri kateri so izvedene lokalne oksidacije z namenom, da se zmanjša površina tabletk in razsipanih kapacitivnosti, s čimer se poveča paketna gostota in hitrost delovanja. Uporablja se pri izdelavi vezij z integracijo srednje in visoke stopnje.</p>
2.68	<ul style="list-style-type: none"> • lokalna oksidacija silicijuma • lokalna oksidacija silicija • локална оксидација на силициум • lokalno oksidiranje silicija 	LOCOS	<ul style="list-style-type: none"> • local oxidation of silicon 	<p>Bipolarna tehnologija, pri kateri se doseže izolacija z lokalnim oksidiranjem silicija po vsej epitaksijski plasti, kar prispeva k povečanju hitrosti delovanja transistorjev. Uporablja se pri logiki vezij 1²L.</p>

Iskra

Iskra Avtomatika

- avtomatizacija železniškega prometa
- avtomatizacija cestnega prometa
- avtomatizacija, daljinsko vodenje in telekomunikacije v energetiki
- najava požara in zaščita dostopa
- avtomatizacija industrijskih procesov
- avtomatizacija in mehanizacija varjenja
- krmiljenje obdelovalnih strojev
- usmerniški in napajalni sistemi ter naprave
- elementi avtomatizacije

Iskra

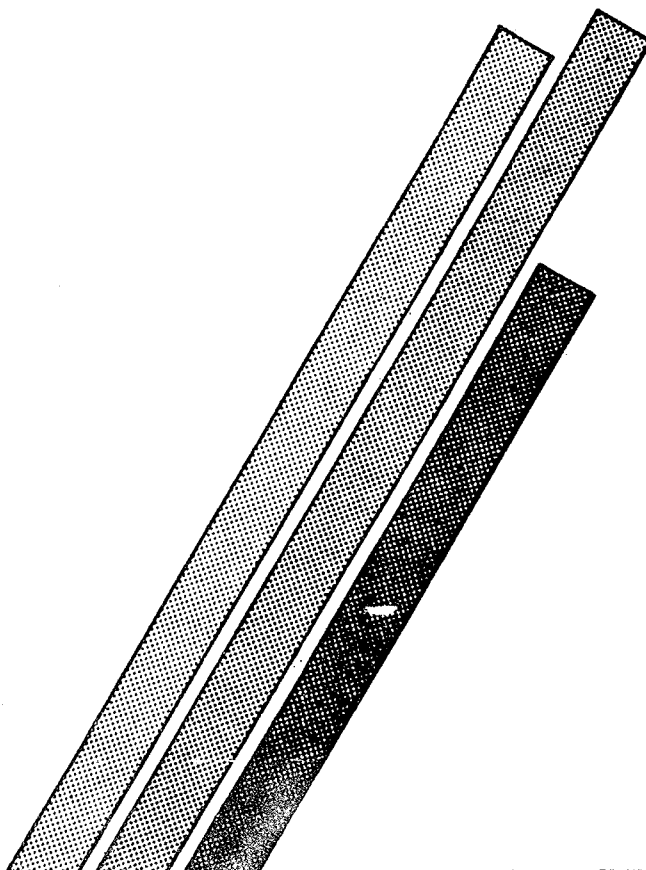


Iskra Industrija za avtomatiko

61000 Ljubljana, Stegne 15b

Stegne 15b, tel. 061 572 331, telex 31301 yu iskcsa

Kotnikova 6, tel. 061 312 322, telex 31168 yu iskbaz



POLITIKA KAKOVOSTI ISKRA - MIKROELEKTRONIKA

ZA VSAK PROIZVOD ALI STORITEV SE ZAVEZUJEMO, DA BOMO IZPOLNJEVALI ZAhteVE, KI REŠUJEJO PROBLEME IN ZAhteVE NAROČNIKOV.

Te zahteve bomo izpolnjevali brez izjem, v kolikor nam bodo to dovoljevale razvojne možnosti in tehnološka oprema.

PRI VSAKEM OPRAVILU SE BOMO POTRUDILI, DA GA BOMO DOBRO OPRAVILI ŽE PRVIČ.

RAVEN KAKOVOSTI

Programi zagotavljajo kakovost v IME in s tem posredno morajo tudi vsi v Mikroelektroniki narejeni proizvodi ustrezati mednarodnim zahtevam po MIL STD 883 C. Na tržišče pošiljamo le preizkušene izdelke. Ti izdelki morajo ustrezati tudi tržno sprejemljivi kakovosti, ki jo postavljajo kupci izraženi v FIT ali ppm, pri čemer je maksimalni povprečni FIT 500. Posamezne konkretne ciljne vrednosti določajo sporazumno Iskra Mikroelektronika in naročniki.

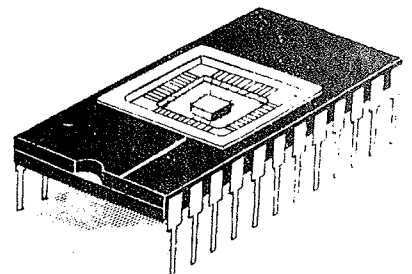
OBVLADOVANJE KAKOVOSTI

je osnovno določilo tržne politike Mikroelektronike.

KAKOVOST-CENA-ROK DOBAVE so osnovni parametri dolgoročne poslovne usmerjenosti. Vse službe sprejemajo v okviru teh načel svoje podrobne programe za obvladovanje kakovosti. Podrobnosti obvladovanja in zagotavljanja kakovosti so zbrane v posebni publikaciji, ki je namenjena poslovnim partnerjem.

OMEJITVE

Proizvod ali storitev, ki ne odgovarja postavljenim zahtevam, ne sme zapustiti tovarne, če to ni s kupcem posebej in pisno dogovorjeno in označeno na izdelku.



beltron®

VODIKOV PEROKSID H_2O_2 30 ut %

Kvaliteta:
SEMI STANDARD C1.STD.9

Vsebnost trdnih delcev:
Razred 0-2

Datum
proizvodnje:

Številka
šarže:

Rok uporabe: 6 mesecev

Neto: 1 kg

BELTRON je brezbarvna tekočina brez vonja.
Nevarnost požara pri stiku z gorljivimi snovmi.
Povzroča opekline / izjede.
Hraniti na hladnem.
Polite dele telesa takoj spirajte z veliko količino vode.
Pri delu nositi primerno zaščitno obleko in zaščitna očala / ščitnik.

NAČIN IN POGOJI SKLADIŠČENJA: Beltron skladiščite v temnih, zračnih, ognjevarnih in hladnih prostorih v originalni embalaži proizvajalca.

SPECIFIKACIJA:

barva (APHA): 10 max.
vsebnost H_2O_2 : 30,0—32,0 ut %
vsebnost prostih kislin: 0,6 μ eq/g max.
ostanek po uparivanju: 20 ppm max.
vsebnost klorida (Cl): 2 ppm max.
vsebnost sulfata (SO_4): 5 ppm max.
vsebnost fosfata (PO_4): 2 ppm max.
vsebnost težkih kovin (kot Pb):
0,5 ppm max
vsebnost arzena in antimona
(kot As): 0,01 ppm max.
vsebnost aluminija (Al): 1 ppm max.
vsebnost barija (Ba): 1 ppm max.
vsebnost bora (B): 0,05 ppm max.
vsebnost kadmija (Cd): 1 ppm max.
vsebnost kalcija (Ca): 1 ppm max.
vsebnost kroma (Cr): 0,5 ppm max.

vsebnost kobalta (Co): 0,5 ppm max.
vsebnost bakra (Cu): 0,1 ppm max.
vsebnost galija (Ga): 0,5 ppm max.
vsebnost germanija (Ge): 1 ppm max.
vsebnost zlata (Au): 0,5 ppm max.
vsebnost železa (Fe): 0,5 ppm max.
vsebnost litija (Li): 1 ppm max.
vsebnost magnezija (Mg): 1 ppm max.
vsebnost mangana (Mn): 1 ppm max.
vsebnost nikla (Ni): 0,1 ppm max.
vsebnost kalija (K): 1 ppm max.
vsebnost silicija (Si): 1 ppm max.
vsebnost srebra (Ag): 0,5 ppm max.
vsebnost natrija (Na): 1 ppm max.
vsebnost stroncija (Sr): 1 ppm max.
vsebnost kositra (Sn): 1 ppm max.
vsebnost cinka (Zn): 1 ppm max.

STRUP - OTROV



belinka

tozd perkemija, ljubljana

Navodila avtorjem

Publikacija »Informacije MIDEM« je zainteresirana za prispevke domačih in inozemskih avtorjev — še posebej članov MIDEM — s področja mikroelektronike, elektronskih sestavnih delov in materialov, ki jih lahko razvrstimo v naslednje kategorije: izvorni znanstveni članki, strokovni članki, pregledni strokovni članki, mnenja in komentarji, strokovne novosti, članki iz prakse, članki in poročila iz delovnih organizacij, inštitutov in fakultet, članki in poročila o akcijah MIDEM, članki in poročila o dejavnostih članov MIDEM.

Sponzorji MIDEM lahko brezplačno objavijo v vsaki številki publikacije po eno stran strokovnih informacij o svojih novih proizvodih, medtem ko je prispevek za objavo strokovnih informacij ostalih delovnih organizacij 40 000 din za običajno A4 stran in 60 000 din za A4 stran, ki vsebuje črno-belo fotografijo!

Prispevek mora biti pripravljen tako:

- a) Imena in priimki avtorjev brez titul
- b) Naslov dela, ki ne sme biti daljši od 15 besed in mora jasno izražati problematiko prispevka
- c) Uvod — formulacija problema
- d) Jedro dela
- e) Zaključek
- f) Literatura
- i) Ime in priimek avtorjev, vključno s titulami in naslovi njihovih delovnih organizacij

Rokopis naj bo jasno tipkan v razmaku 1,5 v širini 12 cm (zaradi montaže na A3 formatu in pomanjšave na A4 format) na A4 listih. Obseg rokopisa naj praviloma ne bo večji od 20 s strojem pisanih listov A4, na katerih je širina tipkanja 12 cm.

Risbe je potrebno izdelati s tušem na pavs papirju ali belem papirju. Vsaka risba, tabela ali fotografija naj ima številko in podnapis, ki označuje njeno vsebino. Podnapisi za risbe, ki so široke do 12 cm, naj bodo tipkani do širine 12 cm, za risbe, ki so širše, pa širina podnapisa ni omejena. V tekstu je potrebno označiti mesto, kjer jih je potrebno vstaviti. Risbe, tabele in fotografije ni potrebno lepiti med tekst, ampak jih je potrebno ločeno priložiti članku.

Delo je lahko pisano v kateremkoli jugoslovanskem jeziku, dela inozemskih avtorjev pa v angleščini ali nemščini.

Avtorji so v celoti odgovorni za vsebino objavljenega sestavka.

»Informacije MIDEM« izhajajo aprila, junija, septembra in decembra v tekočem letu.

Rokopise, prosimo, pošljite mesec dni pred izidom številke na:

Uredništvo »Informacije MIDEM«
Elektrotehniška zveza Slovenije
Titova 50
61000 LJUBLJANA

Rokopisov ne vračamo.

Upute autorima

Publikacija »Informacije MIDEM« zainteresirana je za priloge domačih in inozemskih autora, naročito članova MIDEM. Priloge s področja mikroelektronike, elektroničkih sestavnih dijelova i materijala možemo razvrstati u sledeće skupine: izvorni znanstveni članci, stručni članci, prikazi stručnih članaka i drugih stručnih radova, mišljenja i komentari, novosti iz struke, članci i obavijesti iz prakse, članci i obavijesti iz radnih organizacija, instituta i fakulteta, članci i obavijesti o akcijama MIDEM, članci i obavijesti o djelatnosti članova MIDEM.

Sponzori MIDEM mogu besplatno u svakome broju publikacije objaviti po jednu stranu stručnih informacija o svojim novim proizvodima. Ostale radne organizacije plaćaju za objavljivanje sličnih informacija 40 000 din po jednoj običnoj A4 stranici i 60 000 din po A4 stranici sa crno-bijelom fotografijom.

Prilozi trebaju biti pripremljeni kako slijedi:

- a) Ime i prezime autora, bez titula
- b) Naslov ne smije biti duži od 15 riječi i mora jasno ukazati na sadržaj priloga
- c) Uvod u kojemu se opisuje pristup problemu
- d) Jezgro rada
- e) Zaključak
- f) Korištena literatura
- i) Imena i prezimena autora s titulama i nazivima institucija u kojima su zaposleni.

Rukopis treba biti uredno tipkan na A4 formatu u razmaku redova 1,5 i širini reda 12 cm (zbog montaže na A3 format i presnimavanja). U pravilu, opseg rokopisa ne treba prelaziti 20 tipkanih stranica A4 formata s redovima širine 12 cm.

Crteže treba izraditi tušem na pausu ili bijelom papiru. Svaki crtež, tablica ili fotografija treba imati naziv i broj. Za crteže do 12 cm širine naziv ne smije biti širi od 12 cm. Za crteže veće širine nije ograničena širina naziva. U tekstu je potrebno označiti mjesto za crteže. Crteže, tablice i fotografije ne treba lijepiti u tekst, već je potrebno priložiti ih članku odvojeno.

Rad može biti pisan na bilo kojem od jugoslavenskih jezika. Radovi inozemnih autora trebaju biti na engleskom ili njemačkom jeziku.

Autori odgovaraju u potpunosti za sadržaj objavljenog rada.

»Informacije MIDEM« izlaze u aprilu, junu, septembru i decembru tekuće godine.

Rukopise za slijedeći broj šaljite najmanje mjesec dana prije izlaska broja na:

Uredništvo »Informacije MIDEM«
Elektrotehniška zveza Slovenije
Titova 50
61000 LJUBLJANA

Rukopise ne vračamo.

Sponzorji MIDEM

Sponzori MIDEM

GOSPODARSKA ZBORNICA — SPLOŠNO ZDRUŽENJE ELEKTROINDUSTRIJE SLOVENIJE, Ljubljana
RAZISKOVALNA SKUPNOST SLOVENIJE, Ljubljana
ISKRA — TOZD TOVARNA TELEVIZIJSKIH SPREJEMNIKOV, Pržan
ISKRA — INDUSTRIJA KONDENZATORJEV, Semič
ISKRA — INDUSTRIJA BATERIJ ZMAJ, Ljubljana
ISKRA — DO MIKROELEKTRONIKA, Ljubljana
ISKRA — IEZE TOZD POLPREVODNIKI, Trbovlje,
ISKRA — COMMERCE TOZD ZASTOPANJE TUJIH FIRM, Ljubljana
RIZ — KOMEL OOUR TVORNICA POLUVODIČA, Zagreb
SELK — TVORNICA SATOVA, Kutina
RIZ — KOMEL OOUR ELEMENTI, Zagreb
ISKRA — ELEMENTI, Ljubljana
ELEKTRONIK — PROIZVODNJA ELEKTRIČKIH UREĐAJA, Zagreb
ISKRA — AVTOMATIKA, Ljubljana
FAKULTETA ZA ELEKTROTEHNIKO, Ljubljana
ELEKTRONSKI FAKULTET, Niš
RADE KONČAR — OOUR ELEKTROTEHNIČKI INSTITUT, Zagreb
ISKRA — IEZE TOZD FERITI, Ljubljana
Ei — RO POLUPROVODNICI, Niš
ELEKTROTEHNIČKI FAKULTET, Zagreb
ISKRA — CENTER ZA ELEKTROOPTIKO, Ljubljana
BIROSTROJ, Maribor
ISKRA — DELTA, Ljubljana
INSTITUT JOŽEF STEFAN, Ljubljana
ISKRA — IEZE TOZD HIPOT, Šentjernej
BELINKA — TOZD PERKEMIJA, Ljubljana
GORENJE — DO PROCESNA OPREMA, Titovo Velenje
ISKRA — AVTOELEKTRIKA — TOZD ŽARNICE, Ljubljana
TEHNIŠKA FAKULTETA, Maribor
INEX POTOVALNA AGENCIJA, Ljubljana
KEMIJSKI INSTITUT BORIS KIDRIČ, Ljubljana

Publikacija Informacije MIDEM izhaja po ustanovitvi Strokovnega društva za mikroelektroniko, elektronske sestavne dele in materiale — MIDEM kot nova oblika publikacije Informacije SSOSD, ki jo je izdajal Zvezni strokovni odbor za elektronske sestavne dele in materiale — SSOSD pri Jugoslovanski zvezi za ETAN od avgusta 1969 do 6. oktobra 1977 in publikacije Informacije SSES, ki jo je izdajala Strokovna sekcija za elektronske sestavne dele, mikroelektroniko in materiale — SSES pri Jugoslovanski zvezi za ETAN od 6. oktobra 1977 do 29. januarja 1986.

Publikacija Informacije MIDEM izlazi posle osnivanja Stručnog društva za mikroelektroniku, elektronske sastavne delove i materijale — MIDEM kao nova forma publikacije Informacije SSOSD koju je izdavao Savezni stručni odbor za elektronske sastavne delove i materijale — SSOSD kod Jugoslavenskog saveza za ETAN od augusta 1969 do 6. oktobra 1977 i publikacije Informacije SSES koju je izdavala Stručna sekcija za elektronske sastavne delove, mikroelektroniku i materijale kod Jugoslavenskog saveza za ETAN od 6. oktobra 1977 do 29. januara 1986.